



รายงานวิจัยฉบับสมบูรณ์

โครงการ: การออกแบบวงจรกรองสัญญาณการคอมแพนซ์ขณะหนึ่ง
(Instantaneous Companding Filter Circuit Design)

โดย ผศ. ดร. จิรยุทธ์ มหัทธนกุล และคณะ

เดือน ธันวาคม ปี พศ. 2544

รายงานวิจัยฉบับสมบูรณ์

โครงการ: การออกแบบวงจรกรองสัญญาณการคอมแพนดซ์เฉพาะหนึ่ง

คณะวิจัย

สังกัด

1. ผศ. ดร. จิรยุทธ์ มหัทธนกุล

มหาวิทยาลัยเทคโนโลยีมหานคร

2. นาย ยุทธนา พิพัฒน์วิชัย

สถาบันเทคโนโลยีปทุมวัน

สนับสนุนโดยสำนักงานกองทุนสนับสนุนการวิจัย

ชุดโครงการ ทนวิจัยหลังปริญญาเอก

บทคัดย่อ

วงจรกรองลอกล็อกโดเมนในโหมดผลต่างเป็นวงจรที่กำลังได้รับความสนใจอย่างมากในปัจจุบัน โดยอาศัยเทคนิคการคอมแพนดส์สัญญาณทำให้วงจรประเภทดังกล่าวมีความสามารถในการกรองสัญญาณความถี่สูงได้อย่างเป็นเชิงเส้น นอกจากนี้การประมวลผลในโหมดผลต่างยังมีข้อดีหลายประการ อาทิ ทำให้สัญญาณมีความเพี้ยนลดลงและวงจรมีความต้านทานต่อการรบกวนมากขึ้น อย่างไรก็ตามถึงแม้สัญญาณผลรวมก็เป็นคุณลักษณะที่สำคัญประการหนึ่งของ วงจรผลต่าง แต่ผู้ที่นำเสนอวงจรกรองลอกล็อกโดเมนในโหมดผลต่างก่อนหน้านี้ไม่ได้แสดงการวิเคราะห์ในโหมดผลรวมด้วย รายงานโครงการวิจัยฉบับนี้จึงได้เสนอการวิเคราะห์ผลตอบสนองของสัญญาณในโหมดผลรวมของวงจรลอกล็อกโดเมนอินทิเกรเตอร์หลายๆ วงจรเพื่อเปรียบเทียบ โดยจากผลการวิเคราะห์วงจรเหล่านี้มีผลตอบสนองสัญญาณโหมดรวมๆ ไม่เป็นเชิงเส้นและแปรผันตามสัญญาณผลต่าง นอกจากนี้โครงการวิจัยฉบับนี้ยังได้เสนอมารวมลอกล็อกโดเมนอินทิเกรเตอร์รูปแบบใหม่ที่มีผลตอบสนองโหมดผลรวมเป็นเชิงเส้นและเป็นอิสระจากโหมดผลต่างส่งผลให้วงจรสามารถให้สัญญาณเอาต์พุตที่สมมาตรได้ เมื่อสัญญาณอินพุตที่ป้อนให้วงจรมีความสมมาตรทำให้เราสามารถคลายความต้องการของวงจรป้อนกลับผลรวมไปได้มาก

คำสำคัญ: วงจรลอกล็อกโดเมนอินทิเกรเตอร์, วงจรกรองการคอมแพนดส์ชนิดหนึ่ง, วงจรกรองกระแส

Abstract

Differential-mode log-domain filters have currently received considerable interests. Utilizing companding technique, such filters are capable of processing high frequency signal in a linear fashion. Also, processing signals in differential form have many advantages, e.g. lower distortion and more robustness to interference. Although the common-mode response is an important characteristic of the differential-mode circuits, the author of the previously published log domain integrator did not include the analysis for common-mode response of their proposed circuits. This project tried to fill the gap by presenting such an analysis for many of those circuits for comparison. It was found that the common-mode responses of all of the analyzed circuits are non-linear and dependent on differential-mode signals. Furthermore, the new type of log domain integrator whose common-mode response is linear and signal independent is proposed in this project. Unlike the others, the proposed integrator is capable of providing the balanced output signals if its input signals are balanced. This allows for the relaxation of the requirement of the common-mode feedback circuitry.

Keyword: Log – Domain Integrator, Instantaneous Companding Filter, Current – Mode Filter

Executive summary

วงจรกรองลือกโดเมนผลต่างสองด้านเป็นวงจรที่กำลังได้รับความนิยมอย่างมาก เนื่องจากวงจรผลิตสัญญาณเอาต์พุตที่มีความเพี้ยนต่ำมากและทนทานต่อสัญญาณรบกวนมากขึ้น ซึ่งได้มีผู้เสนอไว้หลายวงจรด้วยกัน ซึ่งในบทความที่เสนอได้แสดงให้เห็นไว้เฉพาะความสัมพันธ์ระหว่างสัญญาณผลต่างอินพุตและสัญญาณผลต่างเอาต์พุตซึ่งเป็นเชิงเส้นเท่านั้น ในโครงการวิจัยฉบับนี้จึงได้วิเคราะห์ผลตอบสนองของสัญญาณผลรวม ซึ่งพบว่าวงจรกรองลือกโดเมนอินทิเกรเตอร์ที่ถูกเสนอก่อนหน้ามีสัญญาณผลรวมเป็นคำตอบของสมการเชิงอนุพันธ์ไม่เป็นเชิงเส้นและไม่สามารถหาคำตอบทั่วไปของสมการดังกล่าวได้ และยังพบอีกว่าขนาดของสัญญาณผลรวมก็แปรผันตามขนาดของสัญญาณผลต่างอย่างไม่เป็นเชิงเส้นอีกด้วย ซึ่งในทางปฏิบัติสัญญาณผลรวมจะถูกกำหนดมีขนาดที่เหมาะสม เพื่อให้วงจรมีคุณสมบัติบางประการ อาทิ ย่านการแกว่งของสัญญาณอินพุตและเอาต์พุตสูงที่สุด แต่เนื่องจากพฤติกรรมของสัญญาณผลรวมที่ได้กล่าวในข้างต้นทำให้ไม่สามารถกำหนดขนาดของสัญญาณผลรวมที่เหมาะสมสำหรับวงจรดังกล่าวได้

โดยเฉพาะในการบีบสัญญาณแบบเรขาคณิต ซึ่งมีข้อดีคือช่วยให้วงจรมีความสามารถรับสัญญาณอินพุตที่มีขนาดใหญ่กว่ากระแสไบแอสได้ จากการวิเคราะห์นั้นวงจรตัวอย่างที่ใช้เทคนิคการบีบสัญญาณดังกล่าวพบว่าสัญญาณผลรวมเอาต์พุตมีขนาดที่แปรผันไปตามขนาดของสัญญาณผลต่างอินพุตและขนาดของสัญญาณผลต่างเอาต์พุตในกรณีที่สัญญาณอินพุตมีขนาดใหญ่ ซึ่งไม่เป็นปัญหาสำหรับวงจรที่อาศัยเทคนิคการบีบสัญญาณแบบดังกล่าว แต่กลับส่งผลให้สัญญาณผลรวมเอาต์พุตมีขนาดใหญ่ อาจจนส่งผลให้อุปกรณ์ภายในวงจรเปลี่ยนจุดทำงาน(operating point) ไปจนทำให้วงจรไม่สามารถทำงานอย่างถูกต้องได้

จากการวิเคราะห์สัญญาณผลรวมของวงจรตัวอย่าง ได้ทำการพิสูจน์ผลการวิเคราะห์ด้วยการทำงานระหว่างโปรแกรม Hspice เปรียบเทียบกับโปรแกรม แสดงจะพบขนาดของ I_{in} มีได้จากโปรแกรมทั้งสองมีขนาดใกล้เคียงกันและมีขนาดใหญ่และแสดงให้เห็นว่าขนาดของ I_{in} มีขนาดใหญ่ขึ้นตามขนาดของสัญญาณผลต่างอินพุต ซึ่งตรงกับสมมุติฐานที่ได้จากสมการที่ได้ทำการวิเคราะห์

ในโครงการวิจัยจึงได้เสนอมวงจรลือกโดเมนในโหมดผลต่างที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น จากผลการวิเคราะห์แสดงให้เห็นอย่างชัดเจนว่าวงจรมีผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างเป็นอิสระจากกัน ผลการจำลองการทำงานของวงจรลือกโดเมนอินทิเกรเตอร์ แสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานที่ความถี่สูงมากได้เป็นอย่างดี ในทางปฏิบัติสัญญาณผลรวมของวงจรจะมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความไม่เป็นอุดมคติของสมดุกระแสอินพุต ความไม่สมนัยของอุปกรณ์(mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต(process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง จึงต้องมีวงจรที่คอยกำจัดสัญญาณผลรวมที่เกิน ในโครงการวิจัยจึงได้เสนอมวงจรกำจัดสัญญาณผลรวมสำหรับวงจรอินทิเกรเตอร์ดังกล่าว โดยเมื่อต่อร่วมกับวงจรอินทิเกรเตอร์ที่เสนอส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูงและจากผลการวัดค่าความเพี้ยนของสัญญาณเอาต์พุตแต่

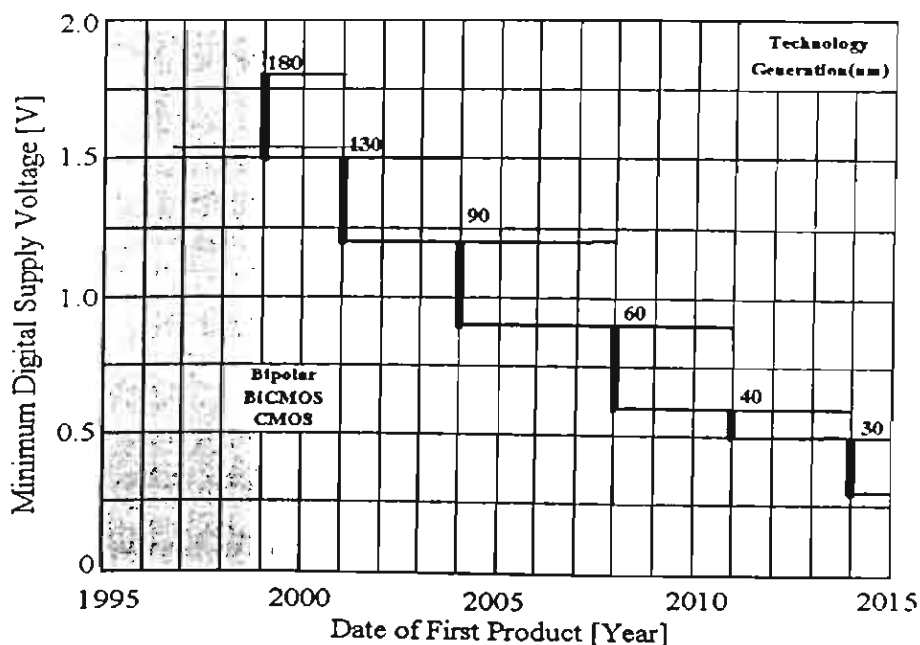
ละข้างของวงจรอินทิเกรเตอร์ที่ได้เสนอพบว่ามีค่าต่ำ และค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก เนื่องจากตัวอย่างที่ถูกเสนอก่อนหน้าของวงจรอินทิเกรเตอร์ดังกล่าวมีค่าความเพี้ยนของสัญญาณเอาต์พุตในแต่ละข้างสูงมาก(THD มีค่าที่เกินกว่า 1% หรือ - 40 dB) แต่กลับมีค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก จึงสามารถสรุปได้ว่า วงจรอินทิเกรเตอร์ดังกล่าวมีสัญญาณเอาต์พุตแบบไม่สมดุลง่ายเลขคณิตถึงแม้จะป้อนอินพุตเป็นแบบสมดุลง่ายเลขคณิตก็ตาม แต่วงจรอินทิเกรเตอร์ที่ได้เสนอในโครงการวิจัยจะให้เอาต์พุตออกมาแบบสมดุลง่ายเลขคณิต เมื่อป้อนสัญญาณอินพุตเป็นแบบสมดุลง่ายเลขคณิต ซึ่งสมดุลง่ายเลขคณิตสามารถเรียกอีกชื่อหนึ่งซึ่งเป็นที่รู้จักว่า balanced จึงสามารถสรุปได้ว่า ตัวอย่างวงจรอินทิเกรเตอร์ที่ถูกเสนอก่อนนั้นเป็นวงจรอินทิเกรเตอร์แบบผลต่างสองด้าน(Fully differential log domain integrator) ส่วนวงจรอินทิเกรเตอร์ที่เสนอโดยโครงการวิจัยเป็นแบบสมดุลง่ายผลต่างสองด้าน(Fully balanced log domain integrator) ซึ่งเป็นโครงสร้างที่มีลักษณะเด่นที่เหมาะสมและเป็นที่ต้องการในระบบที่ต้องการความเพี้ยนที่ต่ำมากและทนต่อสัญญาณรบกวน

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการ

ในปัจจุบันได้มีความพยายามในการพัฒนาเทคนิคต่างๆ เพื่อให้สามารถออกแบบและสร้างวงจรให้สามารถทำหน้าที่แทนระบบหนึ่งๆ ลงบนผลึกซิลิกอน(Systems on a chip) โดยในระบบหนึ่งๆ อาจจะประกอบไปด้วยวงจรแอนะล็อกและวงจรดิจิทัลเป็นจำนวนมาก และด้วยความก้าวหน้าทางเทคโนโลยีของอุตสาหกรรมการผลิตวงจรรวม (Integrated circuit) ในปัจจุบันทำให้สามารถสร้างอุปกรณ์ประเภททรานซิสเตอร์ที่มีขนาดเล็กลงจนถึงในระดับย่อยของไมโครเมตร (Submicron) จึงทำให้สามารถสร้างระบบที่ประกอบด้วยวงจรจำนวนมากเหล่านี้ลงบนผลึกซิลิกอนที่มีขนาดพื้นที่จำกัดได้เป็นผลสำเร็จ จากขนาดของอุปกรณ์ที่เล็กลงนี้เองส่งผลให้ต้องลดระดับแรงดันของแหล่งจ่ายไฟเลี้ยงวงจรลงตามขนาดของอุปกรณ์ด้วย ซึ่งเป็นผลดีสำหรับวงจรรวมประเภทดิจิทัลแต่กลับส่งผลกระทบอย่างรุนแรงกับคุณสมบัติหลายประการสำหรับวงจรรวมประเภทแอนะล็อก อาทิเช่น ย่านแกว่งของสัญญาณ (Signal swing), อัตราส่วนระหว่างสัญญาณต่อสัญญาณรบกวน (Signal to Noise Ratio : SNR) และความเป็นเชิงเส้น เป็นต้น [1] โดยเฉพาะอย่างยิ่งเมื่อเทคโนโลยีที่ใช้ในการผลิตวงจรรวมก้าวเข้าสู่ระดับ ULSI (Ultra Large Scale Integrated Circuit) ระดับแรงดันแหล่งจ่ายก็มีแนวโน้มลดต่ำลงอย่างต่อเนื่องดังแสดงในรูปที่ 1.1[2] จึงนับเป็นอุปสรรคที่ทำนายสำหรับนักออกแบบวงจรรวมประเภทแอนะล็อก(Analog Integrated Circuit) ที่ต้องพยายามพัฒนาเทคนิคเพื่อให้สามารถออกแบบวงจรแอนะล็อกด้วยเทคโนโลยีการผลิตในระดับ VLSI และ ULSI

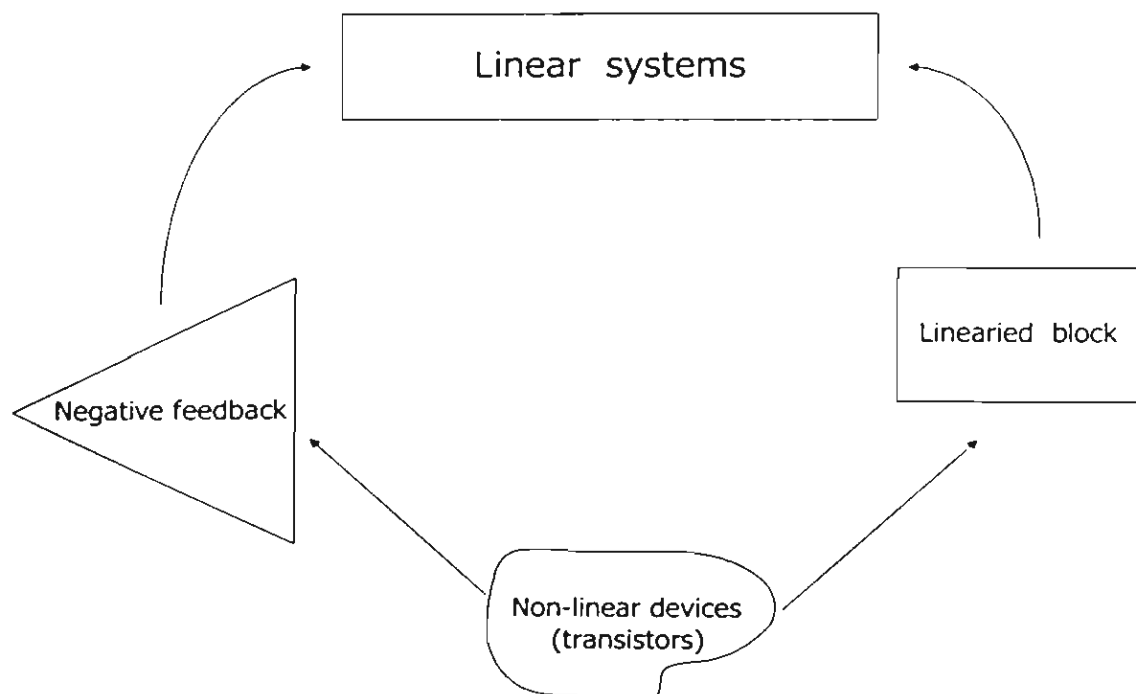


รูปที่ 1.1 การคาดการณ์ลดลงของระดับแรงดันแหล่งจ่ายในอนาคต[2].

ถึงแม้ว่าเทคนิคการออกแบบวงจร อาทิเช่น การขยายย่านการแกว่งของสัญญาณจากปลายถึงปลายแหล่งจ่าย (Rail to Rail)[3 -7], เทคนิคการต่อเรียงกัน (Cascade)[8-9] และการทวีแหล่งจ่าย (Supply multipliers)[10] ฯลฯ ซึ่งช่วยให้วงจรสามารถทำงานได้ที่ระดับแรงดันแหล่งจ่ายต่ำได้ก็ตาม แต่ปัญหาที่สำคัญของวงจรแอนะล็อกที่สำคัญอีกประการหนึ่งคือความเป็นเชิงเส้น เนื่องจากวงจรแอกทีฟทั้งหลายต่างสร้างจากอุปกรณ์แอกทีฟ ซึ่งมีคุณลักษณะไม่เป็นเชิงเส้น จึงจำเป็นต้องใช้เทคนิคอื่นๆ เพื่อช่วยให้วงจรมีความเป็นเชิงเส้น โดยจะกล่าวในหัวข้อถัดไป

1.2 เทคนิคการออกแบบวงจรให้เป็นเชิงเส้น (Linearization techniques)

เนื่องจากระบบวงจรเชิงเส้นซึ่งถูกสร้างมาจากอุปกรณ์แอกทีฟ อาทิเช่น ทรานซิสเตอร์ซึ่งมีคุณลักษณะไม่เป็นเชิงเส้น ดังนั้นเมื่อนำอุปกรณ์ทรานซิสเตอร์มาสร้างเป็นวงจรเชิงเส้นจึงจำเป็นต้องอาศัยเทคนิคพิเศษต่างๆ เพื่อให้ได้ระบบวงจรดังกล่าวเป็นเชิงเส้น โดยเทคนิคที่นิยมใช้สามารถสรุปดังรูปที่ 1.2

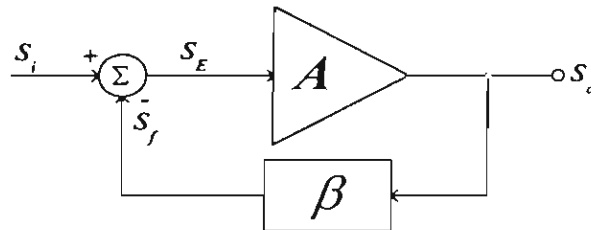


รูปที่ 1.2 เทคนิคการออกแบบระบบวงจรรองรับเชิงเส้น

จากรูปที่ 1.2 แสดงเทคนิคที่ใช้ในการออกแบบระบบวงจรเชิงเส้นสองวิธีด้วยกันคือ เทคนิคการป้อนกลับแบบลบ (Negative feedback) และเทคนิคการออกแบบวงจรย่อยให้เป็นเชิงเส้น (Linearized block) ซึ่งเป็นเทคนิคที่นิยมใช้ในระบบวงจรเชิงเส้นทั่วไป โดยจะกล่าวถึงในรายละเอียดและยกตัวอย่างระบบวงจรรองรับเชิงเส้นที่ใช้เทคนิคทั้งสองดังกล่าวในหัวข้อถัดไป

1.2.1 การป้อนกลับแบบลบ(Negative feedback)

การป้อนกลับแบบลบเป็นเทคนิคที่นิยมใช้เทคนิคหนึ่ง ซึ่งมักพบในระบบวงจรเชิงเส้นที่มีส่วนประกอบหลักเป็นวงจรขยายสัญญาณ(Operational Amplifier) เนื่องจากเทคนิคดังกล่าวจะช่วยลดความไม่เป็นอุดมคติของวงจรขยาย บล็อกการต่อป้อนกลับแบบลบดังรูปที่ 1.3

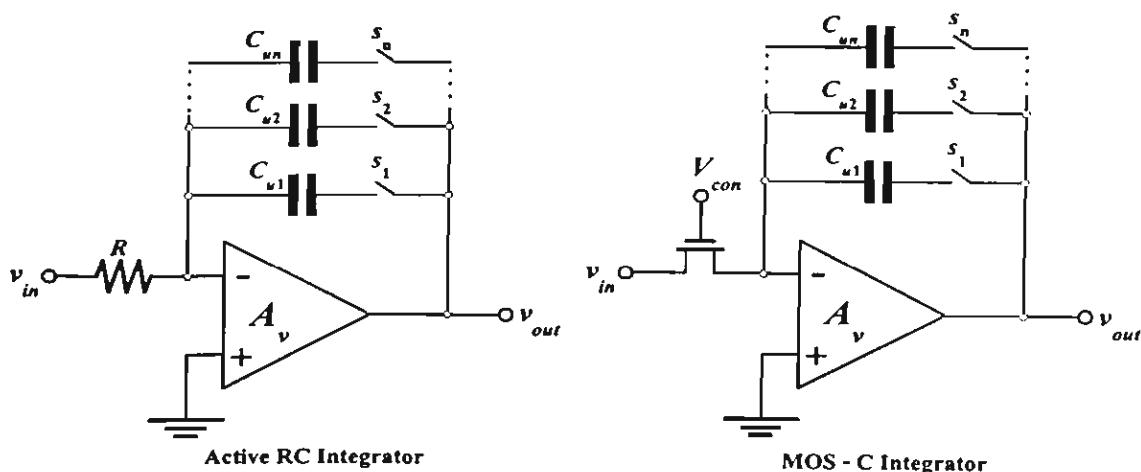


รูปที่ 1.3 บล็อกการป้อนกลับแบบลบ

เราสามารถประโยชน์ที่ได้รับจากเทคนิคการป้อนกลับแบบลบได้ดังนี้

1. ลดความไวของอัตราขยายที่เกิดขึ้นจากการเปลี่ยนแปลงของอุณหภูมิและการเปลี่ยนแปลงของแหล่งจ่าย
2. ลดค่าความเพี้ยนของสัญญาณที่เกิดขึ้นจากการเปลี่ยนแปลงของอัตราขยายสัญญาณ
3. สามารถเพิ่มหรือลดค่าความต้านทานขาเข้าและขาออกของวงจรขยายได้ตามต้องการโดยการเลือกวิธีป้อนกลับแบบต่างๆ
4. เพิ่มแถบความถี่(bandwidth) ของวงจรขยาย

ตัวอย่างของระบบวงจรเชิงเส้นที่ใช้เทคนิคการป้อนกลับแบบลบเช่น วงจรกรอง Active RC และวงจรกรองมอสทรานส์ซิสเตอร์และตัวเก็บประจุ(MOSFET-C filters) เป็นต้น ตัวอย่างวงจรอินทิเกรเตอร์ทั้งสองแบบแสดงในรูปที่ 1.4[11-13]



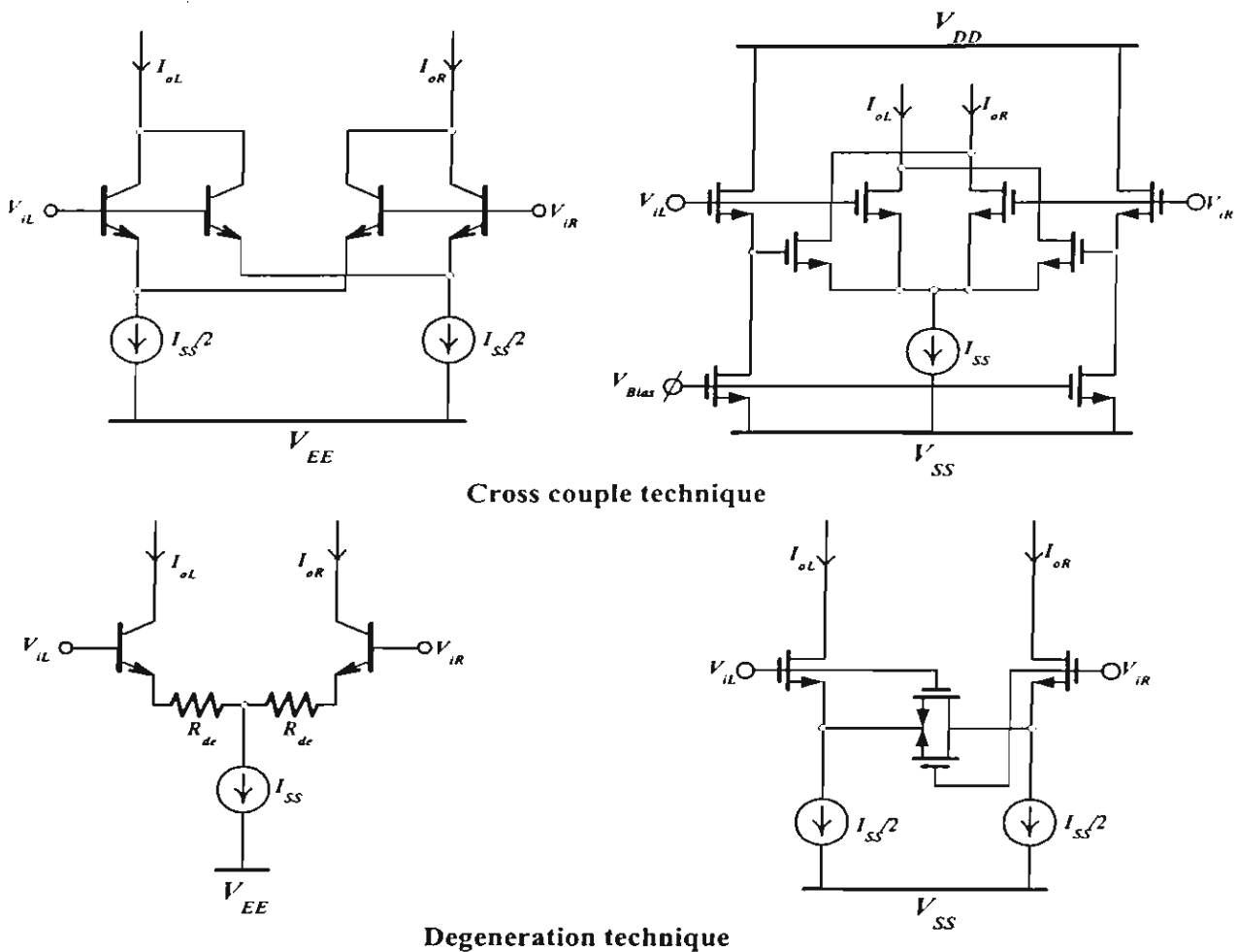
รูปที่ 1.4 วงจรวงจรกรองแอกทีฟตัวต้านทานและตัวเก็บประจุ (Active RC filters) และวงจรกรองมอสทรานส์ซิสเตอร์และตัวเก็บประจุ (MOSFET – C filters)

วงจรในรูปที่ 1.4 จะอาศัยเทคนิคการป้อนกลับแบบลบ ซึ่งช่วยให้วงจรมีความเป็นเชิงเส้นสูงมาก โดยสามารถผลิตสัญญาณเอ๊าท์พุทที่มีความเพี้ยนรวม (Total Harmonic Distortion : THD) ต่ำมาก[14] แต่วงจรกรองที่ได้ยกตัวอย่างทั้งสองแบบนี้มีข้อจำกัดใช้งานที่ความถี่สูง เนื่องจากข้อจำกัดทางความสามารถทางความถี่ของวงจรขยาย อีกทั้งต้องการพื้นที่ในการผลิตเป็นวงจรรวมมาก วงจรกรองดังกล่าวจึงนิยมประยุกต์ใช้กับงานที่ต้องการความเป็นเชิงเส้นสูง แต่สัญญาณที่ต้องการทำการกรองนั้นมีความถี่ที่ไม่สูงมาก

1.2.2 การออกแบบบล็อกวงจรย่อยให้เป็นเชิงเส้น(linear block)

เทคนิคนี้เป็นการออกแบบระบบวงจรเชิงเส้น ด้วยการออกแบบให้ส่วนของระบบย่อยภายในให้เป็นเชิงเส้นเสียก่อน เมื่อนำระบบย่อยดังกล่าวมาประกอบรวมกันเป็นระบบขนาดใหญ่ก็จะได้ระบบวงจรเชิงเส้น ยกตัวอย่างของวงจรกรองที่อาศัยเทคนิคดังกล่าว อาทิเช่น วงจรกรอง Gm-C ซึ่งนับว่าเป็นวงจรกรองรวม (Integrated filter) สำหรับประมวลสัญญาณความถี่สูงที่ได้รับความนิยมมากที่สุดในปัจจุบัน แต่ปัญหาที่สำคัญของวงจรกรองดังกล่าวคือความไม่เป็นเชิงเส้นของอุปกรณ์ทรานส์คอนดักเตอร์ ถึงแม้ในปัจจุบันถึงจะสามารถสร้างอุปกรณ์ทรานส์คอนดักเตอร์ที่มีความเป็นเชิงเส้นสูงได้จากทรานซิสเตอร์ประเภท CMOS ก็ตาม แต่อุปกรณ์ทรานส์คอนดักเตอร์ที่สร้างมาจากทรานซิสเตอร์ประเภทไบโพลาร์โดยธรรมชาติแล้วไม่สามารถทำให้มีความเป็นเชิงเส้นที่ดี ดังนั้นในการออกแบบต้องอาศัยวงจรหรือเทคนิคพิเศษ เพื่อให้ความสัมพันธ์ระหว่างแรงดันและกระแสของทรานส์คอนดักเตอร์เป็นเชิงเส้น

ตัวอย่างของเทคนิคที่นิยมช่วยให้การสร้างอุปกรณ์ทรานส์คอนดักเตอร์เป็นเชิงเส้น อาทิเช่น การใส่ตัวต้านทานดีเจเนอเรชัน(Resistor degeneration)[15]และการต่อข้ามไขว้(Cross couple)[16] ดังรูปที่ 1.5 ถึงแม้ทั้งสองวิธีการจะช่วยขยายช่วงเชิงเส้นให้แก่วงจรทรานส์คอนดักเตอร์ แต่หากต้องการเพิ่มความสามารถของอุปกรณ์ทรานส์คอนดักเตอร์ อาทิ ย่านการแกว่งและความเป็นเชิงเส้นสูงมาก อาจจะต้องสิ้นเปลืองอุปกรณ์เพิ่มมากขึ้นวงจรก็อาจจะมีขนาดใหญ่และซับซ้อนมากขึ้น[3,8] จนอาจจะทำให้วงจรกรองสูญเสียความสามารถในการทำงานที่ความถี่สูงซึ่งเป็นคุณสมบัติเด่นของวงจรกรองดังกล่าว



รูปที่ 1.5 เทคนิคการสร้างอุปกรณ์ทรานส์คอนดักเตอร์ให้เป็นเชิงเส้น

1.3 การคอมแพนดส์สัญญาณ (Companding signal)

ในหัวข้อนี้เราจะกล่าวถึงเทคนิคการคอมแพนดส์สัญญาณ ซึ่งแบ่งได้เป็นสองประเภทคือ

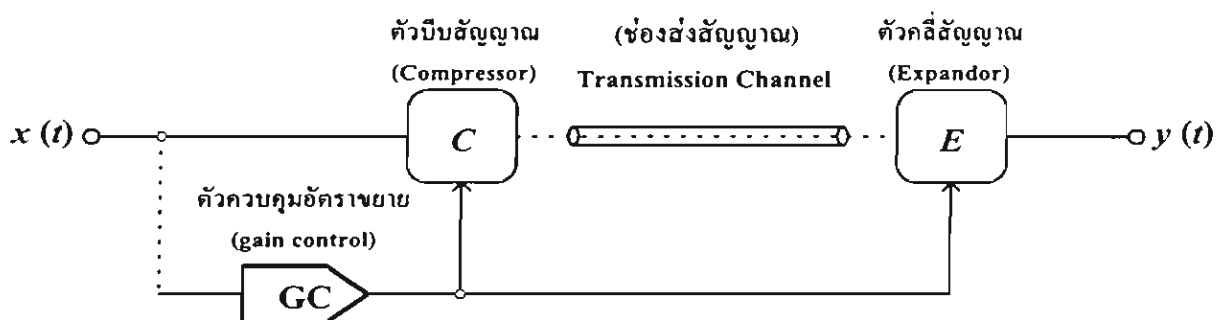
1. การคอมแพนดส์แบบช่วง (Syllabic companding)
2. การคอมแพนดส์สัญญาณขณะหนึ่ง (Instantaneous companding)

1.3.1 การคอมแพนดส์สัญญาณแบบช่วง(Syllabic companding)

ปัญหาสำคัญของการระบบรับส่งข้อมูลระยะทางไกล คือ

- ปัญหาสัญญาณรบกวน ซึ่งเป็นปัญหาสำหรับสัญญาณขนาดเล็ก เนื่องจากสัญญาณขนาดเล็กอาจถูกกลืนโดยสัญญาณรบกวนภายในของช่องส่งสัญญาณ (Transmission channel)
- ปัญหาความเพี้ยนของสัญญาณ ซึ่งเป็นข้อจำกัดที่สัญญาณขนาดใหญ่ เนื่องจากโดยปกติสายส่งจะมีคุณลักษณะที่ไม่เป็นเชิงเส้นที่สัญญาณขนาดใหญ่

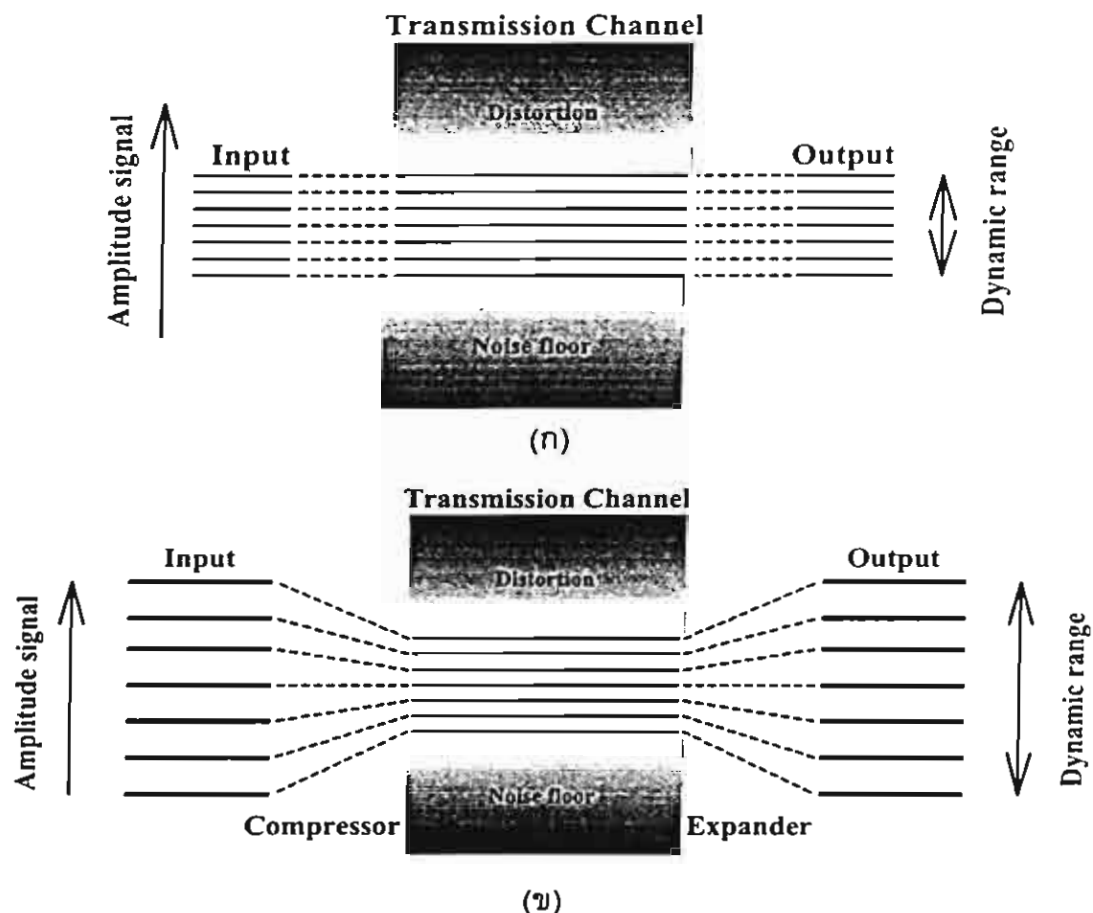
จากปัญหาที่กล่าวมาข้างต้นเป็นเหตุให้มีความพยายามพัฒนาเทคนิคพิเศษ เพื่อแก้ไขปัญหาดังกล่าว โดยเทคนิคดังกล่าวมีชื่อว่า เทคนิคการคอมแพนด์แบบช่วงสัญญาณ (Syllabic companding) โดยระบบสายส่งที่ใช้เทคนิคการคอมแพนด์สัญญาณดังรูปที่ 1.6 [17 - 18]



รูปที่ 1.6 ระบบสายส่งที่ใช้เทคนิคการคอมแพนด์สัญญาณ

จากรูปที่ 1.6 เมื่อช่วงสัญญาณอินพุตของระบบมีขนาดใหญ่ บล็อก C จะทำหน้าที่ลดทอน (attenuation) สัญญาณ เพื่อไม่ให้ขนาดของสัญญาณใหญ่เกินไป จนก่อให้เกิดค่าความเพี้ยนของสัญญาณสูงเกินกว่าค่าที่ยอมรับได้ และในทางกลับกันในขณะที่ช่วงสัญญาณอินพุตมีขนาดเล็ก บล็อก C จะทำหน้าที่ขยาย (Amplifier) สัญญาณ เพื่อไม่ให้สัญญาณขนาดเล็กถูกกลืนโดยสัญญาณรบกวนที่เกิดขึ้นในช่องส่งสัญญาณ ในขณะที่ภาครับสัญญาณบล็อก E ก็จะทำหน้าที่คลี่สัญญาณ โดยกระทำกลับกันกับการบีบสัญญาณ โดยค่าอัตราการลดทอนและขยายสัญญาณของตัวบีบและคลี่สัญญาณจะแปรผันกับคุณสมบัติของสัญญาณอินพุตตัวอย่างเช่น ค่าเฉลี่ยของค่ายอด (Average envelop), ค่าเฉลี่ยกำลังสอง (Root Mean Square :RMS) เป็นต้น ซึ่งบล็อกที่ทำหน้าที่ตรวจสอบคุณสมบัติของสัญญาณอินพุตและควบคุมค่าอัตราการลดทอนและขยายสัญญาณก็คือ บล็อก GC (Gain control) และด้วยกระบวนการที่ได้กล่าวข้างต้นนี้เอง ทำให้ความสัมพันธ์ระหว่างสัญญาณอินพุตและเอาต์พุตยังคงเป็น เชิงเส้นต่อกัน นอกจากนี้ยังมีข้อดีอีกประการที่ได้จากเทคนิคดังกล่าวอีกประการคือ ช่วยขยายพิสัยพลวัต (Dynamic range) (ซึ่งเป็นอัตราส่วนระหว่างขนาดของสัญญาณใหญ่ที่สุดที่ก่อให้เกิดความเพี้ยน (Distortion) ที่ระบบจะยอมรับได้ต่อขนาดของสัญญาณที่เล็กที่สุดที่สามารถป้อนเป็นอินพุตให้แก่ระบบ ซึ่งมักกำหนดให้มีค่าเท่ากับขนาดสัญญาณรบกวนพื้น (Noise Floor) ที่เกิดขึ้นจากตัวช่องส่งสัญญาณ) โดยเปรียบเทียบกับระบบที่เป็นเชิงเส้นดังรูปที่ 1.7 ซึ่งส่ง

ผลทำให้อัตราส่วนของสัญญาณต่อสัญญาณรบกวน(Signal to Noise Ratio: SNR) ของระบบมีค่าคงที่และอยู่ในค่าที่เหมาะสมอีกด้วย



รูปที่ 1.7 พิสัยพลวัต

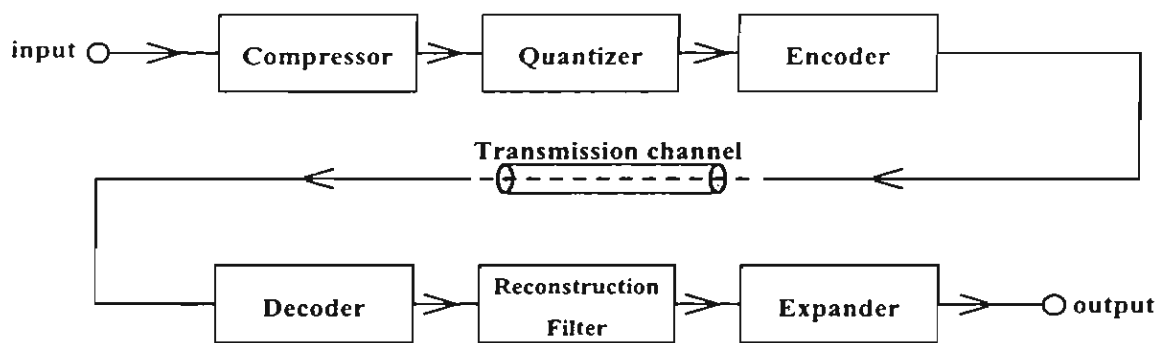
(ก) ระบบส่งและรับข้อมูลแบบปกติ

(ข) ระบบส่งและรับข้อมูลที่ใช้การคอมแพนดส์สัญญาณ

1.3.2 การคอมแพนดส์สัญญาณขณะหนึ่ง (Instantaneous companding)

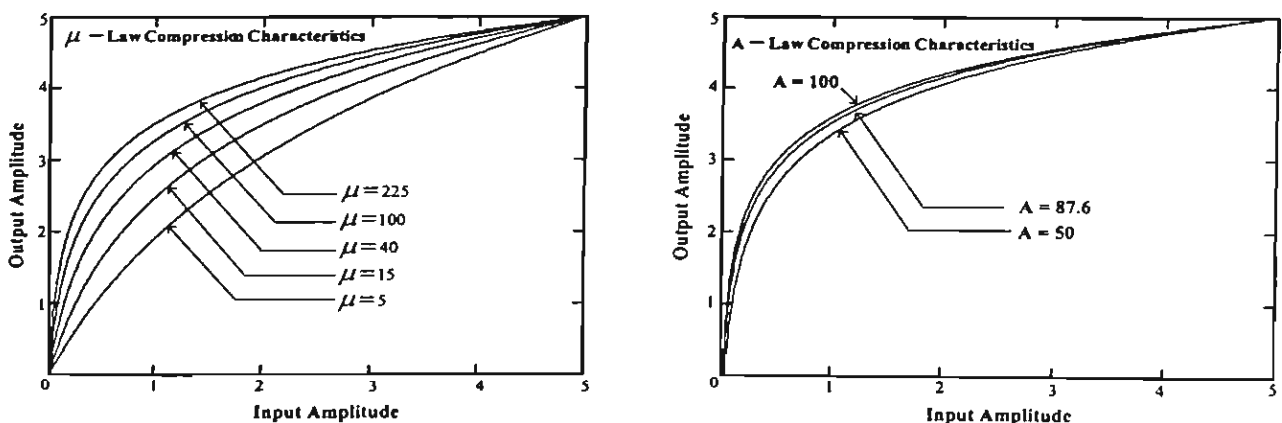
การคอมแพนดส์ขณะหนึ่งได้ถูกประยุกต์ใช้ในระบบโทรศัพท์แบบแอนะล็อก คือ ในระบบการมัลติเพล็กซ์เชิงความถี่ (Frequency division multiplex: FDM) เนื่องจากในระบบดังกล่าวนั้นส่งข้อมูลหลายข้อมูลผ่านสายทองแดงเพียงเส้นเดียว ซึ่งจะประสบปัญหาเรื่องสัญญาณไขว้แทรก (crosstalk) เมื่อสัญญาณมีขนาดใหญ่ จึงอาศัยการบีบสัญญาณเพื่อแก้ไขปัญหาดังกล่าว นอกจากนั้นยังถูกประยุกต์ใช้งานในระบบการมอดูเลตแบบพัลส์ (pulse code modulation: PCM) เพื่อให้การใช้จำนวนบิตในการเข้ารหัสมีประสิทธิภาพสูงขึ้น และทำให้ค่ากำลังของสัญญาณต่อกำลังของสัญญาณรบกวนที่เกิดจากการควอนไทซ์ (signal to quantization noise ration: SQR) มีค่าสูงขึ้น [19]

สำหรับการบีบและคลี่สัญญาณในกรณีนี้จะแตกต่างจากกรณีแรกอย่างชัดเจน เนื่องจากการบีบและคลี่สัญญาณของการคอมแพนดในกรณีนี้จะพิจารณาที่ขนาดของสัญญาณ ณ เวลานั้น แทนการพิจารณาช่วงสัญญาณ อีกทั้งค่าอัตราการใช้บีบและคลี่สัญญาณจะขึ้นอยู่กับขนาดของสัญญาณ และกราฟคุณลักษณะของตัวบีบและคลี่สัญญาณ โดยทั้งตัวบีบและคลี่สัญญาณจะมีกราฟคุณลักษณะที่ไม่เป็นเชิงเส้นและเป็นส่วนกลับซึ่งกันและกันเสมอ จึงยังทำให้ความสัมพันธ์ระหว่างอินพุตและเอาต์พุตของระบบยังคงเป็นเชิงเส้น โดยตัวอย่างของระบบการมอดูเลตแบบพัลส์ที่ใช้ นำเทคนิคการคอมแพนดสัญญาณมาใช้ในการควอนไทซ์สัญญาณดังรูปที่ 1.8



รูปที่ 1.8 ระบบ PCM

มาตรฐานของการบีบและคลี่สัญญาณมีอยู่สองมาตรฐานด้วยกันคือ กฎ μ (μ - Law) ซึ่งใช้ในประเทศสหรัฐอเมริกา ญี่ปุ่น และ กฎ A (A - Law) ซึ่งใช้ในแถบประเทศยุโรป โดยกราฟคุณลักษณะในการบีบสัญญาณของทั้งสองมาตรฐานดังแสดงในรูปที่ 1.9



รูปที่ 1.9 กราฟมาตรฐานการบีบสัญญาณ กฎ μ และกฎ A

จากประโยชน์ที่ได้รับจากเทคนิคการคอมแพนดสัญญาณในปัจจุบันจึงได้มีการนำเทคนิคทั้งสองแบบมาประยุกต์ใช้กับวงจรประมวลผลสัญญาณแอนะล็อก ในโครงการวิจัยฉบับนี้จึงได้ทำการ

ศึกษาและออกแบบวงจรอินทิเกรเตอร์และวงจรกรองกระแสที่อาศัยเทคนิคดังกล่าวเช่นกัน โดยได้แบ่งรายละเอียดของเนื้อหาต่างๆ ไว้ในหัวข้อถัดไป

1.4 วัตถุประสงค์และขอบเขตของงานวิจัย

โครงการวิจัยฉบับนี้ได้แบ่งเนื้อหาที่ได้ทำการศึกษาและพัฒนาออกเป็น 7 บทด้วยกัน โดยในแต่ละบทจะกล่าวถึงเนื้อหา ดังนี้

บทที่ 1 กล่าวถึงความเป็นมาของโครงการวิจัย

บทที่ 2 กล่าวถึงการสร้างวงจรบีบและคลีสัญญาณที่สร้างจากไดโอดและไบโพลาร์ทรานซิสเตอร์และยังได้กล่าวถึงวงจรประมวลสัญญาณในล็อกโดเมนและการประยุกต์ใช้หลักการทั้งสองกับวงจรกรองกระแส

บทที่ 3 กล่าวถึงทฤษฎีที่ใช้ในการสังเคราะห์วงจรกรองล็อกโดเมนจากโครงสร้างวงจรกรอง $G_m - C$

บทที่ 4 กล่าวถึงนำวิธีการสังเคราะห์ที่เสนอในบทที่ 3 มาสังเคราะห์วงจรกรองล็อกโดเมนที่มีอันดับสูงด้วยวิธีการต่อเรียงวงจรไบควอดและการสังเคราะห์จากวงจรกรองพาสซีฟต้นแบบ และนอกจากนี้ยังได้กล่าวถึงปัญหาเสถียรภาพไฟตรงของวงจร พร้อมทั้งเสนอวิธีการแก้ไขปัญหาดังกล่าว

บทที่ 5 ในบทนี้เป็นได้ทำการวิเคราะห์ผลตอบสนองของสัญญาณผลรวมของวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน โดยได้ทำการวิเคราะห์วงจรตัวอย่างสี่วงจรที่ได้เคยถูกเสนอไว้ในบทความก่อนหน้านี้ เพื่อเปรียบเทียบผลของสัญญาณผลรวมของแต่ละวงจรให้เห็นอย่างชัดเจน

บทที่ 6 เสนอวงจรล็อกโดเมนอินทิเกรเตอร์ ซึ่งมีผลตอบสนองสัญญาณผลรวมของวงจรเป็นเชิงเส้นและเป็นอิสระจากสัญญาณผลต่างของวงจร พร้อมทั้งเสนอวงจรกำจัดสัญญาณผลรวมของวงจร

บทที่ 7 สรุปผลพร้อมทั้งเสนอแนะแนวทางพัฒนาในอนาคต

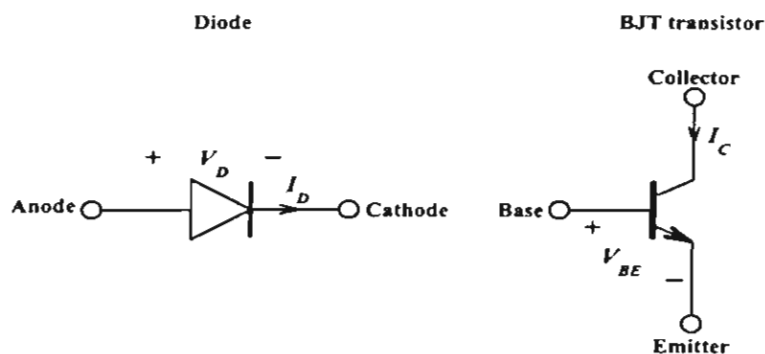
บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงการออกแบบวงจรบีบและคลี่สัญญาณจากไดโอดและไบโพลาร์ทรานซิสเตอร์(Bipolar Junction Transistor: BJT) อีกทั้งกล่าวถึงการประมวลผลสัญญาณในล็อกโดเมน เนื่องจากโดเมนดังกล่าวสามารถทำการประมวลผลสัญญาณที่เป็นฟังก์ชันคณิตศาสตร์ยุ่งยากได้ด้วยการกระทำพื้นฐานทางคณิตศาสตร์ และในตอนท้ายได้แสดงถึงความสัมพันธ์ของเทคนิคการคอมแพนดส์สัญญาณที่ประยุกต์ใช้ในวงจรกรองกระแส(current filters) โดยยกตัวอย่างวงจรกรองล็อกโดเมน ซึ่งเป็นวงจรที่อาศัยฟังก์ชันล็อกการหิมาธรรมชาติฐาน(natural logarithmic function) ในการบีบสัญญาณ (compress) และใช้ฟังก์ชันเอ็กโปเนนเชียล (exponential function) ในการคลี่สัญญาณ (expand) ตามลำดับ ซึ่งฟังก์ชันทั้งสองสอดคล้องความสัมพันธ์ระหว่างกระแสและแรงดันของทรานซิสเตอร์ BJT ที่ทำงานในย่าน active หรือ MOS ขณะทำงานในย่าน weak inversion ดังจะกล่าวรายละเอียดต่อไป

2.1 การบีบและคลี่สัญญาณด้วยไดโอดและไบโพลาร์ทรานซิสเตอร์

สำหรับวงจรประมวลผลสัญญาณแอนะล็อกที่ประมวลผลด้วยเทคนิคการคอมแพนดส์สัญญาณต้องมีวงจรบีบและคลี่สัญญาณ ซึ่งสามารถสร้างได้โดยอาศัยความสัมพันธ์ที่ไม่เป็นเชิงเส้นระหว่างแรงดันและกระแสของไดโอดถูกไบแอสไปข้างหน้า(Forward bias) และไบโพลาร์ทรานซิสเตอร์ที่ถูกไบแอสให้ทำงานในย่านแอคทีฟ(active region) สัญลักษณ์แสดงดังรูปที่ 2.1



รูปที่ 2.1 สัญลักษณ์ของไดโอดและ BJT ทรานซิสเตอร์

ซึ่งมีความสัมพันธ์กระแสและแรงดันที่ตกคร่อมไดโอดสามารถอธิบายได้ดังสมการ

$$I_D = I_s \left(e^{\left(\frac{V_D}{V_T} \right)} - 1 \right) \quad (2.1)$$

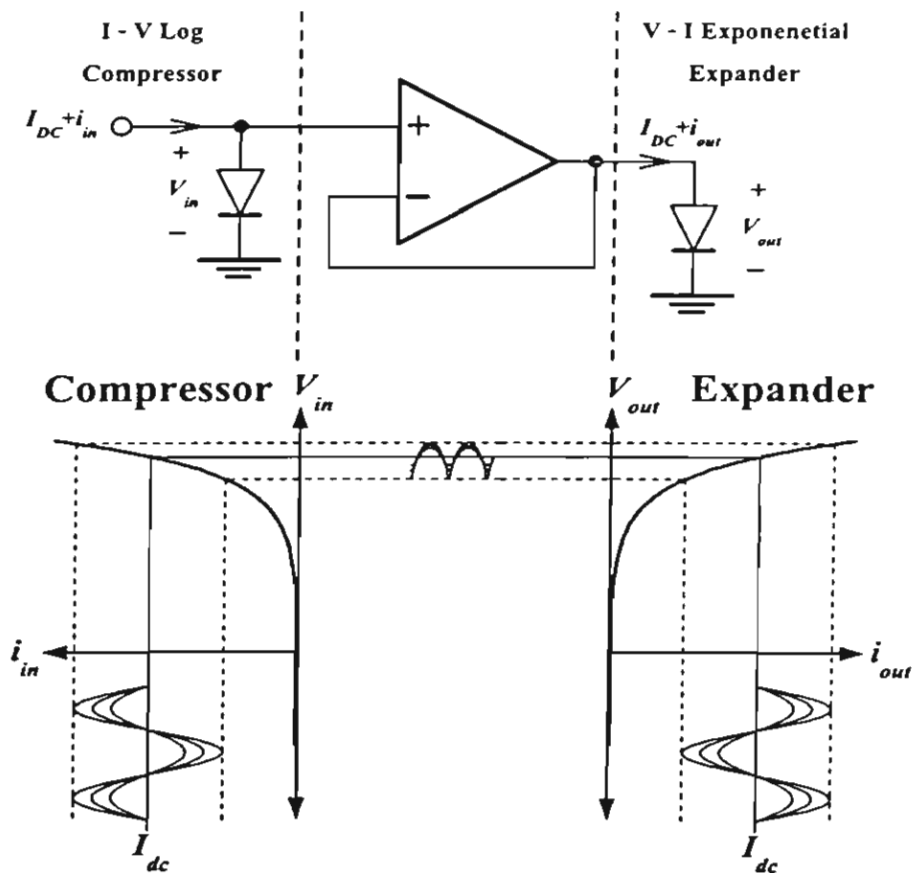
เมื่อ I_s คือ กระแสอิ่มตัวย้อนกลับ(saturation current) และ V_T คือ แรงดันอุณหภูมิ (thermal voltage) ที่อุณหภูมิห้อง($20^\circ\text{C} - 30^\circ\text{C}$) จะมีค่าประมาณ 25 mV ถึง 26 mV ในการออกแบบและคำนวณมักจะนิยมใช้ค่าประมาณเท่ากับ $V_T \approx 25 \text{ mV}$ และอุณหภูมิห้องที่ 27°C โดยในขณะที่ไดโอดที่ทำงานในย่านไบแอสไปข้างหน้า กระแสที่ไหลผ่านตัวมันมีค่าสูงมากกว่ากระแสไบแอสอิ่มตัวย้อนกลับมาก ๆ ($I_D \gg I_s$) ก็จะสามารถประมาณสมการที่(2.1) ได้ว่า

$$I_D \approx I_s e^{\left(\frac{V_D}{V_T}\right)} \quad (2.2)$$

จากความสัมพันธ์ในสมการที่ (2.2) สามารถจัดรูปใหม่ให้อยู่ในรูปของฟังก์ชันลอการิทึมธรรมชาติได้ว่า

$$V_D \approx V_T \ln (I_D/I_s) \quad (2.3)$$

โดย $\ln$ คือ ฟังก์ชันลอการิทึมธรรมชาติหรือฟังก์ชันลอการิทึมฐาน e เราสามารถใช้ประโยชน์จากสมการที่(2.2) และสมการที่(2.3) มาสร้างเป็นวงจรบีบและคลี่สัญญาณ ตัวอย่างของวงจรบีบและคลี่สัญญาณที่สร้างโดยใช้ไดโอดดังรูปที่ 2.2



รูปที่ 2.2 วงจรบีบและคลี่สัญญาณที่สร้างจากไดโอด

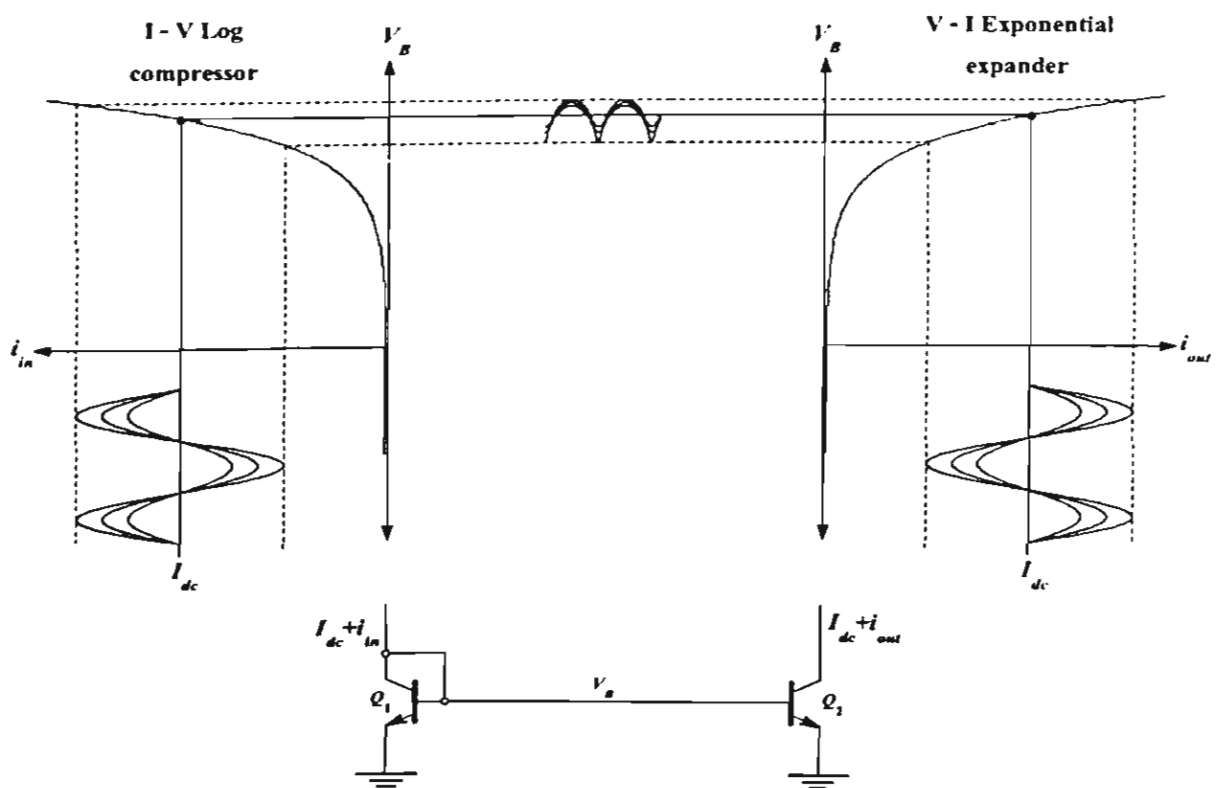
และเช่นเดียวกันกับความสัมพันธ์ระหว่างกระแส I_C และแรงดัน V_{BE} ของไบโพลาร์ทรานซิสเตอร์ซึ่งมีความสัมพันธ์กระแสดังสมการ

$$I_C = I_S e^{\left(\frac{V_{BE}}{V_T} \right)} \quad (2.4)$$

จากความสัมพันธ์ในสมการที่ (2.4) สามารถจัดรูปใหม่ให้อยู่ในรูปของฟังก์ชันลอการิทึมธรรมชาติได้ว่า

$$V_{BE} \approx V_T \ln (I_C / I_S) \quad (2.5)$$

หากเปรียบเทียบสมการที่ (2.2) กับสมการที่ (2.4) และสมการที่ (2.3) กับสมการที่ (2.5) จะพบว่าเป็นฟังก์ชันเดียวกัน เราจึงสามารถนำไบโพลาร์ทรานซิสเตอร์มาสร้างเป็นวงจรบีบและคลี่สัญญาณได้เช่นเดียวกับไดโอด โดยตัวอย่างที่ง่าย ๆ ของวงจรบีบและคลี่สัญญาณก็คือ วงจรสะท้อนกระแส (Current mirror) ดังรูปที่ 2.3 หากสมมุติให้ทรานซิสเตอร์ Q_1 และ Q_2 เป็นอุดมคติและเหมือนกันทุกประการ เมื่อป้อนกระแสอินพุตเข้าที่ขาคอลเลคเตอร์ของทรานซิสเตอร์ Q_1 ซึ่งถูกแปลงให้เป็นแรงดัน V_B ด้วยฟังก์ชันลอการิทึมธรรมชาติ หลังจากนั้นแรงดัน V_B จะถูกแปลงกลับไปเป็นกระแสอีกครั้งหนึ่งด้วยฟังก์ชันเอ็กโปเนนเชียลโดยทรานซิสเตอร์ Q_2 ซึ่งจะทำให้ขนาดสัญญาณเอาต์พุตเท่ากับอินพุต

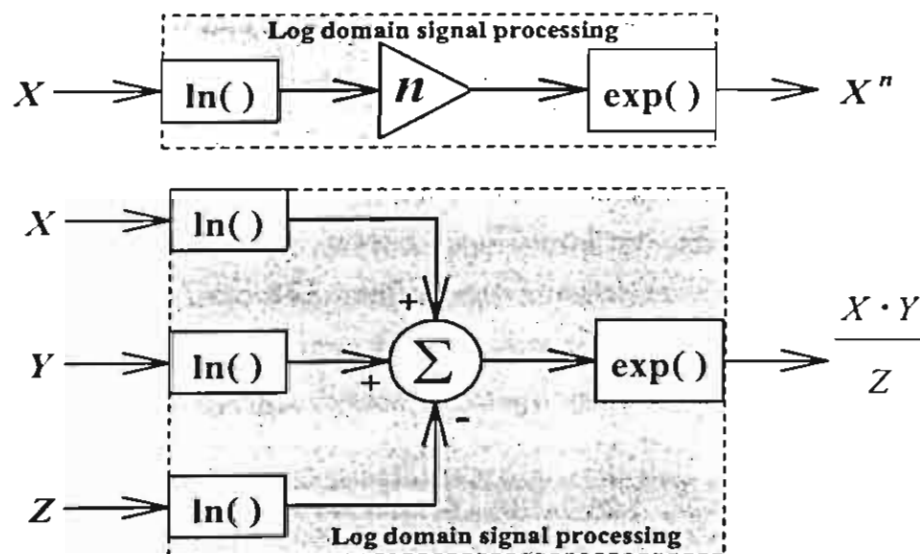


รูปที่ 2.3 วงจรบีบและคลี่สัญญาณที่สร้างจากทรานซิสเตอร์

จากวงจรในรูปที่ 2.3 แสดงให้เห็นอย่างชัดเจนว่าทรานซิสเตอร์ Q_1 และ Q_2 เสมือนทำหน้าที่ในการบีบและคลี่สัญญาณตามลำดับ และวงจรในรูปที่ 2.2 และรูปที่ 2.3 จะสังเกตเห็นว่าแรงดันที่โหนดต่างๆ ในวงจรเป็นฟังก์ชันลอการิทึมธรรมชาติของกระแส ดังนั้นหากเพิ่มวงจรประมวลผลสัญญาณที่สามารถทำการประมวลผลสัญญาณได้ในล็อกโดเมน แทรกเข้าไปในระหว่างวงจรบีบและคลี่สัญญาณก็จะได้วงจรเชิงเส้นที่เรียกว่า วงจรประมวลผลสัญญาณในล็อกโดเมน โดยจะกล่าวโดยละเอียดในหัวข้อถัดไป

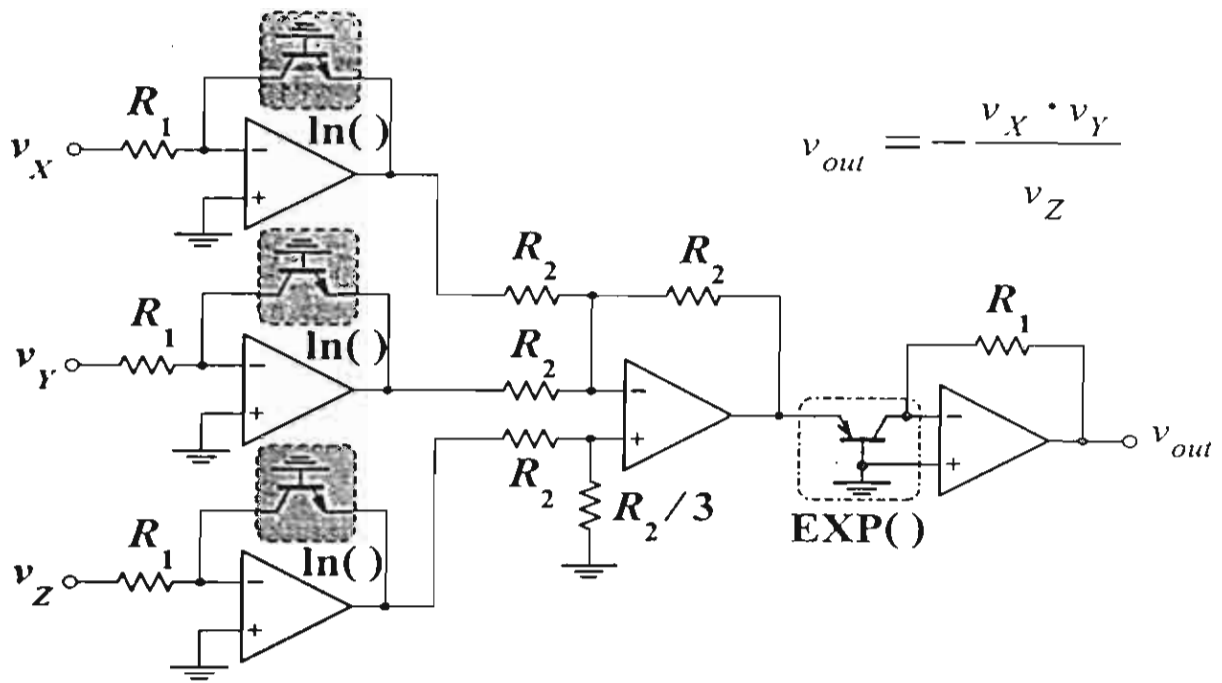
2.2 การประมวลผลสัญญาณในล็อกโดเมน (Log domain signal processing)

วงจรประมวลผลสัญญาณแอนะล็อกในล็อกโดเมนเป็นการประมวลผลที่ได้รับความนิยมวิธีหนึ่ง เนื่องจากโดเมนดังกล่าวสามารถประมวลผลการกระทำทางคณิตศาสตร์อย่างเช่น การคูณ, การหาร และการยกกำลังได้ด้วยการทำ การบวก, การลบ และการคูณตามลำดับ โดยตัวอย่างของบล็อกการประมวลผลสัญญาณในล็อกโดเมนดังรูปที่ 2.4



รูปที่ 2.4 บล็อกการประมวลผลสัญญาณในล็อกโดเมน

การประมวลผลสัญญาณในล็อกโดเมนนั้นสอดคล้องกับคุณลักษณะทางธรรมชาติของไบโพลาร์หรือมอสทรานซิสเตอร์ และจากสมการที่(2.4)และสมการที่(2.5) เราสามารถออกแบบวงจรแทน บล็อกฟังก์ชันลอการิทึมธรรมชาติและฟังก์ชันเอ็กโปเนนเชียลได้ด้วยทรานซิสเตอร์ไบโพลาร์เพียงหนึ่งตัวเท่านั้น จากบล็อกตัวอย่างการประมวลผลสัญญาณในล็อกโดเมนดังรูปที่ 2.4 เราสามารถสร้างเป็นวงจรที่สร้างจากไบโพลาร์ทรานซิสเตอร์และวงจรขยายสัญญาณได้ดังรูปที่ 2.5



รูปที่ 2.5 วงจรประมวลผลในล็อกโดเมน

จากวงจรในรูปที่ 2.5 จะพบว่าเราสามารถทำการคูณและหารสัญญาณด้วยการบวกและลบสัญญาณในล็อกโดเมน ซึ่งเป็นการกระทำพื้นฐานทางคณิตศาสตร์และสามารถออกแบบวงจรที่บวกและลบสัญญาณได้ง่าย ดังนั้นจะเห็นว่าการประมวลผลสัญญาณในล็อกโดเมนซึ่งลดความยุ่งยากในการออกแบบวงจรได้อย่างมาก แต่จากวงจรที่ได้ยกตัวอย่างนี้เป็นวงจรประมวลผลสัญญาณที่มีทรานส์เฟอ์ฟังก์ชันไม่ขึ้นกับความถี่ แต่ถ้าหากแทนวงจรประมวลผลสัญญาณที่มีทรานส์เฟอ์ฟังก์ชันที่ขึ้นกับความถี่ อาทิเช่น วงจรกรองที่สามารถกรองสัญญาณในล็อกโดเมนก็จะได้วงจรกรองกระแสเชิงเส้น โดยจะกล่าวถึงในรายละเอียดของวงจรในหัวข้อถัดไป

2.3 วงจรกรองล็อกโดเมน (Log domain filters)

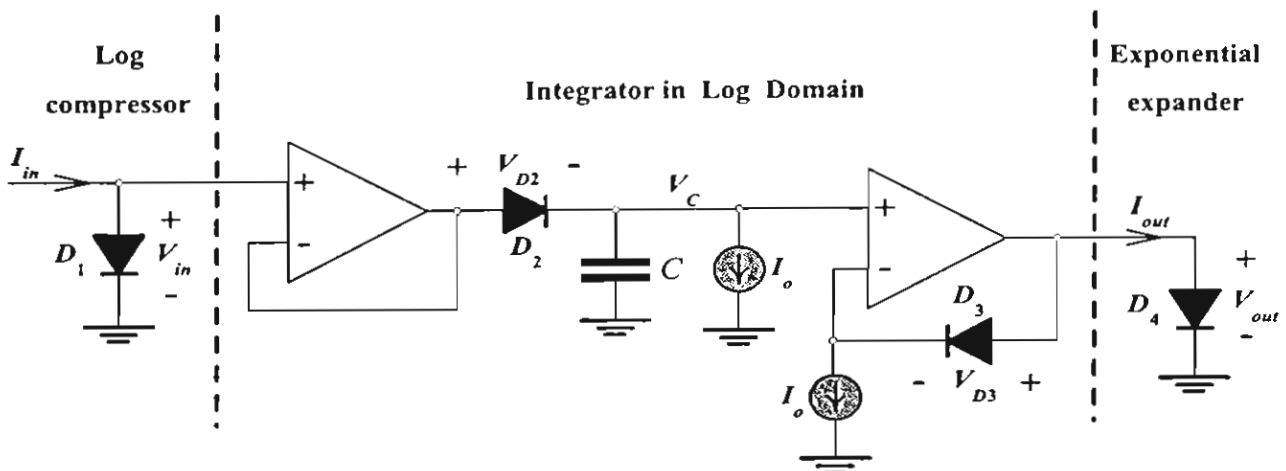
วงจรกรองล็อกโดเมนเป็นวงจรกรองกระแสที่อาศัยฟังก์ชันลอการิทึมธรรมชาติ ในการบีบสัญญาณและใช้ฟังก์ชันเอ็กโปเนนเชียลในการคลี่สัญญาณตามลำดับ วงจรกรองดังกล่าวมีชื่อเรียกอีกชื่อว่า วงจรกรองทรานส์ลิเนียร์ฟิสิกัลวัวร์ (dynamic translinear filter)[20]



รูปที่ 2.6 บล็อกไดอะแกรมของวงจรกรองล็อกโดเมน

จากรูปที่ 2.6 แสดงบล็อกของวงจรกรองลอกล็อกโดเมนจะเห็นว่ากระแสซึ่งถูกป้อนเข้าที่อินพุตของวงจรจะถูกแปลงให้เป็นแรงดันอินพุต(V_{in}) ด้วยฟังก์ชันลอการิทึมธรรมชาติแล้วจึงป้อนเป็นอินพุตให้กับวงจรกรองสัญญาณในลอกล็อกโดเมน (filter in Log - Domain: วงจรกรองสัญญาณที่มีแรงดันอินพุตและเอาต์พุตเป็นฟังก์ชันลอการิทึมธรรมชาติ) แรงดันเอาต์พุต(V_{out}) ที่ได้จากวงจรกรองสัญญาณในลอกล็อกโดเมนก็จะถูกป้อนเข้าสู่วงจรสุดท้าย ซึ่งทำหน้าที่ในการแปลงแรงดันที่ได้กลับไปเป็นกระแสด้วยฟังก์ชันเอ็กซ์โปเนนเชียล เนื่องจากฟังก์ชันเอ็กซ์โปเนนเชียลเป็นแอนติฟังก์ชัน (Antifunction) ของฟังก์ชันลอการิทึมธรรมชาติ จึงทำให้ความสัมพันธ์ระหว่างอินพุตและเอาต์พุตของวงจรเป็นเชิงเส้น

แนวคิดในการออกแบบวงจรกรองกระแสในลอกล็อกโดเมนได้ถูกเสนอขึ้นเป็นครั้งแรกโดย R.W. Adam [21] ซึ่งวงจรดังกล่าวประกอบด้วยอุปกรณ์ ได้แก่ ไดโอด(diode), แหล่งจ่ายกระแส(current source), วงจรขยาย (operational amplifier) และตัวเก็บประจุ ดังรูปที่ 2.7



รูปที่ 2.7 วงจรกรองกระแสในลอกล็อกโดเมนที่เสนอโดย R. W. Adam

หากวิเคราะห์สัญญาณขนาดใหญ่ของวงจรในรูปที่ 2.7 โดยสมมุติให้อุปกรณ์ทุกตัวในวงจรเป็นอุดมคติและอาศัยความสัมพันธ์ในสมการที่(2.5) จะได้ว่า

$$V_{in} = V_T \ln \left(\frac{I_{in}}{I_s} \right) \quad (2.6)$$

กระแสที่ไหลผ่านตัวเก็บประจุของวงจรรูปที่ 2.7 สามารถแสดงได้ดังสมการ

$$C \frac{dV_C}{dt} + I_o = I_s \cdot e^{\left(\frac{V_{in} - V_C}{V_T} \right)} \quad (2.7)$$

เมื่อ I_o คือกระแสไบอัส

$$I_{out} = I_s \cdot e^{\left(\frac{V_C + V_{D3}}{V_T}\right)} = I_s \cdot e^{\left(\frac{V_C + V_T \ln(I_o/I_s)}{V_T}\right)} \quad (2.8)$$

เมื่อ I_s คือ กระแสอิ่มตัวย้อนกลับ(saturation current) และ V_T คือ แรงดันอุณหภูมิ (thermal voltage) หากทำการหาอนุพันธ์สมการที่(2.8) และจัดรูปสมการใหม่จะได้ว่า

$$\frac{dV_C}{dt} = \frac{V_T}{I_o} e^{-(V_C/V_T)} \cdot \frac{dI_{out}}{dt} \quad (2.9)$$

หากแทนสมการที่(2.9) ลงในสมการที่(2.7)และจัดรูปสมการจะได้ความสัมพันธ์ดังสมการ

$$\frac{CV_T}{I_o} \frac{dI_{out}}{dt} + I_o e^{(V_C/V_T)} = I_s e^{(V_{in}/V_T)} \quad (2.10)$$

จากรูปที่ 2.7 และสมการที่(2.6) จะได้ความสัมพันธ์

$$e^{(V_C/V_T)} = \frac{I_{out}}{I_o} \quad \text{และ} \quad I_{in} = I_s e^{(V_{in}/V_T)} \quad (2.11)$$

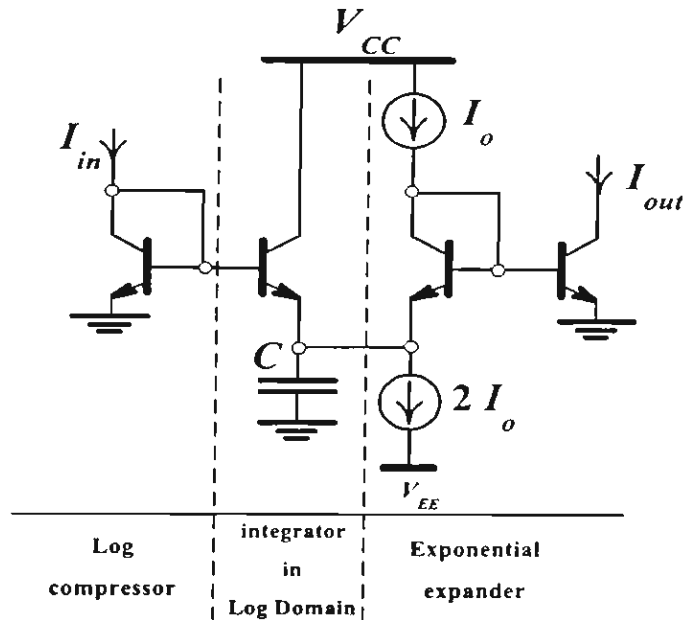
หากแทนสมการที่(2.11) ลงในสมการที่(2.10) จะได้ว่า

$$\frac{CV_T}{I_o} \frac{dI_{out}}{dt} + I_{out} = I_{in} \quad (2.12)$$

เมื่อทำการแปลงลาปลาซสมการที่ (2.12) จะสามารถหาทรานส์เฟอร์ฟังก์ชันของวงจรได้ดังสมการ

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \left(\frac{I_o}{C \cdot V_T} \right) \cdot \frac{1}{s + \frac{I_o}{C \cdot V_T}} \quad (2.13)$$

จากสมการที่(2.13) แสดงให้เห็นตัวอย่างของวงจรกรองกระแสเชิงเส้นที่สร้างจากอุปกรณ์ที่ไม่เป็นเชิงเส้น แต่เนื่องจากวงจรในรูปที่ 2.7 มีข้อจำกัดในขีดความสามารถในการทำงานที่ความถี่สูงของวงจรขยาย จึงได้มีการแปลงวงจรกรองลือกโดเมนในรูปที่ 2.7 โดยใช้ทรานซิสเตอร์แทนไดโอดและวงจรขยายสัญญาณ เพื่อให้วงจรสามารถทำงานได้ที่ความถี่สูงดังรูปที่ 2.8



รูปที่ 2.8 วงจรกรองล็อกโดเมนแบบใช้ทรานซิสเตอร์

ในเวลาต่อมา Seevinck[22] ได้เสนอแนวคิดที่คล้ายคลึงกับ Adams โดยเขาได้ออกแบบ วงจรอินทิเกรเตอร์โหมดกระแสที่ใช้เทคนิคการคอมแพนดโดยอาศัยหลักการทรานส์ลิเนีย โดย Seevinck ได้แสดงให้เห็นการออกแบบวงจรที่มีฟังก์ชันที่เป็นเชิงเส้นนั้นสามารถสร้างจากวงจรที่มี ลักษณะที่ไม่เป็นเชิงเส้นได้ ต่อมา D.R. Frey เป็นผู้ที่เสนอวิธีการสังเคราะห์วงจรกรองล็อกโดเมน ด้วยวิธีปริภูมิสถานะแบบเอ็กโปเนนเชียล (Exponential state space)[23 - 25] และได้สาธิตตัวอย่าง การสังเคราะห์วงจรกรองต่ำผ่านแบบ Chebychev ด้วยการต่อเรียง(cascade) วงจรกรอง สัญญาณโหมดกระแสแบบไบควอด(biquadratic) แต่วิธีการดังกล่าวมีความยุ่งยากทางคณิตศาสตร์อยู่ ไม่น้อย เนื่องจากเมื่อวิธีสังเคราะห์วงจรกรองที่มีอันดับสูงสมการปริภูมิสถานะที่จะต้องสังเคราะห์ เป็นวงจรร้อยมีจำนวนเท่ากับอันดับของวงจรกรอง อีกทั้งการสังเคราะห์วงจรให้ได้ทีละสมการซึ่งยุ่ง ยากเนื่องจากเป็นวงจรไม่เป็นเชิงเส้นแล้ว การนำวงจรย่อยทั้งหมดมาต่อเข้ารวมกันเป็นไปได้ยาก เนื่องจากต้องคำนึงถึงเสถียรภาพทางไฟตรงของวงจรร้อยต่าง ๆ

แต่ด้วยคุณสมบัติที่โดดเด่นในหลายประการของวงจรกรองล็อกโดเมน เป็นเหตุให้นักวิจัย หลายท่านได้พยายามพัฒนาวิธีการสังเคราะห์ด้วยเทคนิคอื่นๆ อีกหลายวิธี เช่น การสังเคราะห์โดย อาศัยเทคนิคของแผนภาพสัญญาณ(Signal flow graph) ที่เสนอโดย Perry และRobert[26 - 28], เทคนิคการสังเคราะห์ด้วยเซลล์เบอร์นูลลี(Bernoulli Cell)[29] สำหรับในโครงการวิจัยฉบับนี้ได้ศึกษา วิธีการสังเคราะห์วงจรกรองล็อกโดเมนจากโครงวงจรกรอง $G_m - C$ [30-31] ซึ่งเสนอโดย J.Mahattanakul และ C. Toumazou [30] เนื่องจากวิธีการสังเคราะห์ดังกล่าวช่วยลดการคำนวณ ทางคณิตศาสตร์ในการออกแบบที่ยุ่งยาก และสามารถทำการออกแบบวงจรจากโครงสร้างวงจร กรอง $G_m - C$ ซึ่งมีผู้วิจัยและพัฒนามาเป็นเวลานานจึงมีโครงสร้างให้เลือกใช้งานอย่างหลากหลาย โดยจะได้กล่าวถึงรายละเอียดของวิธีการสังเคราะห์ดังกล่าวในบทที่ 3 ต่อไป

บทที่ 3

การสังเคราะห์วงจรกรองล้อยอดโดเมนจากโครงสร้างวงจรกรอง Gm - C

บทนี้จะกล่าวถึงวิธีสังเคราะห์วงจรกรองล้อยอดโดเมนจากโครงสร้างของวงจรกรอง Gm - C ที่มีอันดับเท่ากับ N และมีหลายอินพุตและหลายเอาต์พุต(Multiple input and multiple output) โดยใช้วิธีปริภูมิสถานะในการอธิบายวงจรดังกล่าวและได้แสดงให้เห็นการสร้างวงจรกรองกระแสเชิงเส้นด้วยการใช้ทรานส์คอนดักเตอร์แบบพิเศษ เนื่องจากสามารถอธิบายพฤติกรรมของทั้งระบบด้วยสมการเพียงสองสมการเท่านั้น ดังจะได้ในรายละเอียดต่อไป

3.1 ทฤษฎีปริภูมิสถานะเชิงเส้น (linear state space)

เนื่องจากในปัจจุบันระบบควบคุม(Control system) มีความซับซ้อนเพิ่มมากขึ้น เพื่อให้สามารถออกแบบและอธิบายระบบที่ซับซ้อน จึงได้มีการพัฒนาทฤษฎีเพื่อใช้อธิบายพฤติกรรมที่จุดต่างภายในระบบที่ซับซ้อนขึ้นในราวประมาณปี 1960 ซึ่งมีชื่อว่า วิธีการปริภูมิสถานะ(State space)

ซึ่งวิธีการดังกล่าวช่วยให้สามารถอธิบายและทำนายพฤติกรรมของระบบโดยอาศัยสมการเพียงสองสมการเท่านั้น โดยสามารถเขียนความสัมพันธ์ของระบบได้ว่า

สมการสถานะ(State Equation)

$$\dot{\mathbf{x}} = \mathbf{Ax} + \mathbf{Bu} \quad (3.1)$$

สมการเอาต์พุต(Output Equation)

$$\mathbf{y} = \mathbf{Cx} + \mathbf{Du} \quad (3.2)$$

โดย $\mathbf{x} = [x_1, x_2, \dots, x_n]^T$ คือเวกเตอร์ของตัวแปรสถานะ(State variable)และเครื่องหมาย

- แสดงอนุพันธ์เทียบกับเวลา

$\mathbf{y} = [y_1, y_2, \dots, y_n]^T$ คือเวกเตอร์ของตัวแปรเอาต์พุต

$\mathbf{u}$ คือเวกเตอร์ของตัวแปรอินพุต

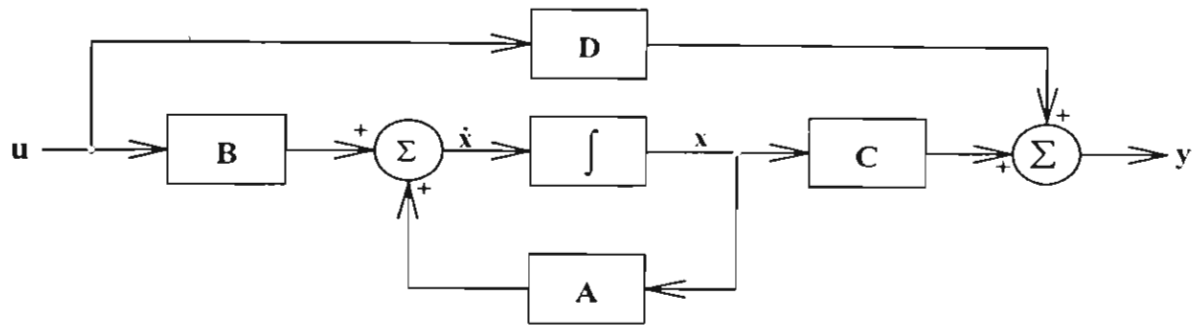
$\mathbf{A}$ คือเมตริกซ์ของระบบ (system matrix)

$\mathbf{B}$ คืออินพุตเมตริกซ์ (input matrix)

$\mathbf{C}$ คือเอาต์พุตเมตริกซ์ (output matrix)

$\mathbf{D}$ คือเมตริกซ์ของการป้อนไปข้างหน้า (feedforward matrix)

จากความสัมพันธ์ในสมการที่(3.1) และสมการที่(3.2) สามารถนำมาเขียนเป็นบล็อกไดอะแกรมได้ดังรูปที่ 3.1



รูปที่ 3.1 ระบบเชิงเส้นต่อเนื่องทางเวลาและไม่แปรตามเวลา

หากแปลงลาปลาซสมการที่(3.1) และสมการที่ (3.2) และจัดรูปสมการทั้งสองใหม่จะได้ว่า

$$X(s) = (sI - A)^{-1} \cdot BU(s) \quad (3.3)$$

$$Y(s) = CX(s) + DU(s) \quad (3.4)$$

เมื่อ I คือเมตริกซ์เอกลักษณ์ (identical matrix) และ $X(s)$ คือการแปลงลาปลาซ x หากแทนสมการที่(3.3) ลงในสมการที่(3.4) จะได้ทรานส์เฟอร์ฟังก์ชันของระบบเท่ากับ

$$H(s) = \frac{Y(s)}{U(s)} = C(sI + A)^{-1} B + D \quad (3.5)$$

ตัวอย่างของระบบแบบหนึ่งอินพุต-หนึ่งเอาต์พุต (Single-input single-output) u และ y จะสามารถแสดงที่ได้ด้วยตัวแปรสเกลาร์ตามลำดับ ดังนั้นเราสามารถเขียนสมการที่ (3.1) ได้ใหม่ว่า

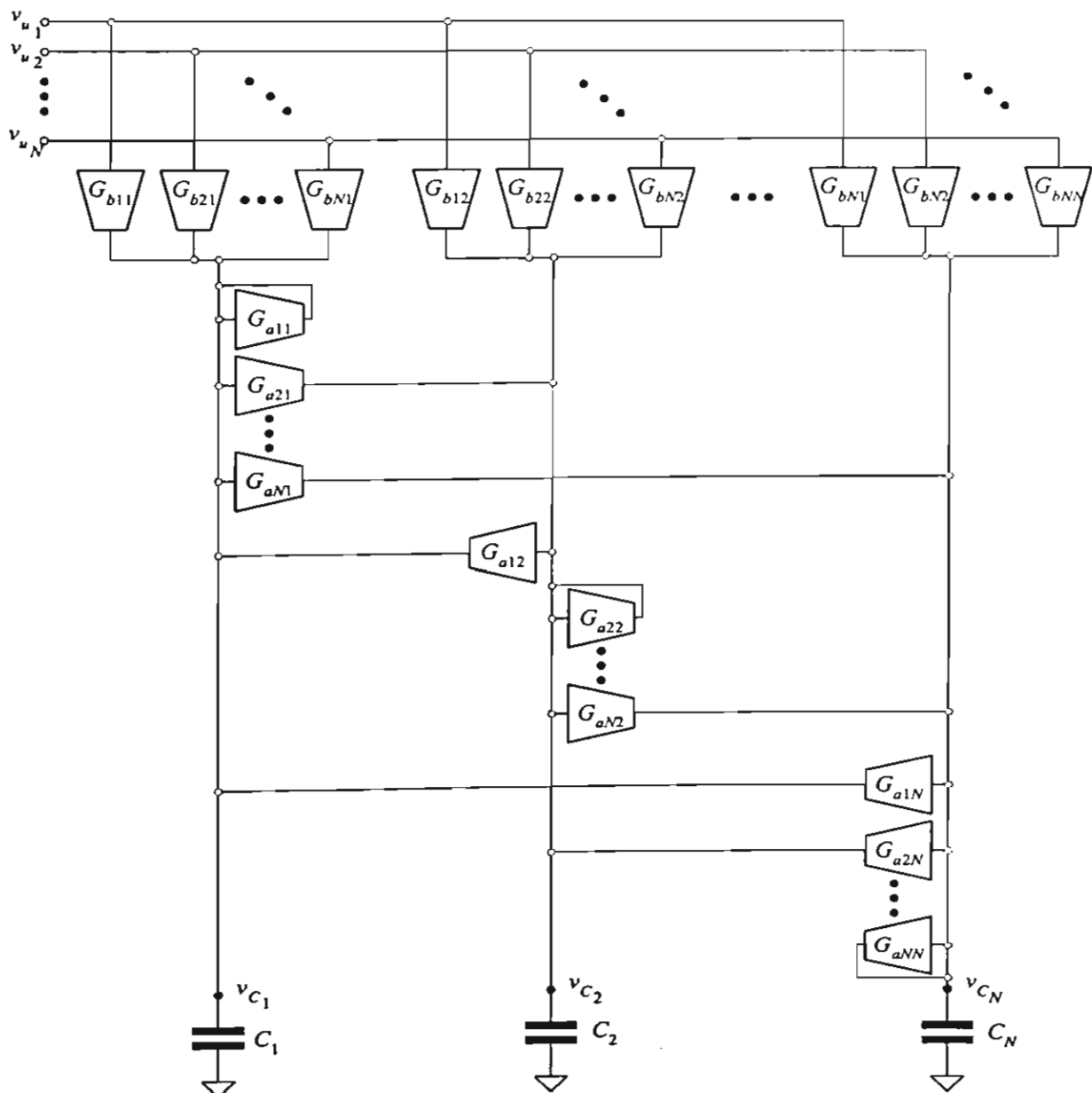
$$\dot{x}_i = \sum_{j=1}^N A_{ij} x_j + B_i u \quad i = 1, 2, \dots, N \quad (3.6a)$$

$$y = \sum_{j=1}^N C_{ij} x_j + D_i u \quad i = 1, 2, \dots, N \quad (3.6b)$$

จากที่ได้กล่าวข้างต้นทำให้สามารถนำวิธีการดังกล่าวมาประยุกต์ใช้ในการสังเคราะห์วงจรเชิงเส้นตัวแปรสถานะจะถูกกำหนดให้ความสัมพันธ์กับปริมาณทางไฟฟ้า (Electrical quantity) เช่นกระแสหรือแรงดัน ดังนั้นสมการที่(3.1)และสมการที่ (3.2) ซึ่งนิยมใช้ในการสังเคราะห์วงจรกรองที่ประกอบด้วยอุปกรณ์เชิงเส้นต่างๆ อย่างเช่น ตัวต้านทาน, ตัวเก็บประจุหรืออุปกรณ์ทรานส์คอน - ดักเตอร์เป็นต้น ดังจะกล่าวถึงการประยุกต์ใช้วิธีปริภูมิสถานะในการสังเคราะห์วงจรกรอง Gm - C ในหัวข้อถัดไป

3.2 ทฤษฎีการออกแบบวงจรกรอง Gm - C

จากในหัวข้อ 3.1 ได้กล่าวถึงวิธีปริภูมิสถานะ ซึ่งสามารถอธิบายระบบเชิงเส้นโดยอาศัยใช้สมการเพียงสองสมการ คือ สมการสถานะ(State Equation) และสมการเอาต์พุต(Output Equation) ในหัวข้อนี้จะกล่าวถึงการประยุกต์ใช้หลักการดังกล่าวในการสังเคราะห์วงจรกรอง Gm - C แบบหลายอินพุตและหลายเอาต์พุต (multiple input multiple output) และมี N อันดับ(order) ดังรูปที่ 4.1 โดยประยุกต์ใช้วิธีปริภูมิสถานะในการสังเคราะห์ โดยกำหนดให้ตัวแปรสถานะคือ แรงดันที่ตกคร่อมตัวเก็บประจุทุกตัว



รูปที่ 3.2 วงจรกรอง Gm - C แบบหลายอินพุตหลายเอาต์พุตและ N อันดับ

จากรูปที่ 3.2 เราสามารถเขียนสมการสถานะได้ว่า

$$\dot{\mathbf{v}}_C = \mathbf{\omega}_A \mathbf{v}_C + \mathbf{\omega}_B \mathbf{v}_u \quad (3.7)$$

หรือ

$$\begin{bmatrix} \dot{v}_{C_1}(t) \\ \dot{v}_{C_2}(t) \\ \vdots \\ \dot{v}_{C_N}(t) \end{bmatrix} = \begin{bmatrix} \omega_{A_{11}} & \omega_{A_{12}} & \cdots & \omega_{A_{1N}} \\ \omega_{A_{21}} & \omega_{A_{22}} & \cdots & \omega_{A_{2N}} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{A_{N1}} & \omega_{A_{N2}} & \cdots & \omega_{A_{NN}} \end{bmatrix} \begin{bmatrix} v_{C_1}(t) \\ v_{C_2}(t) \\ \vdots \\ v_{C_N}(t) \end{bmatrix} + \begin{bmatrix} \omega_{B_{11}} & \omega_{B_{12}} & \cdots & \omega_{B_{1N}} \\ \omega_{B_{21}} & \omega_{B_{22}} & \cdots & \omega_{B_{2N}} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{B_{N1}} & \omega_{B_{N2}} & \cdots & \omega_{B_{NN}} \end{bmatrix} \begin{bmatrix} v_{u_1}(t) \\ v_{u_2}(t) \\ \vdots \\ v_{u_N}(t) \end{bmatrix} \quad (3.8)$$

โดยเครื่องหมาย • บนตัวแปรแสดงอนุพันธ์เมื่อเทียบกับเวลา (time derivative) และ

$$\omega_{A_{jk}} = \frac{Gm_{C_j C_k}}{C_j}; \quad \omega_{B_{jk}} = \frac{Gm_{C_j u_k}}{C_j} \quad (3.9)$$

โดย $Gm_{C_j C_k}$ แสดงค่าทรานส์คอนดักแตนซ์ของอุปกรณ์ทรานส์คอนดักเตอร์ที่มีอินพุตและเอาต์พุตต่ออยู่กับโหนด C_k และ C_j ตามลำดับ และ $Gm_{C_j u_k}$ คือค่าทรานส์คอนดักแตนซ์ของทรานส์คอนดักเตอร์ที่มีอินพุตและเอาต์พุตต่ออยู่กับโหนด u_k และ C_j ตามลำดับ ถ้าทำการแปลงลาปลาซ(Laplace transform) สมการที่ (3.7) และทำการจัดรูปเมตริกซ์จะได้ว่า

$$\mathbf{V}_C(s) = \mathbf{H}(s) \cdot \mathbf{V}_u(s) \quad (3.10)$$

หรือ

$$\begin{bmatrix} V_{C_1}(s) \\ V_{C_2}(s) \\ \vdots \\ V_{C_N}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \cdot \begin{bmatrix} V_{u_1}(s) \\ V_{u_2}(s) \\ \vdots \\ V_{u_N}(s) \end{bmatrix} \quad (3.11)$$

โดย $H(s) = (s\mathbf{I} - \mathbf{\omega}_A)^{-1} \cdot \mathbf{\omega}_B$ ถ้ากำหนดให้ $x \xleftrightarrow{L} X(s)$ แสดงว่า $X(s)$ คือการแปลงลาปลาซ x จากสมการที่ (3.8) และสมการที่ (3.11) เราสามารถแสดงสำหรับ $j=1,2,\dots,N$ ได้ว่า

$$v_{C_j}(t) = \int \sum_{k=1}^N \left[\omega_{A_{jk}} v_{C_k}(t) + \omega_{B_{jk}} v_{u_k}(t) \right] dt$$

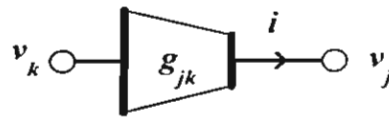
$$\Downarrow L$$

$$V_{C_j}(s) = \sum_{k=1}^N \left[H_{jk}(s) V_{u_k}(s) \right] \quad (3.12)$$

จากสมการที่ (3.12) แสดงการสังเคราะห์วงจรกรอง Gm - C ด้วยวิธีการปริภูมิสถานะ ในหัวข้อถัดไปจะแสดงการสร้างวงจรกรองที่เป็นเชิงเส้นสูง จากทรานส์คอนดักเตอร์แบบพิเศษที่มีคุณสมบัติไม่เป็นเชิงเส้น โดยใช้สมการปริภูมิสถานะในการอธิบายเช่นเดียวกัน โดยจะกล่าวต่อไป

3.3 ทฤษฎีการออกแบบวงจรกรองล็อกโดเมนจากโครงสร้างวงจรกรอง Gm - C

ในกรณีพิเศษเมื่อทรานส์คอนดักเตอร์ในวงจรรูปที่ 3.2 มีฟังก์ชันการแปลงแรงดันเป็นกระแสเป็นแบบไม่เป็นเชิงเส้น โดยกระแสเอาต์พุตของทรานส์คอนดักเตอร์ g_{jk} เป็นทั้งฟังก์ชันของแรงดันอินพุต v_k และแรงดันเอาต์พุต v_j ของตัวมันเอง สัญลักษณ์แสดงดังรูปที่ 3.3



รูปที่ 3.3 สัญลักษณ์ของทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น

จากรูปที่ 3.3 ทรานส์คอนดักเตอร์มีกระแสเอาต์พุตแสดงดังสมการ

$$i = G_{jk}(v_k, v_j) = I_{g_{jk}} \frac{f(v_k/V_a)}{f'(v_j/V_a)} \quad (3.13)$$

โดย $I_{g_{jk}}$ และ V_a คือกระแสและแรงดันคงที่ตามลำดับและเมื่อ $f'(x) = df(x)/dx$ คืออนุพันธ์ของฟังก์ชันต่อเนื่องแบบโมโนโทนิค (monotonic) หากแทนอุปกรณ์ทรานส์คอนดักเตอร์ในรูปที่ 3.2 ทั้งหมดด้วยทรานส์คอนดักเตอร์ในรูปที่ 3.3 จะได้กระแสรวมที่ไหลผ่านตัวเก็บประจุ C_j คือ

$$i_{C_j}(t) = C_j \dot{v}_{C_j}(t) = \sum_{k=1}^N \left[I_{g_{C_j C_k}} \cdot \frac{f(v_{C_k}/V_a)}{f'(v_{C_j}/V_a)} + I_{g_{C_j u_k}} \cdot \frac{f(v_{u_k}/V_a)}{f'(v_{C_j}/V_a)} \right] \quad (3.14)$$

เมื่อจัดรูปสมการที่ (3.14) ใหม่จะได้

$$\frac{f'(v_{C_j}/V_a) \cdot \dot{v}_{C_j}(t)}{V_a} = \sum_{k=1}^N \left[\frac{I_{g_{C_j C_k}}}{C_j V_a} \cdot f(v_{C_k}/V_a) + \frac{I_{g_{C_j u_k}}}{C_j V_a} \cdot f(v_{u_k}/V_a) \right] \quad (3.15)$$

หรืออาจเขียนใหม่ได้ว่า

$$\dot{p}_{C_j}(t) = \sum_{k=1}^N \left[\omega_{A_{jk}} p_{C_k}(t) + \omega_{B_{jk}} p_{u_k}(t) \right] \quad (3.16)$$

โดย

$$p_{C_k}(t) = f(v_{C_k}/V_a) \quad p_{u_k}(t) = f(v_{u_k}/V_a) \quad (3.17)$$

และ

$$\omega_{A_{jk}} = \frac{I_{C_j C_k}}{C_j V_a} \quad \omega_{B_{jk}} = \frac{I_{C_j u_k}}{C_j V_a} \quad (3.18)$$

หากอินทิเกรตสมการที่ (3.16) ทั้งสองข้างสามารถแสดงได้ว่า

$$p_{C_j}(t) = \int \sum_{k=1}^N \left[\omega_{A_{jk}} p_{C_k}(t) + \omega_{B_{jk}} p_{u_k}(t) \right] dt \quad (3.19)$$

ซึ่งเมื่อเปรียบเทียบกับสมการที่ (3.12) กับสมการที่ (3.19) จะเห็นได้ว่า

$$P_{C_j}(s) = \sum_{k=1}^N H_{jk}(s) P_{u_k}(s) \quad (3.20)$$

โดย

$$p_{C_k}(t) = f(v_{C_k}(t)/V_a) \xleftrightarrow{L} P_{C_k}(s) \quad (3.21)$$

และ

$$p_{u_k}(t) = f(v_{u_k}(t)/V_a) \xleftrightarrow{L} P_{u_k}(s) \quad (3.22)$$

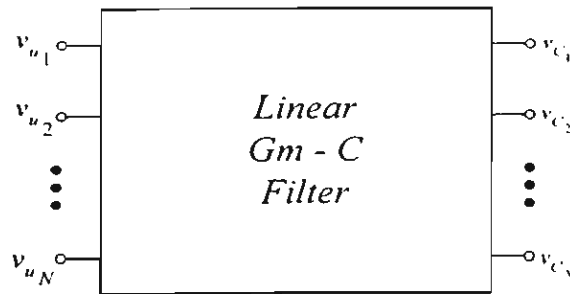
ดังนั้นสามารถสรุปได้ว่าตัววงจรกรอง $G_m - C$ ในรูปที่ 3.2 ซึ่งสร้างขึ้นจากอุปกรณ์ทรานส์คอนดักเตอร์มีความสัมพันธ์ระหว่างแรงดันอินพุต - เอาต์พุตเป็นเชิงเส้น สามารถแสดงได้ดังสมการที่(3.10) แต่หากสร้างขึ้นจากทรานส์คอนดักเตอร์ที่มีคุณลักษณะการแปลงแรงดันเป็นกระแสเป็นไปตามสมการที่ (3.13) จะสามารถอธิบายได้ด้วยสมการ

$$\mathbf{P}_C(s) = \mathbf{H}(s) \cdot \mathbf{P}_u(s) \quad (3.23)$$

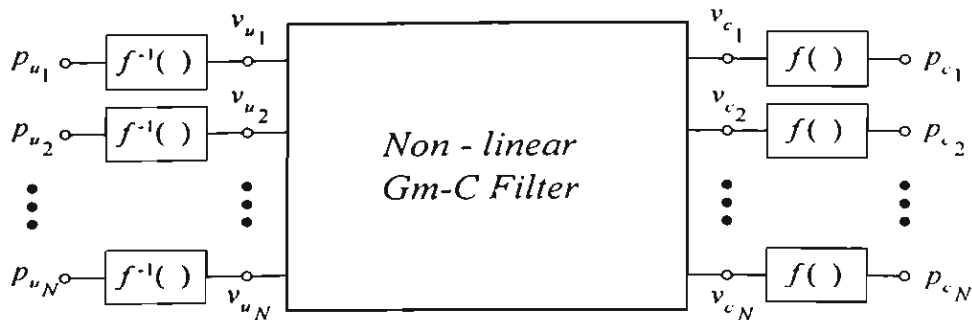
หรือ

$$\begin{bmatrix} P_{c_1}(s) \\ P_{c_2}(s) \\ \vdots \\ P_{c_N}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \cdot \begin{bmatrix} P_{u_1}(s) \\ P_{u_2}(s) \\ \vdots \\ P_{u_N}(s) \end{bmatrix} \quad (3.24)$$

นั่นหมายความว่าวงจรกรองที่สร้างจากอุปกรณ์ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น ซึ่งในที่นี้เรียกว่า g , เราสามารถอธิบายได้ด้วยสมการปริภูมิสถานะแบบเชิงเส้นได้ โดยกำหนดให้ตัวแปรสถานะของระบบคือฟังก์ชัน $f(\cdot)$ ของแรงดันที่ตกคร่อมตัวเก็บประจุในวงจรแทนที่จะเป็น แรงดันที่ตกคร่อมตัวเก็บประจุ การแปลงวงจรกรองสามารถสรุปดังรูปที่ 3.4 โดยรูปที่ 3.4(ก) แสดงระบบที่สร้างจากวงจรกรอง $Gm - C$ ปกติที่อธิบายได้ด้วยสมการที่ 3.10 และเมื่อแทนทรานส์คอนดักเตอร์ทั้งหมดในรูปที่ด้วยทรานส์คอนดักเตอร์แบบพิเศษ g_A และแทนบล็อกพิเศษ $f^{-1}(\cdot)$ และ $f(\cdot)$ ที่อินพุตและเอาต์พุตตามลำดับ ก็จะได้วงจรกรองเชิงเส้นเช่นเดียวกันเพียงแต่สร้างจากอุปกรณ์ทรานส์คอนดักเตอร์แบบพิเศษที่มีการแปลงแรงดันเป็นกระแสอย่างไม่เป็นเชิงเส้นดังรูปที่ 3.4(ข)



(ก)

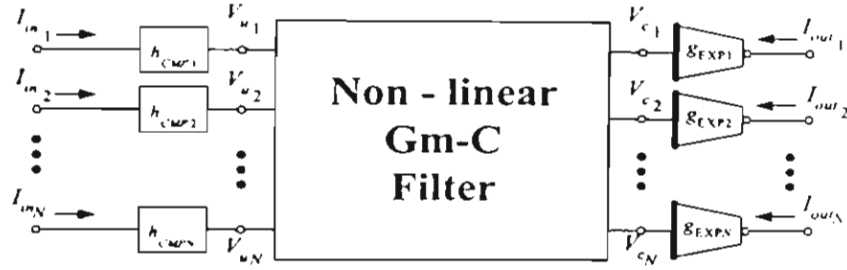


(ข)

รูปที่ 3.4 ระบบที่อธิบายได้ด้วย (ก) สมการที่ (3.10) และ (ข) สมการที่ (3.23)

โดย $F(v) = f(v/V_u)$

จากรูปที่ 3.4 (ข) นั้นเมื่อนำมาสร้างเป็นวงจรกรองกระแส (current filter) จะสามารถแสดงได้ดังรูปที่ 3.5



รูปที่ 3.5 วงจรกรองกระแสเชิงเส้น

จากรูปที่ 3.5 เมื่อกำหนดให้บล็อก h_{CMP} และทรานส์คอนดักเตอร์ g_{EXP} มีฟังก์ชันความสัมพันธ์ระหว่างแรงดันเป็นกระแสดังสมการ

$$\pm H(i) = \pm V_a f^{-1}(i/I_b) \quad (3.25a)$$

$$\pm G(v) = \pm I_g f(v/V_a) \quad (3.25a)$$

เมื่อ i และ v คือกระแสและแรงดันอินพุตของบล็อก h_{CMP} และทรานส์คอนดักเตอร์ g_{EXP} โดยเครื่องหมาย $\pm$ แสดงว่าเป็นแบบบวกหรือลบ ส่วน I_b , I_g คือกระแสคงที่ จากวงจรรูปที่ 3.5 จะสามารถหาความสัมพันธ์ได้ว่า

$$\mathbf{I}_{out}(s) = \mathbf{T}(s) \cdot \mathbf{I}_{in}(s) \quad (3.26)$$

หรือ

$$\begin{bmatrix} I_{out_1}(s) \\ I_{out_2}(s) \\ \vdots \\ I_{out_N}(s) \end{bmatrix} = \begin{bmatrix} T_{11}(s) & T_{12}(s) & \cdots & T_{1N}(s) \\ T_{21}(s) & T_{22}(s) & \cdots & T_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ T_{N1}(s) & T_{N2}(s) & \cdots & T_{NN}(s) \end{bmatrix} \cdot \begin{bmatrix} I_{in_1}(s) \\ I_{in_2}(s) \\ \vdots \\ I_{in_N}(s) \end{bmatrix} \quad (3.27)$$

เมื่อ

$$\mathbf{T}_{jk}(s) = \left[\frac{\mathbf{I}_{EXP_j}}{\mathbf{I}_{CMP_k}} \right] \cdot \mathbf{H}_{jk}(s) \quad (3.28)$$

จากที่หลักการที่กล่าวในข้างต้นซึ่งได้พิสูจน์ให้เห็นว่า เราสามารถออกแบบวงจรกรองกระแสที่เป็นเชิงเส้นได้จากทรานส์คอนดักเตอร์ที่มีการแปลงแรงดันเป็นกระแสอย่างไม่เป็นเชิงเส้น โดยได้พิจารณาจากโครงสร้างวงจรกรอง Gm - C ที่มีหลายอินพุตและเอาต์พุต แต่จากในรูปที่ 3.2 ในการออกแบบหากทรานส์คอนดักเตอร์ตัวในวงจรไม่ถูกใช้งานก็จะถูก

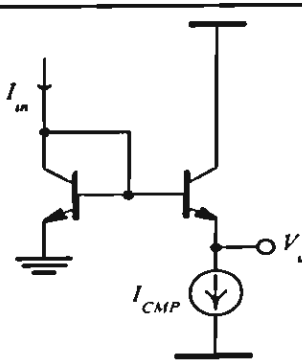
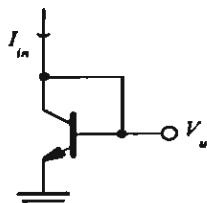
กำหนดให้มีค่าทรานส์ดักแตนท์เท่ากับศูนย์ ดังนั้นในการสังเคราะห์วงจรจึงสามารถนำเอาโครงสร้างของวงจรกรอง $Gm - C$ ที่มีผู้เสนอไว้แล้วมาเป็นวงจรต้นแบบได้ทันที โดยสามารถสรุปขั้นตอนการแปลงวงจรกรองต้นแบบ $Gm - C$ ไปเป็นวงจรกรองล็อกโดเมนดังนี้

- เลือกวงจรกรอง $Gm-C$ แบบมาตรฐานที่มีฟังก์ชันการถ่ายโอนอย่างที่ต้องการ
- ทำการเปลี่ยนอุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวให้เป็นทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น(g_A)
- ทำการเลือกอุปกรณ์ h_{CMP} และ g_{EXP} ที่เหมาะสมและสอดคล้องกับฟังก์ชัน $f(\cdot)$ ของอุปกรณ์ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น g_A และใส่ที่อินพุตและเอาต์พุตของวงจรตามลำดับ ซึ่งขั้นตอนการออกแบบวงจร h_{CMP} , วงจรทรานส์คอนดักเตอร์ g_{EXP} และวงจรทรานส์คอนดักเตอร์ g_A สามารถทำได้เป็นดังแสดงในหัวข้อที่ 3.4

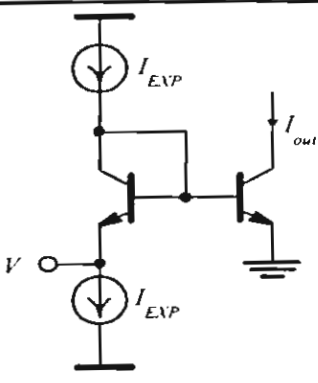
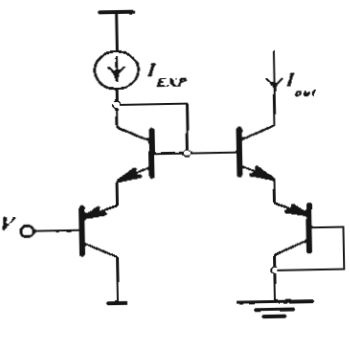
3.4 การออกแบบวงจร h_{CMP} , วงจรทรานส์คอนดักเตอร์ g_{EXP} และวงจรทรานส์คอนดักเตอร์ g_A

ตารางที่ 3.1 และ ตารางที่ 3.2 แสดงตัวอย่างของวงจร h_{CMP} และวงจรทรานส์คอนดักเตอร์ g_{EXP} ที่มีฟังก์ชัน $f^{-1}(\cdot)$ และ $f(\cdot)$ เป็นฟังก์ชันลอการิทึมธรรมชาติฐานธรรมชาติและฟังก์ชันเอ็กซ์โปเนนเชียลทั้งกรณีที่ I และ II และส่วนตารางที่ 3.2 แสดงฟังก์ชัน $g_A(V_1, V_2)$ ที่สอดคล้องกับฟังก์ชัน $f(\cdot)$ ในตารางที่ 3.1 และตารางที่ 3.2

ตารางที่ 3.1 วงจร h_{CMP}

	วงจร	$V_u = H(i)$	$f^{-1}(x)$	I_b
I		$V_T \ln\left(\frac{I_{in}}{I_{CMP}}\right)$	$\ln(x)$	I_{CMP}
II		$V_T \ln\left(\frac{I_{in}}{I_s}\right)$	$\ln(x)$	I_s

ตารางที่ 3.2 วงจรทรานส์คอนดักเตอร์ g_{EXP}

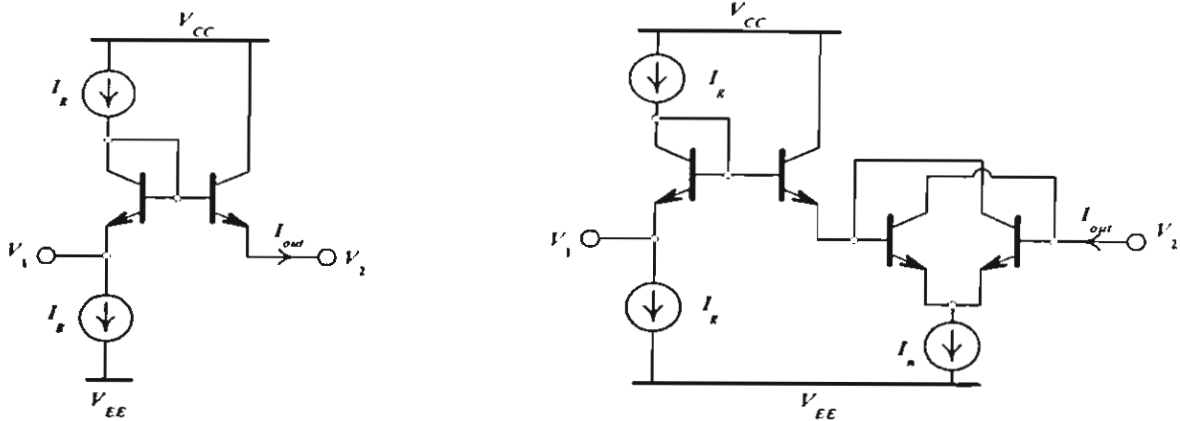
	วงจร	$I_{out} = G(v)$	$f(x)$	V_a
I		$I_{EXP} \exp\left(\frac{V}{V_T}\right)$	$\exp(x)$	V_T
II		$I_{EXP} \exp\left(\frac{V}{2V_T}\right)$	$\exp(x)$	$2V_T$

ตารางที่ 3.3 ฟังก์ชัน $g_A(V_1, V_2)$

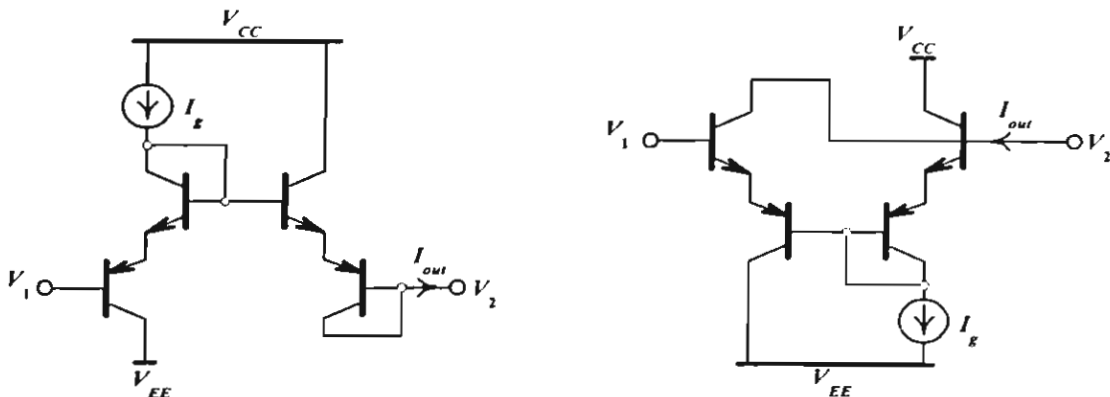
	$f(x)$	$f'(x)$	$G_A(V_1, V_2)$	ω_o
I	$\exp(x)$	$\exp(x)$	$I_g \cdot \exp\left(\frac{V_1 - V_2}{V_T}\right)$	$\frac{I_g}{CV_T}$
II	$\exp(x)$	$\exp(x)$	$I_g \cdot \exp\left(\frac{V_1 - V_2}{2V_T}\right)$	$\frac{I_g}{2CV_T}$

ต่อไปเราจะพิจารณาวงจรที่ใช้ในการสังเคราะห์อุปกรณ์ทรานส์คอนดักเตอร์ g_m ที่สอดคล้องกับฟังก์ชัน $g_m(V_1, V_2)$ ในแต่ละกรณีดังรูปที่ 3.6 แสดงวงจรทรานส์คอนดักเตอร์ g_m ในกรณีที่ I และกรณีที่ II

• กรณีที่ I



• กรณีที่ II



รูปที่ 3.6 วงจรทรานส์คอนดักเตอร์ g_m ในกรณีที่ I และกรณีที่ II

จากที่ได้กล่าวมาจะเห็นว่าวิธีการที่ได้นำเสนอในบทที่ 3 นี้ถูกเสนอไว้ในบทความ [30] ซึ่งช่วยให้สามารถสังเคราะห์วงจรกรองล็อกโดเมนและยังช่วยลดความยุ่งยากทางคณิตศาสตร์ได้เช่นเดียวกันกับวิธีการสังเคราะห์โดยอาศัยแผนภาพสัญญาณ[26-28] แต่วิธีการที่เสนอมจะสามารถกำหนดค่าอัตราขยายไฟตรง(DC gain) ของวงจร ซึ่งเป็นอัตราส่วนของกระแสไบแอสของวงจรสี่สัญญาณและวงจรบีบสัญญาณ ซึ่งไม่สามารถกำหนดได้ในวิธีการสังเคราะห์ด้วยแผนภาพสัญญาณ ในหัวข้อถัดไปจะกล่าวถึงข้อควรระวังในการสังเคราะห์วงจรกรองล็อกโดเมนอันดับสูงด้วยการต่อเรียงวงจรกรองไบควอดและการสังเคราะห์จากวงจรต้นแบบพาสซีฟ

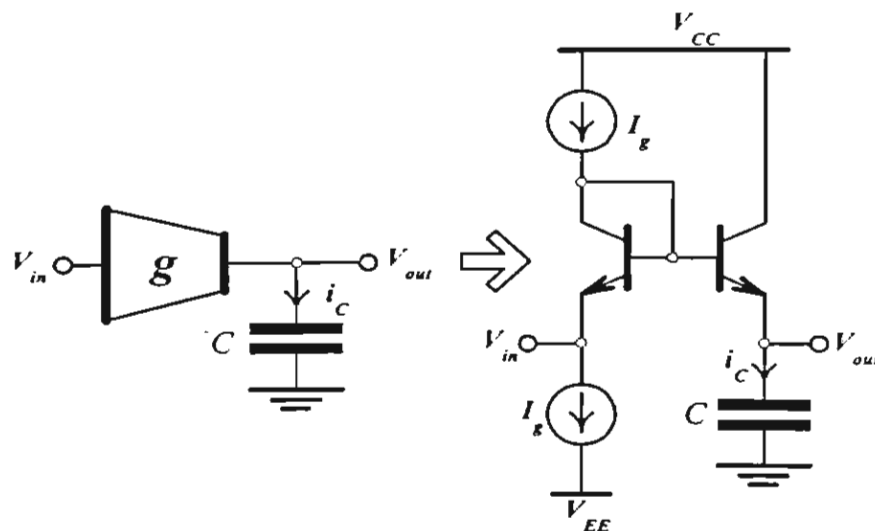
บทที่ 4

การสังเคราะห์วงจรกรองอันดับสูง

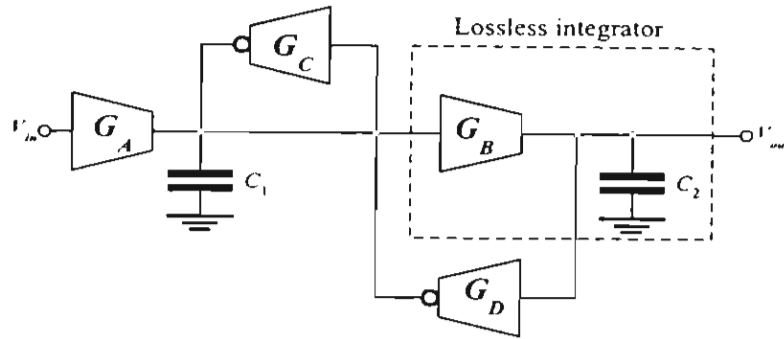
ในบทนี้จะกล่าวถึงปัญหาและวิธีการแก้ไขปัญหาลักษณะทางไฟตรงของวงจรกรอง ล็อกโดเมน อีกทั้งได้สาธิตการสังเคราะห์วงจรกรองล็อกโดเมนอันดับสูงจากวงจรกรอง $G_m - C$ ด้วยการต่อเรียงวงจรกรองไบควอดและการสังเคราะห์จากวงจรกรองพาสซีฟ

4.1 ปัญหาเสถียรภาพไฟตรง

วิธีการสังเคราะห์วงจรล็อกโดเมนจากโครงสร้างวงจรกรอง $G_m - C$ ที่กล่าวในบทที่ 3 ซึ่งได้แสดงโครงสร้างในกรณีทั่วไปของวงจรกรอง $G_m - C$ แต่อย่างไรก็ตามวิธีดังกล่าวก็มีข้อควรระวังในกรณีที่โหนดอินทิเกรตใดๆ ในวงจรถูกต่อใช้งานเป็นวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสีย (lossless integrator) โดยตัวอย่างของวงจรล็อกโดเมนอินทิเกรเตอร์แบบไม่มีการสูญเสียที่สร้างจากวงจรล็อกโดเมนพื้นฐานในกรณีที่ 1 ดังรูปที่ 4.1 วงจรดังกล่าวจะขาดเสถียรภาพทางไฟตรง เนื่องจากวงจรล็อกโดเมนพื้นฐานเป็นคลาส A เพราะฉะนั้นทรานซิสเตอร์ทุกตัวจึงต้องการกระแสไบอัส แต่จากวงจรในรูปที่ 4.1 จะเห็นอย่างชัดเจนว่ากระแส i_c จะสามารถไหลได้เพียงทางเดียวทำให้ตัวเก็บประจุไม่สามารถคายประจุทำให้วงจรไม่สามารถทำงานได้ วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสียนี้นักพบเห็นปรากฏอยู่ในโครงสร้างของวงจรกรองอันดับสูงอย่างเช่น วงจรกรองไบควอด ตัวอย่างของวงจรกรองไบควอดที่สร้างจากทรานส์คอนดักเตอร์และตัวเก็บประจุดังรูปที่ 4.2



รูปที่ 4.1 วงจรล็อกโดเมนอินทิเกรเตอร์แบบไม่มีการสูญเสีย



รูปที่ 4.2 วงจรกรองความถี่ต่ำผ่านไบควอด

จากโครงสร้างวงจรกรองไบควอดดังรูปที่ 4.2 เราสามารถหาทรานส์เฟอร์ฟังก์ชันได้ว่า

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{K_0 \omega_o^2}{s^2 + s \cdot \frac{\omega_o}{Q} + \omega_o^2} \quad (4.1)$$

โดย $K_0 = \frac{G_A}{G_D}$; $\omega_o = \sqrt{\frac{G_B G_D}{C_1 C_2}}$; $Q = \frac{C_2}{G_C} \cdot \sqrt{\frac{G_B G_D}{C_1 C_2}}$ เมื่อ K_0 , ω_o และ Q คืออัตรา

ขยายไฟตรง(DC gain), ความถี่ตัด(cutoff frequency) และค่าตัวประกอบคุณภาพ(Quality factor) ตามลำดับ จากรูปที่ 4.2 จะพบว่าในโครงสร้างของวงจรกรองมีวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสียเป็นส่วนประกอบ ซึ่งทำให้โครงสร้างดังกล่าวไม่สามารถนำวงจรดังกล่าวมาเป็นวงจรต้นแบบเพื่อสังเคราะห์เป็นวงจรกรองล็อกโดเมนได้ เนื่องจากปัญหาที่ได้กล่าวในข้างต้น โดยวิธีแก้ไขปัญหาลักษณะทางไฟตรงของวงจรล็อกโดเมนอินทิเกรเตอร์ชนิดไม่มีการสูญเสียนั้นสามารถแก้ไขได้สองวิธีด้วยกันคือ

- การไบแอสแบบพลวัต (dynamic biasing) [32]
- ปรับปรุงโครงสร้างวงจรกรองไบควอดเพื่อให้เหมาะสมกับวงจรกรองล็อกโดเมน[33]

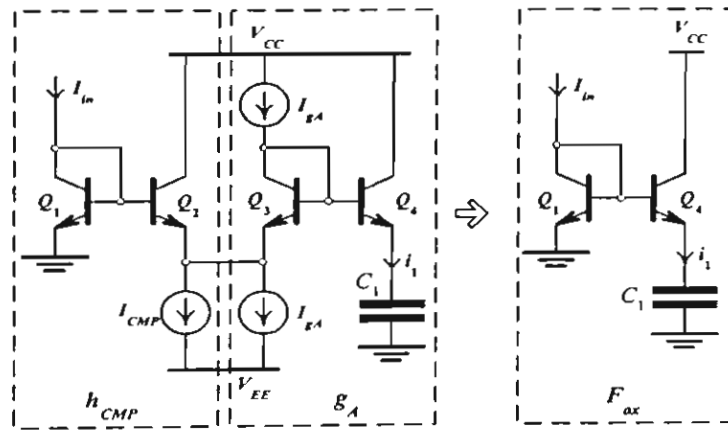
การไบแอสแบบพลวัตเป็นการต่อวงจรแหล่งจ่ายกระแสแบบพลวัตที่โหนดที่ตัวเก็บประจุหรือโหนดการอินทิเกรตของวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสียเพื่อช่วยคายประจุ ซึ่งแหล่งจ่ายกระแสแบบพลวัตจะเหมาะสมกับวงจรอินทิเกรเตอร์โครงสร้างใดโครงสร้างหนึ่งๆ เท่านั้น แต่เมื่อเปลี่ยนโครงสร้างของวงจรอินทิเกรเตอร์ก็จะต้องทำการสังเคราะห์วงจรแหล่งจ่ายดังกล่าวใหม่ ทำให้วิธีการดังกล่าวไม่เหมาะสมที่จะนำมาประยุกต์ใช้กับการสังเคราะห์วงจรอย่างเป็นระบบดังที่กล่าวไว้ในบทที่ 3 ดังนั้นในโครงการวิจัยจึงเลือกวิธีการปรับปรุงโครงสร้างของวงจรกรองไบควอด เพื่อให้

3

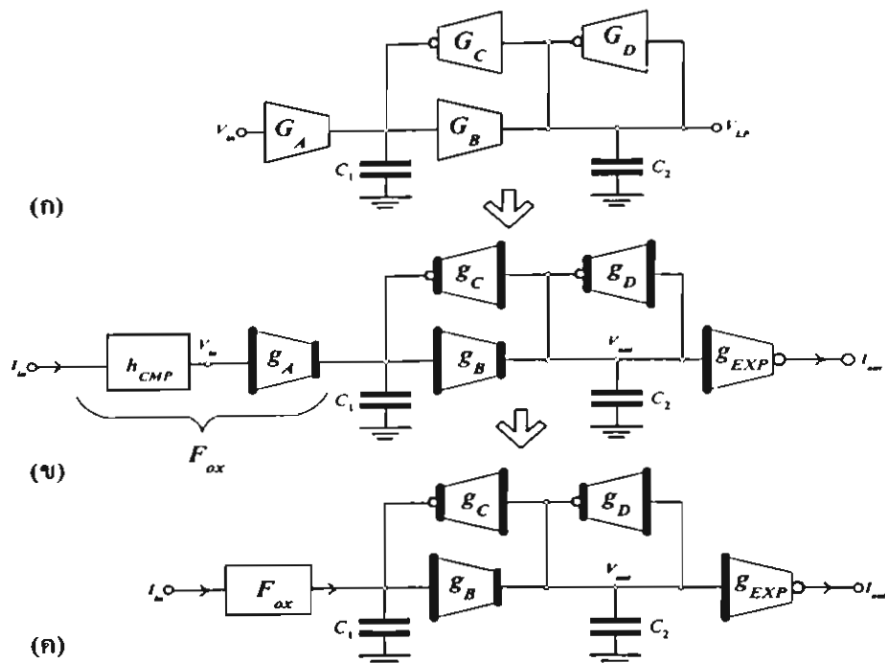
กระแส i_1 ของวงจรในรูปที่ 4.4 ในกรณีเลือกใช้ทรานส์คอนดักเตอร์แบบ I จะมีค่าเท่ากับ

$$i_1 = G_A(H(i_{in})) = \frac{I_{in} \cdot I_{gA}}{I_{CMP} \cdot \exp(v_{C1}/V_T)} \quad (4.3)$$

เราสามารถสังเคราะห์ที่สร้างกระแส i_1 ตามสมการที่ (4.3) ได้ด้วยวงจรทางด้านซ้ายมือในรูปที่ 4.5 แต่เมื่อกำหนดให้กระแส I_{gA} เท่ากับ I_{CMP} ทำให้แรงดันที่ขาเบสของทรานซิสเตอร์ Q_2 และ Q_3 มีค่าเท่ากันจึงสามารถยุบวงจรลงได้ โดยการต่อขาเบสของ Q_1 เข้ากับขาเบสของ Q_2 ได้โดยตรงดังแสดงในวงจรด้านขวามือของรูปที่ 4.5 โดยเรียกชื่อย่อบล็อกใหม่ว่า F_{ox} สรุปขั้นตอนการแปลงจนได้ระบบสุดท้ายที่เหมาะสมที่จะนำไปสังเคราะห์วงจรล็อกโดเมนดังรูปที่ 4.6

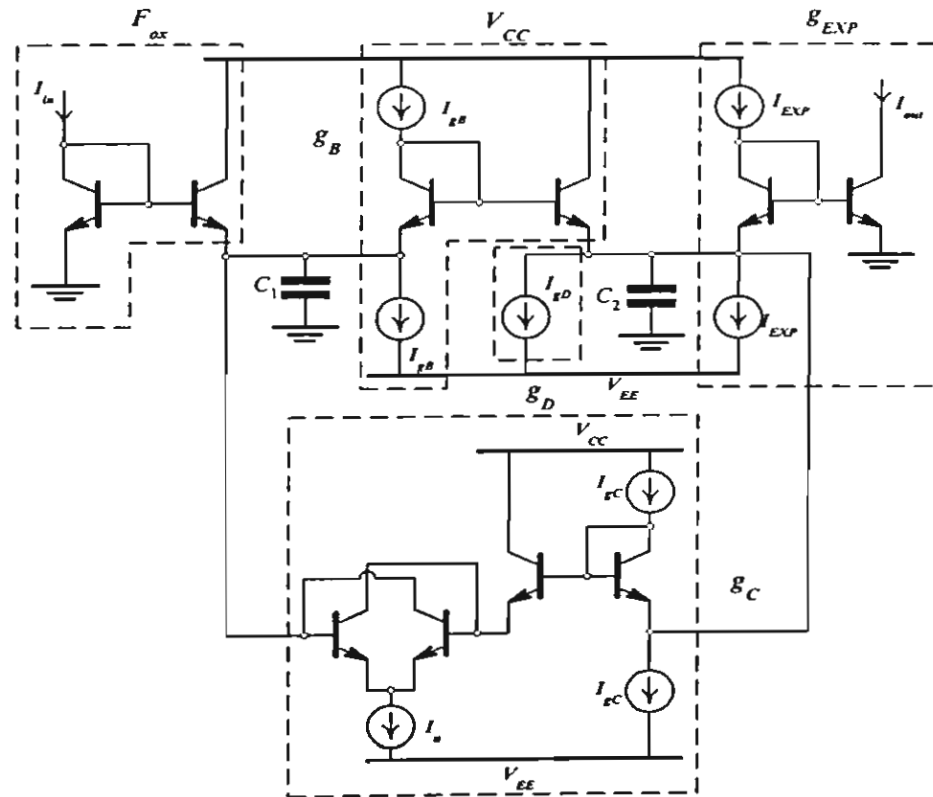


รูปที่ 4.5 การยุบวงจร h_{CMP} และ g_A



รูปที่ 4.6 สรุปการแปลงวงจรกรอง Gm – C ไปเป็นวงจรกรองล็อกโดเมนแบบไบควอด

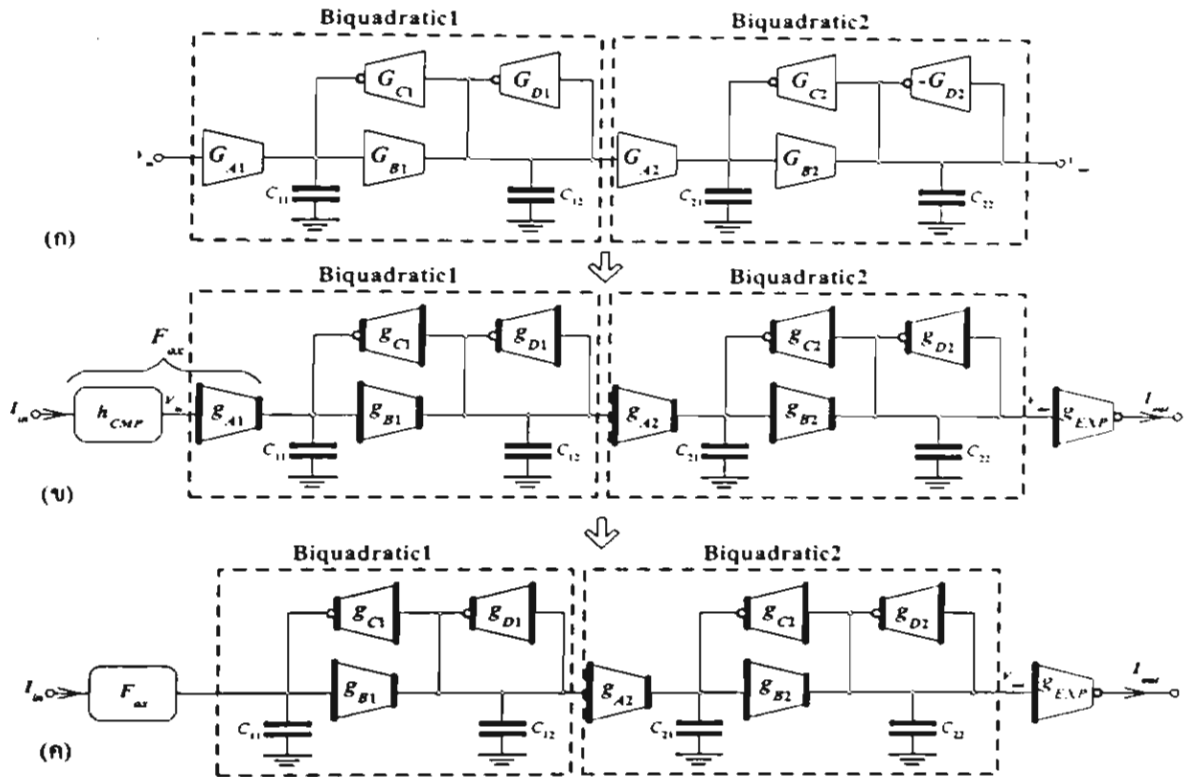
กรณีพิเศษเมื่ออุปกรณ์ทรานคอนดักเตอร์ g_D ในรูปที่ 4.6 ถูกต่ออินพุตและเอาต์พุตเข้าด้วยกัน ทำให้แรงดันอินพุตและเอาต์พุตมีค่าเท่ากัน และจากสมการความสัมพันธ์การแปลงแรงดันเป็นกระแสในตารางที่ 3.3 ทำให้เราสามารถแทนอุปกรณ์ทรานส์คอนดักเตอร์ดังกล่าวได้ด้วยแหล่งจ่ายกระแสคงที่ซึ่งช่วยลดจำนวนของทรานซิสเตอร์ที่ใช้งาน เมื่อแทนบล็อกอุปกรณ์ทรานส์คอนดักเตอร์แบบพิเศษ g_A และ g_{EXP} ด้วยวงจรระดับทรานซิสเตอร์ในกรณีที่ 1 (ตารางที่ 3.3 และตารางที่ 3.2) และอุปกรณ์ F_{ox} (รูปที่ 4.5) ลงในรูปที่ 4.6(ค) ก็จะได้วงจรกรองลือกโดเมนไบควอดดังรูปที่ 4.7



รูปที่ 4.7 วงจรกรองลือกโดเมนไบควอดแบบความถี่ต่ำผ่าน

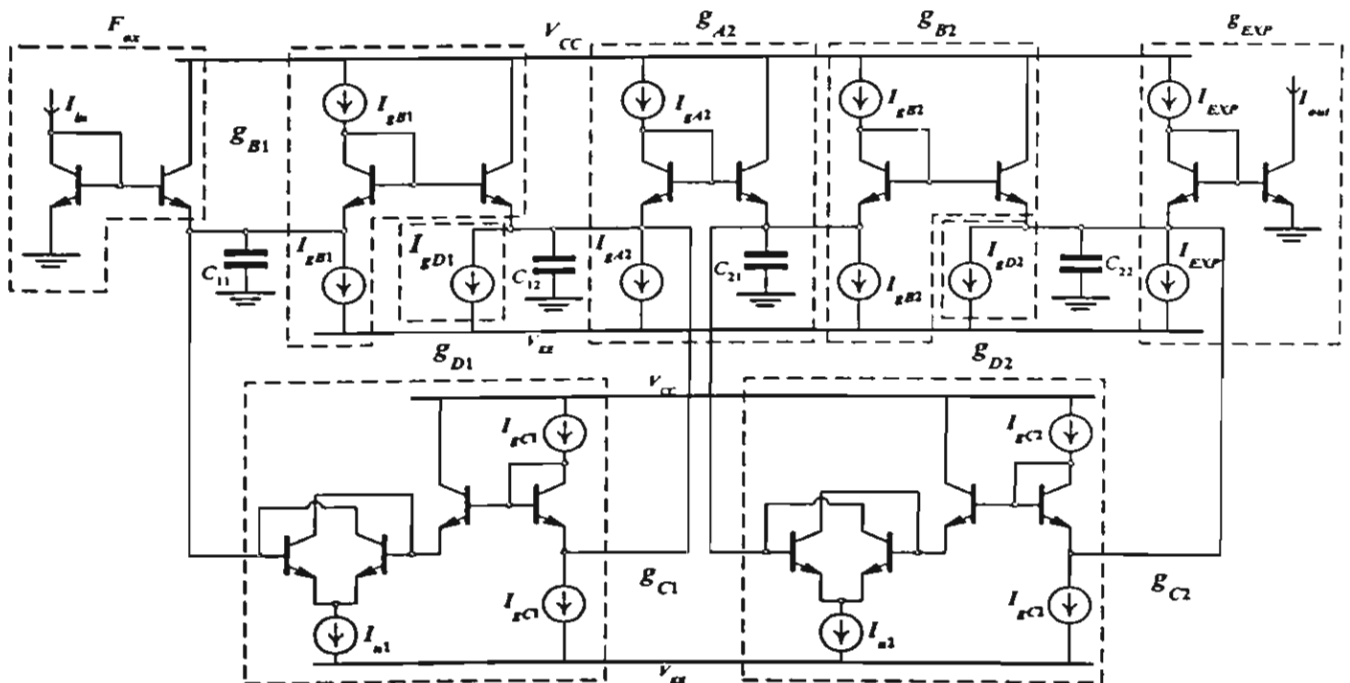
4.2 การสังเคราะห์วงจรกรองลือกโดเมนอันดับสูงด้วยการต่อเรียงไบควอด

วิธีการสังเคราะห์วงจรกรองความถี่ต่ำผ่านที่มีอันดับสูงทั้งอันดับคู่หรืออันดับคี่ที่เป็นที่นิยมวิธีหนึ่งก็คือ การนำวงจรกรองอันดับที่หนึ่งและวงจรกรองอันดับสองมาต่อเรียงกัน(Cascade) ตัวอย่างเช่น การสังเคราะห์วงจรกรองความถี่ต่ำผ่านอันดับสี่ซึ่งสร้างได้จากการนำวงจรกรองไบควอดมาต่อกันแบบคาสเคดดังแสดงในรูปที่ 4.8

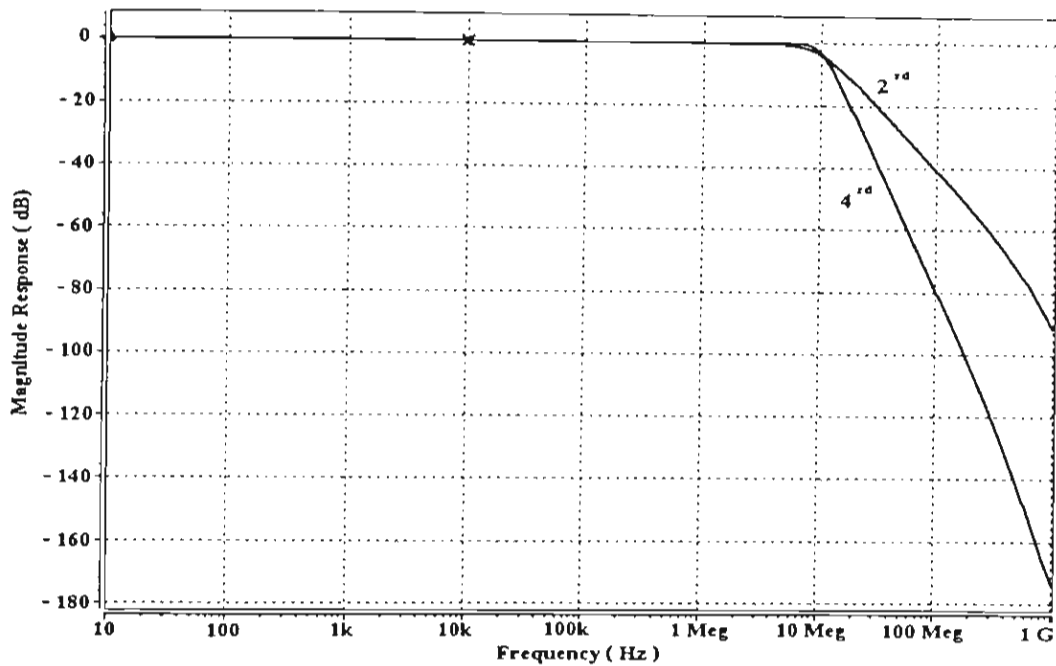


รูปที่ 4.8 สรุปรูปการแปลงวงจรกรอง Gm – C ไปเป็นวงจรกรองลิกโดเมนแบบการต่อเรียงไมควอด

เมื่อแทนบล็อกอุปกรณ์ทรานส์คอนดักเตอร์แบบพิเศษ g_A และ g_{EXP} ด้วยวงจรระดับทรานซิสเตอร์ในกรณีที่ 1 (ตารางที่ 3.3 และ ตารางที่ 3.2) และอุปกรณ์ F_{ax} (รูปที่ 4.5) ลงในรูปที่ 4.8 (ค) ก็จะได้วงจรกรองลิกโดเมนไมควอดดังรูปที่ 4.9



รูปที่ 4.9 วงจรกรองความถี่ต่ำผ่านอันดับสี่



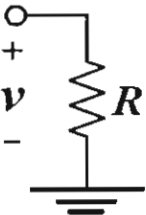
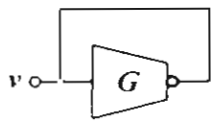
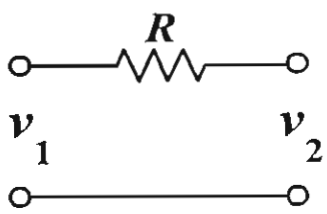
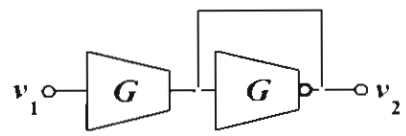
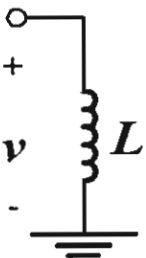
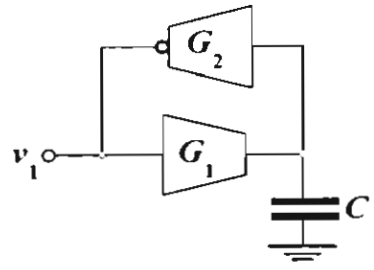
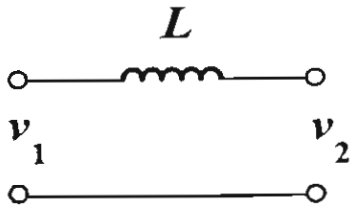
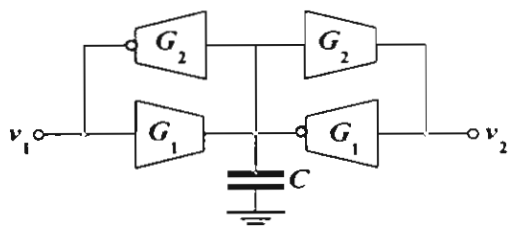
รูปที่ 4.10 ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำผ่านในรูปที่ 4.7และรูปที่ 4.9 ซึ่งมีผลตอบสนองแบบ Butterworth

4.3 การสังเคราะห์วงจรกรองลือกโดเมนอันดับสูงจากวงจรกรองพาสซีฟต้นแบบ

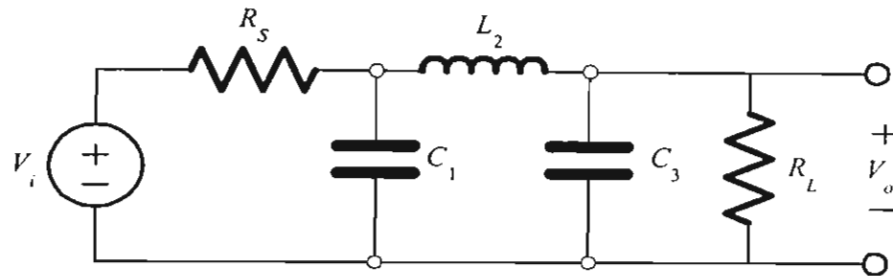
วิธีการสังเคราะห์วงจรกรองที่มีอันดับสูงที่นิยมอีกวิธีหนึ่งคือ การสังเคราะห์โดยอาศัยวงจรกรองพาสซีฟต้นแบบ ซึ่งมักเลือกใช้วงจรที่มีความต้านทานสิ้นสุดคู่ (double – resistance - terminated) อันเป็นวงจรมีความไวต่ำมาก[34] จากนั้นจึงทำการแปลงวงจรต้นแบบให้เป็นวงจรกรองแอกทีฟต่อไปโดยวิธีการแปลงนั้นสามารถกระทำได้หลายวิธี แต่สำหรับในโครงการวิจัยฉบับนี้ได้เลือกใช้การแปลงด้วยวิธีจำลองการดำเนินการ (operational simulation) เนื่องจากผลการแปลงจะได้วงจรกรอง Gm – C ซึ่งสามารถนำวิธีการที่ได้กล่าวในบทที่ 3 มาแปลงวงจร Gm – C ไปเป็นวงจรกรองลือกโดเมนต่อไป

สำหรับวิธีจำลองการดำเนินการ (operational simulation) เป็นการเลียนแบบอุปกรณ์พาสซีฟด้วยอุปกรณ์แอกทีฟ โดยอุปกรณ์จำลองการดำเนินงานสร้างจากทรานส์คอนดักเตอร์หรือทรานส์คอนดักเตอร์และตัวเก็บประจุ ซึ่งสามารถสรุปดังตารางที่ 4.1

ตารางที่ 4.1 อุปกรณ์จำลองการดำเนินงาน

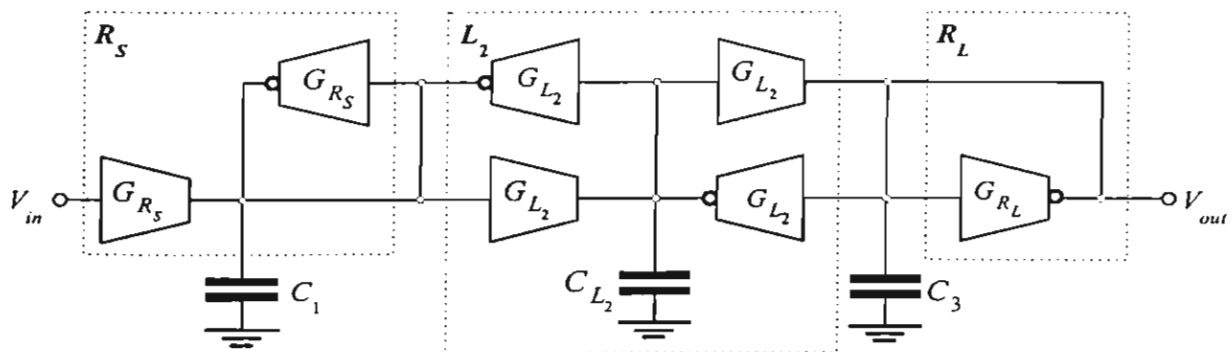
อุปกรณ์พาสซีฟ	ค่าอุปกรณ์จำลองการดำเนินการ	วงจรจำลองการดำเนินการ
	$R = \frac{1}{G}$	
	$R = \frac{1}{G}$	
	$L = \frac{C}{G_1 G_2}$	
	$L = \frac{C}{G_1 G_2}$	

ตัวอย่าง การสังเคราะห์วงจรกรองลือกโดเมนจากวงจรกรองพาสซีฟแบบตัวเหนี่ยวนำตัวเก็บประจุ
ชั้นบันได โดยได้เลือกวงจรกรองพาสซีฟต้นแบบดังรูปที่ 4.10



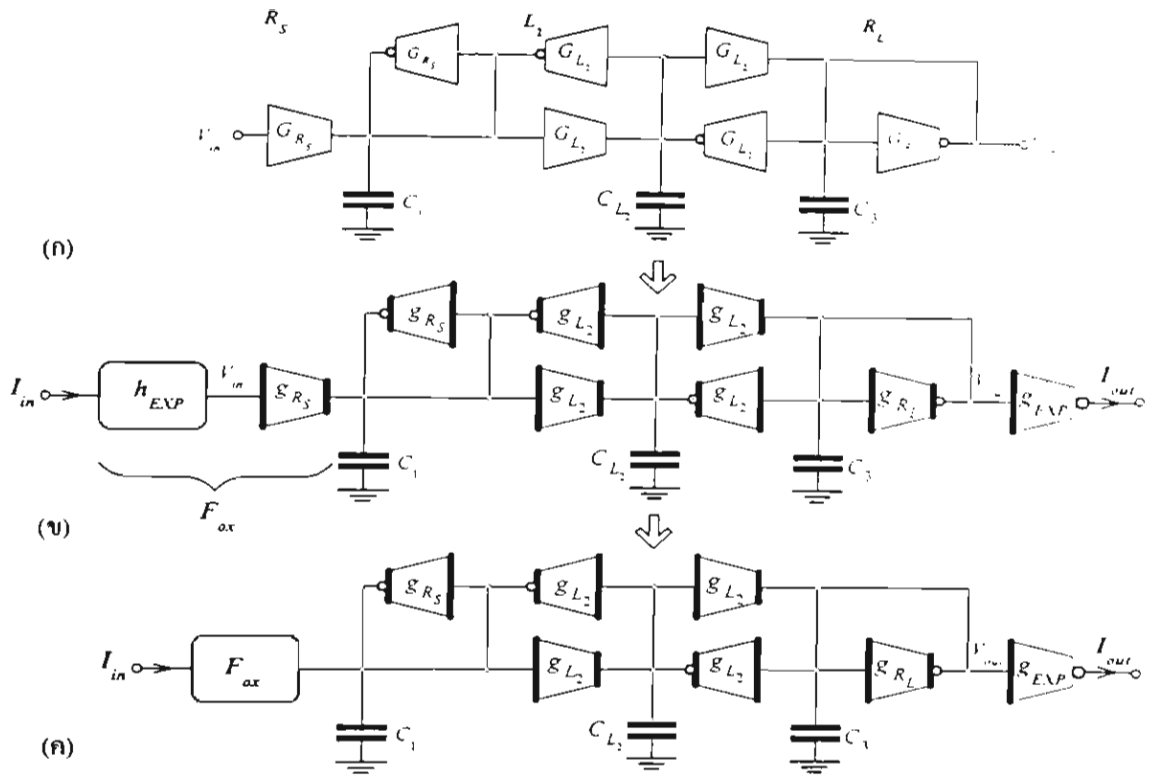
รูปที่ 4.11 วงจรกรองพาสซีฟแบบตัวเหนี่ยวนำตัวเก็บประจุชั้นบันได

เมื่อทำการแทนอุปกรณ์พาสซีฟในรูปที่ 4.11 ด้วยอุปกรณ์จำลองการดำเนินงานในตารางที่ 4.1 โดยกำหนดให้ $G_1 = G_2 = G$ ก็จะสามารถแปลงเป็นวงจรกรองแอคทีฟดังแสดงในรูปที่ 4.12



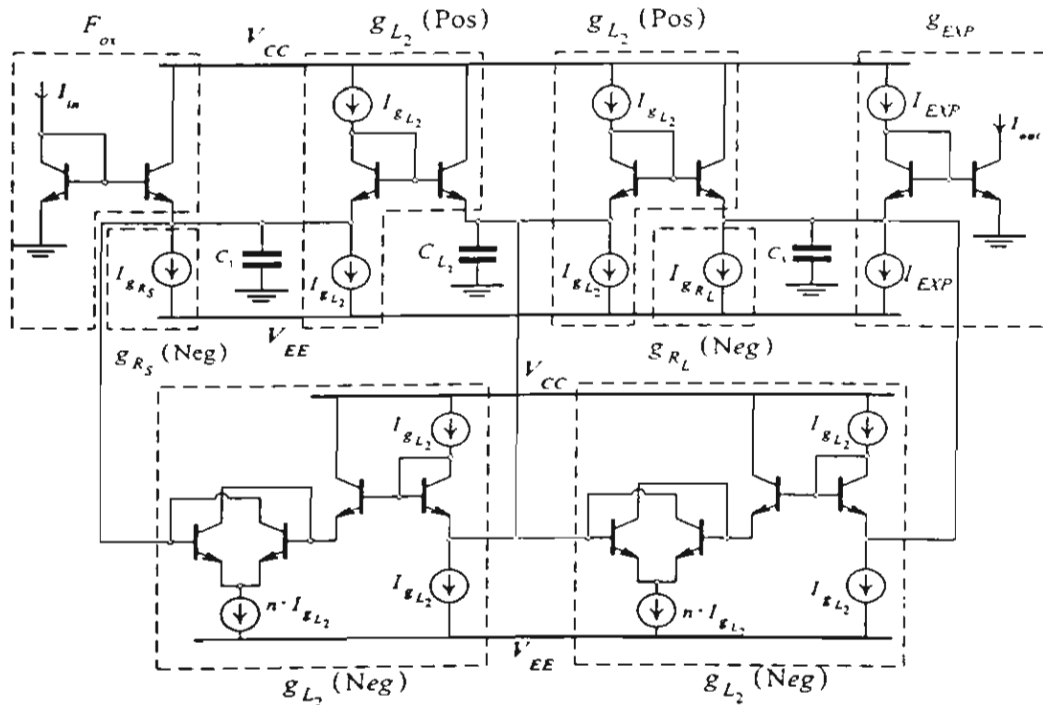
รูปที่ 4.12 วงจรกรอง Gm – C หลังทำการจำลองการดำเนินงาน

จากโครงสร้างวงจรในรูปที่ 4.12 จะพบว่าวงจรดังกล่าวไม่มีโหนดใดภายในวงจรถูกต่อเป็น
วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสียเลย ทำให้โครงสร้างดังกล่าวไม่ประสบปัญหาด้านเสถียร
ภาพไฟตรง จากนั้นจึงทำการการแปลงวงจรรูปที่ 4.12 ให้เป็นวงจรกรองลือกโดเมนด้วยการแทน
อุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวด้วยทรานส์คอนดักเตอร์แบบพิเศษก็ได้
วงจรลือกโดเมนดังรูปที่ 4.13 (ข) ถ้ากำหนดให้กระแส $I_{g_{RS}}$ เท่ากับ I_{CMP} ก็จะสามารถลดวงจรลงได้
เช่นเดียวกับวงจรในรูปที่ 4.5 ผลการแปลงวงจรสุดท้ายก็จะดังรูปที่ 4.13 (ค)

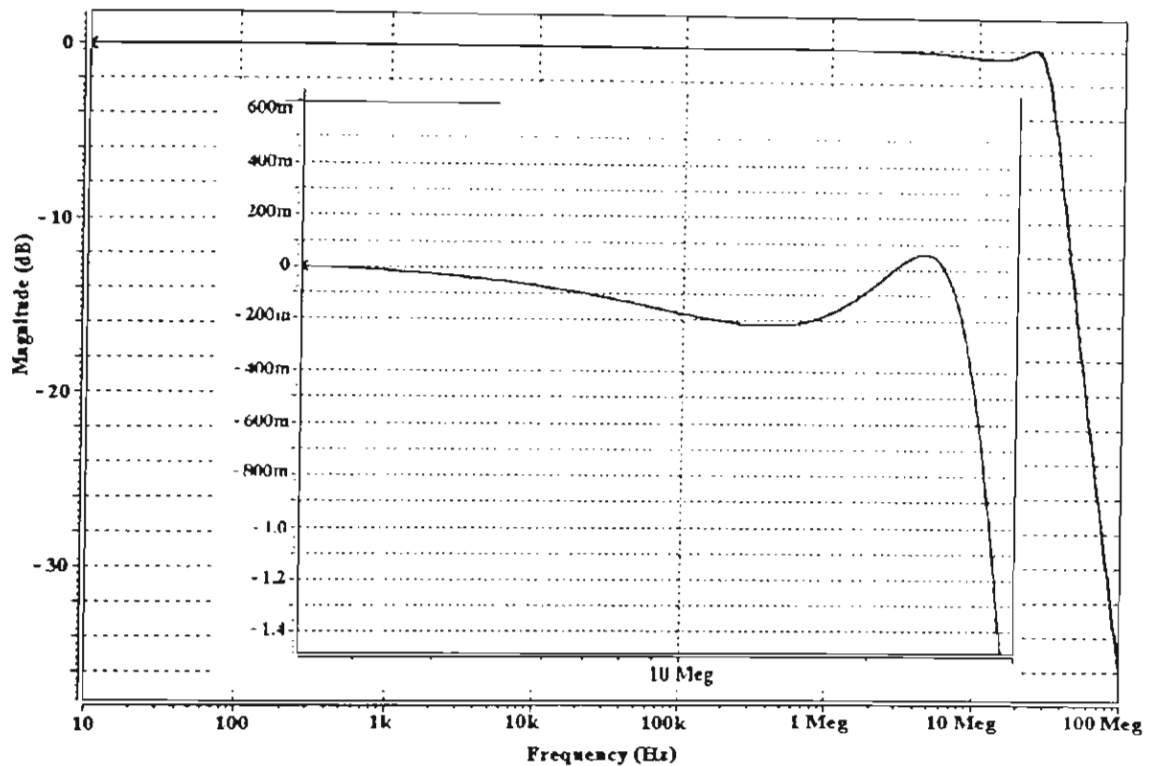


รูปที่ 4.13 การแปลงวงจรกรอง Gm-C ให้กลายเป็นวงจรกรองล็อกโดเมน

เมื่อแทนบล็อกอุปกรณ์ทรานส์คอนดักเตอร์แบบพิเศษ g_i และ g_{EXP} ด้วยวงจรระดับทรานซิสเตอร์ในกรณีที่ 1 (ตารางที่ 3.3 และ ตารางที่ 3.2) และอุปกรณ์ F_{ox} (รูปที่ 4.5) ลงในรูปที่ 4.13 (ค) ก็จะได้วงจรกรองล็อกโดเมนที่สังเคราะห์จากวงจรฟาสซีฟดันแบบดังรูปที่ 4.14



รูปที่ 4.14 วงจรกรองล็อกโดเมนที่สังเคราะห์จากวงจรรูปที่ 4.13(ค)



รูปที่ 4.15 ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำผ่านในรูปที่ 4.14
ซึ่งมีผลตอบสนองแบบ Chebychew

จากตัวอย่างการสังเคราะห์วงจรกรองลอกลอโดเมนที่มีอันดับสูงจากโครงสร้างของวงจรกรอง $G_m - C$ ทั้งแบบต่อเรียงของวงจรกรองไบควอดและวงจรกรองพาสซีฟต้นแบบ ซึ่งพบว่าวิธีการดังกล่าวช่วยขจัดความยุ่งยากทางคณิตศาสตร์เป็นอย่างดีและทำให้สามารถทำการสังเคราะห์วงจรกรองอย่างเป็นระบบ ถึงแม้ว่าบางโครงสร้างของวงจรกรองที่ต้องการสังเคราะห์ที่มีส่วนประกอบของวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสียก็สามารถหลีกเลี่ยงด้วยการปรับปรุงโครงสร้างของวงจร แต่ในกรณีที่วงจรต้นแบบเป็นวงจรกรองแบบพาสซีฟพบว่าในทุกๆ โหนดในวงจรหลังทำการแปลงด้วยวิธีการจำลองการดำเนินงานไม่มีโหนดอินทิเกรตโหนดใด ถูกต่อใช้งานเป็นวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสียเลย จึงทำให้วงจรกรองลอกลอโดเมนที่สังเคราะห์ได้นั้นไม่ประสบปัญหาเสถียรภาพทางไฟตรงเช่นกัน

ในบทถัดไปจะกล่าวถึงโครงสร้างของวงจรกรองลอกลอโดเมนที่กำลังได้รับความสนใจอย่างมากในปัจจุบัน นั่นคือวงจรกรองลอกลอโดเมนแบบผลต่างสองด้าน ซึ่งจะกล่าวถึงรายละเอียดต่างๆ ในการวิเคราะห์ในบทถัดไป

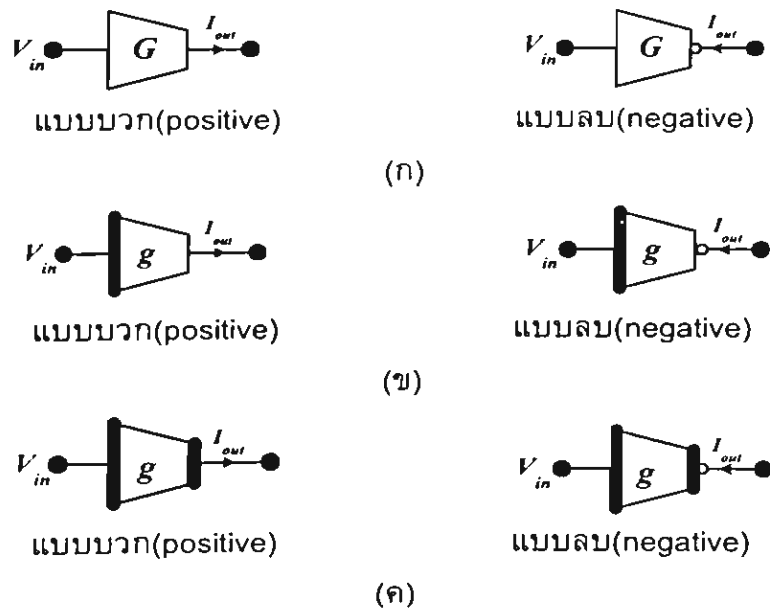
บทที่ 5

วิเคราะห์ผลตอบสนองสัญญาณผลรวมของวงจรรอกไดโอด แบบผลต่างสองด้าน

วงจรรอกไดโอดในโหมดผลต่างเป็นวงจรที่กำลังได้รับความสนใจอย่างมากในปัจจุบัน เนื่องจากสามารถผลิตสัญญาณเอาต์พุตที่มีความเพี้ยนรวม (Total harmonic distortion) ต่ำ, มีความต้านทานต่อสัญญาณรบกวนมากขึ้นและเพิ่มความสามารถในการสัญญาณอินพุตที่มีขนาดใหญ่ขึ้นอีกด้วยในหลายบทความได้วิเคราะห์และแสดงให้เห็นว่าผลตอบสนองผลต่างของวงจรเป็นเชิงเส้น แต่ยังไม่มีความได้ที่ทำการวิเคราะห์และแสดงถึงสัญญาณผลต่างของวงจร ในโครงการวิจัยฉบับนี้จึงได้ทำการวิเคราะห์สัญญาณผลรวมของวงจรรอกไดโอดแบบผลต่างสองด้านในหลายวงจรที่ได้ถูกเสนอในหลายบทความก่อนหน้านี้[22,39] ดังรายละเอียดจะกล่าวต่อไป

5.1 ประเภทและสัญลักษณ์ของทรานส์คอนดักเตอร์

เนื่องจากโครงสร้างทั่วไปของวงจรรอกไดโอดอินทิเกรเตอร์ผลต่างสองด้านนั้น ประกอบด้วยอุปกรณ์ทรานส์คอนดักเตอร์ไม่เป็นเชิงเส้นหลายประเภทด้วยกัน ดังนั้นเพื่อไม่ให้เกิดความสับสน จึงได้กำหนดสัญลักษณ์ของอุปกรณ์ทรานส์คอนดักเตอร์ในแต่ละประเภทดังรูปที่ 5.1



รูปที่ 5.1 สัญลักษณ์ของทรานส์คอนดักเตอร์ชนิดต่างๆ

(ก) ทรานส์คอนดักเตอร์เชิงเส้น

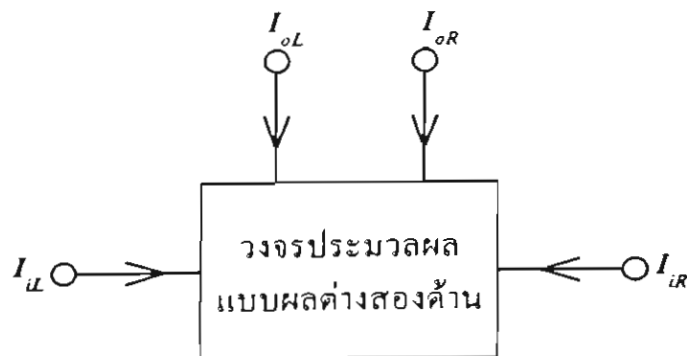
(ข) ทรานส์คอนดักเตอร์ไม่เชิงเส้นที่มีกระแสเอาต์พุตขึ้นกับแรงดันอินพุต

(ค) ทรานส์คอนดักเตอร์ไม่เชิงเส้นที่มีกระแสเอาต์พุตขึ้นกับแรงดันอินพุตและเอาต์พุต

รูปที่ 5.1	I_{out}
(ก)	$G \cdot V_{in}$
(ข)	$I_g \cdot f(V_{in})$
(ค)	$I_g \frac{f(V_{in}/V_a)}{f'(V_{out}/V_a)}$

จากรูปที่ 5.1 แสดงสัญลักษณ์คอนดักเตอร์แบบพิเศษทั้งแบบบวกและลบ (มี 0 ที่เอาต์พุตของสัญลักษณ์) เมื่อ I_g คือกระแสคงที่, V_a คือแรงดันคงที่, $f()$ คือฟังก์ชันต่อเนื่องทางเวลาแบบโมโนโทนิก(monotonic function), $f'()$ คืออนุพันธ์ของฟังก์ชัน $f()$ ในกรณีของวงจรล็อกโดเมนซึ่ง $f()$ ก็คือเอ็กโปเนนเชียล(exponential) นั่นเอง

5.2 สัญญาณในวงจรอินทิเกรเตอร์กระแสผลต่างสองด้าน



รูปที่ 5.2 บล็อกวงจรประมวลผลกระแสแบบผลต่างสองด้าน

จากรูปที่ 5.2 แสดงบล็อกของวงจรประมวลผลกระแสแบบผลต่างสองด้าน โดยความสัมพันธ์ของสัญญาณผลต่างและสัญญาณผลรวมอินพุตเป็นดังสมการ

$$I_{id} = I_{iL} - I_{iR} \quad (5.1)$$

$$I_{ic} = \frac{I_{iL} + I_{iR}}{2} \quad (5.2)$$

เมื่อ I_{id} , I_{ic} คือสัญญาณกระแสผลต่างอินพุต, สัญญาณผลรวมอินพุตตามลำดับ และ I_{iL} , I_{iR} คือสัญญาณกระแสอินพุตในแต่ละข้างของวงจรซึ่งมีค่าเท่ากับ

$$I_{iL} = I_{ic} + \frac{I_{id}}{2} \quad (5.3)$$

$$I_{iR} = I_{ic} - \frac{I_{id}}{2} \quad (5.4)$$

ในกรณีของสัญญาณผลต่างและสัญญาณผลรวมเอาต์พุตของวงจรสามารถเขียนได้ดังสมการ

$$I_{od} = I_{oL} - I_{oR} \quad (5.5)$$

$$I_{oc} = \frac{I_{oL} + I_{oR}}{2} \quad (5.6)$$

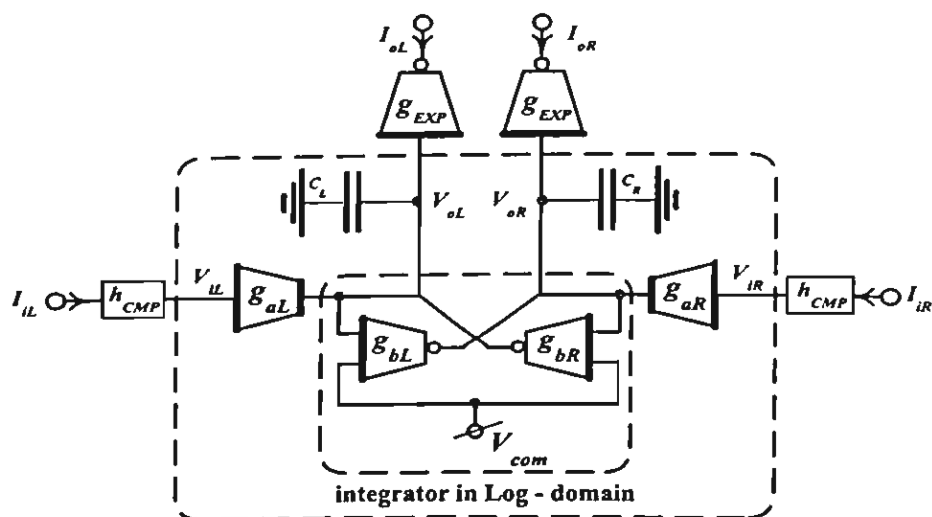
เมื่อ I_{od} , I_{oc} คือสัญญาณกระแสผลต่างเอาต์พุต, สัญญาณผลรวมเอาต์พุตตามลำดับ และ I_{oL} , I_{oR} เป็นสัญญาณกระแสเอาต์พุตในแต่ละข้างของวงจรซึ่งมีค่าเท่ากับ

$$I_{oL} = I_{oc} + \frac{I_{od}}{2} \quad (5.7)$$

$$I_{oR} = I_{oc} - \frac{I_{od}}{2} \quad (5.8)$$

จากสมการที่(5.1) ถึงสมการที่(5.8) แสดงความสัมพันธ์ของสัญญาณทั้งอินพุตและเอาต์พุตของวงจรผลต่างสองด้าน ซึ่งความสัมพันธ์ที่ได้กล่าวมานั้นจะเป็นข้อกำหนดที่ใช้อ้างอิงถึงในการวิเคราะห์วงจรดังกล่าวในโครงการวิจัยต่อไป

5.3 โครงสร้างทั่วไปของวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน



รูปที่ 5.3 บล็อกไดอะแกรมโครงสร้างวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน

เมื่อ ω_c คือค่าความถี่อะตราชยายเท่ากับหนึ่งในโดเมนเชิงเส้น(linear domain) ซึ่งมีค่าเท่ากับ $(I_{EXP} / I_{CMP}) \omega_{INT}$ จากสมการที่ (5.13) นั้นแสดงให้เห็นว่าผลต่างกระแสเอาต์พุตเป็นการอินทิเกรตกระแสอินพุตอย่างเป็นเชิงเส้น สำหรับการวิเคราะห์สัญญาณผลรวมของวงจรโดยบวกสมการที่(5.7) กับสมการที่(5.8) จะได้ความสัมพันธ์ดังนี้

$$C \cdot V_a \cdot \frac{d(e^{V_{oL}/V_a} - e^{V_{oR}/V_a})}{dt} = I_{ga} \cdot (e^{V_{iL}/V_a} + e^{V_{iR}/V_a}) - 2I_{gb} e^{(V_{oL} + V_{oR} - V_{com})/V_a} \quad (5.15)$$

เมื่อแทนสมการที่(5.12) ลงในสมการที่(5.15) และจัดรูปสมการจะได้รับความสัมพันธ์ระหว่างสัญญาณผลรวมเอาต์พุตและสัญญาณผลรวมอินพุตได้ว่า

$$C \cdot V_a \cdot \frac{dI_{oc}}{dt} = \left(\frac{I_{EXP}}{I_{CMP}} \right) I_{ga} \cdot I_{ic} - \frac{I_{gb}}{I_{EXP}} \cdot I_{oL} \cdot I_{oR} \cdot e^{-V_{com}/V_a} \quad (5.16)$$

จากความสัมพันธ์ของผลลบระหว่าง $(I_{oL} + I_{oR})^2$ และ $(I_{oL} - I_{oR})^2$ ซึ่งสามารถแสดงได้ว่า

$$I_{oL} \cdot I_{oR} = \frac{1}{4} (4 \cdot I_{oc}^2 - I_{od}^2) \quad (5.17)$$

เมื่อแทนสมการที่(5.17) ลงในสมการที่(5.16) และจัดรูปสมการจะได้ว่า

$$C \cdot V_a \cdot \frac{dI_{oc}}{dt} = \left(\frac{I_{EXP}}{I_{CMP}} \right) I_{ga} \cdot I_{ic} - \frac{I_{gb}}{I_{EXP}} \left(I_{oc}^2 - \frac{I_{od}^2}{4} \right) \cdot e^{(-V_{com})/V_a} \quad (5.18)$$

จากสมการที่ (5.18) แสดงให้เห็นว่าสัญญาณผลรวมเอาต์พุตของวงจรไม่เป็นเชิงเส้นอีกทั้งแปรผันตามสัญญาณผลต่าง นอกนั้นสมการดังกล่าวยังสมการอนุพันธ์ไม่เป็นเชิงเส้น ที่ไม่สามารถหาคำตอบทั่วไปของสมการได้ จากวงจรในรูปที่ 5.3 นั้นมีเทคนิคการบีบสัญญาณได้สองวิธี ซึ่งได้มีผู้เสนอไว้ในหลายบทความด้วยกัน[35,38-39] ดังจะกล่าวในรายละเอียดในหัวข้อถัดไป

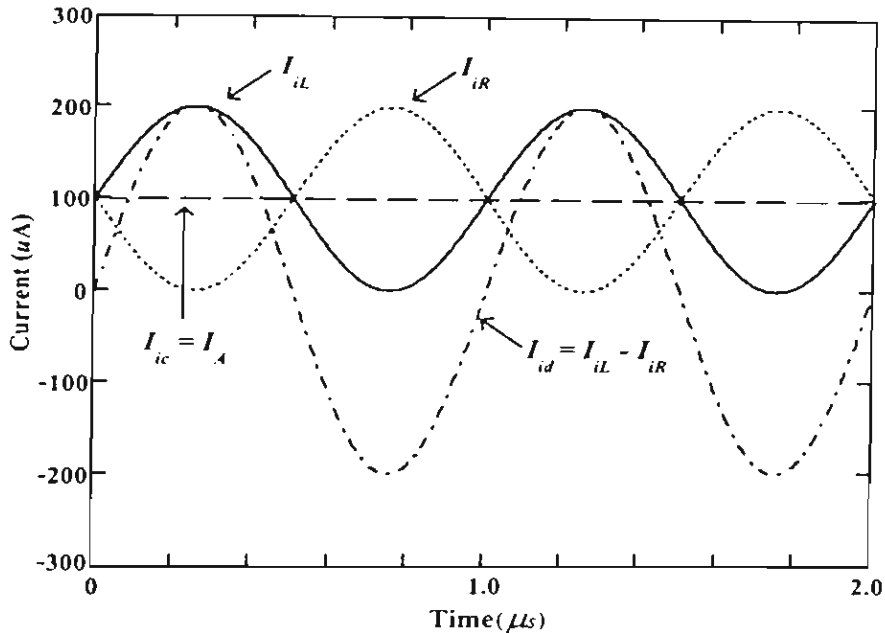
5.4 เทคนิคการบีบสัญญาณ

เทคนิคในการบีบสัญญาณสำหรับรูปที่ 5.3 สามารถกระทำได้สองแบบคือ

5.4.1. สมดุลย์เชิงเลขคณิต(Arithmetically Balanced input)

กรณีอินพุตจะสมดุลย์เชิงเลขคณิตก็ต่อเมื่อ สัญญาณที่ปรากฏที่อินพุตแต่ละข้างมีเฟสต่างกัน 180° และขนาดของสัญญาณจะต้องสมมาตรตามแกนขนาดของกระแส ซึ่งอาจอยู่บนสัญญาณผลรวมอินพุต (I_{ic}) เมื่อนำสัญญาณอินพุตทั้งสองข้างมาบวกกันจะได้ I_{ic} มีค่าคงที่ ในรูปที่ 5.4 ซึ่ง

แสดงสัญญาณอินพุตสมมูลย์เชิงเลขคณิต เมื่อ $I_{L} = I_A + i_d/2$ และ $I_{R} = I_A - i_d/2$ โดยกำหนดให้ $I_d = 200\mu A \sin(2\pi \cdot 1\text{MHz} \cdot t)$ และ $I_A = 100\mu A = I_C$

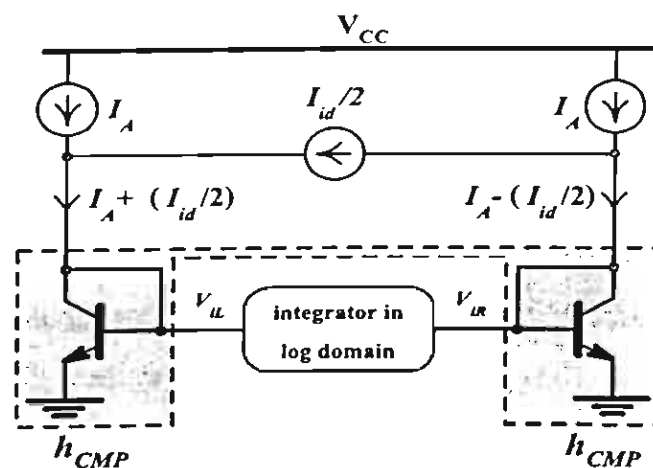


รูปที่ 5.4 รูปสัญญาณสมดุลย์เชิงเลขคณิต

จากรูปที่ 5.4 จะพบว่าขนาดของสัญญาณผลรวมอินพุตมีค่าคงที่เท่ากับ I_1 เมื่อแทนค่าในสมการ (5.18) เราสามารถแสดงสัญญาณผลรวมของวงจรในรูปที่ 5.3 ได้ว่า

$$C \cdot V_a \cdot \frac{dI_{oc}}{dt} = \left(\frac{I_{EXP}}{I_{CMP}} \right) I_{ga} \cdot I_A - \frac{I_{gb}}{I_{EXP}} \left(I_{oc}^2 - \frac{I_{od}^2}{4} \right) \cdot e^{(-V_{com})/V_a} \quad (5.19)$$

จากเงื่อนไขดังแสดงในรูปที่ 5.3 เราสามารถออกแบบวงจรบีบสัญญาณที่สอดคล้องกับเงื่อนไขได้ดังรูปที่ 5.5



รูปที่ 5.5 วงจรบีบสัญญาณแบบสมมูลย์เชิงเลขคณิต

5.4.2 สมดุลย์เชิงเรขาคณิต (Geometrically Balanced input)

กรณีวงจรบีบสัญญาณอินพุตให้สัญญาณอินพุตเป็นแบบสมดุลย์เชิงเรขาคณิตก็ต่อเมื่อ[40]

$$\sqrt{I_{iL} I_{iR}} = I_G \quad (5.20)$$

เมื่อ I_G คือค่ากระแสคงที่ เมื่อจัดรูปสมการที่(5.20) ใหม่จะได้

$$I_{iR} = \frac{I_G^2}{I_{iL}} \quad \text{และ} \quad I_{iL} = \frac{I_G^2}{I_{iR}} \quad (5.21)$$

เมื่อแทนความสัมพันธ์ในสมการที่(5.21) ในสมการที่(5.1) จะได้ว่า

$$I_{iL} - \frac{I_G^2}{I_{iL}} = I_{id} \quad (5.22a)$$

$$\frac{I_G^2}{I_{iR}} - I_{iR} = I_{id} \quad (5.22a)$$

เมื่อทำการแก้สมการที่(5.22a) จะได้ความสัมพันธ์ของ I_{iL} ได้ดังสมการ

$$I_{iL} = \frac{I_{id}}{2} + \sqrt{\frac{I_{id}^2}{4} + I_G^2} \quad (5.23)$$

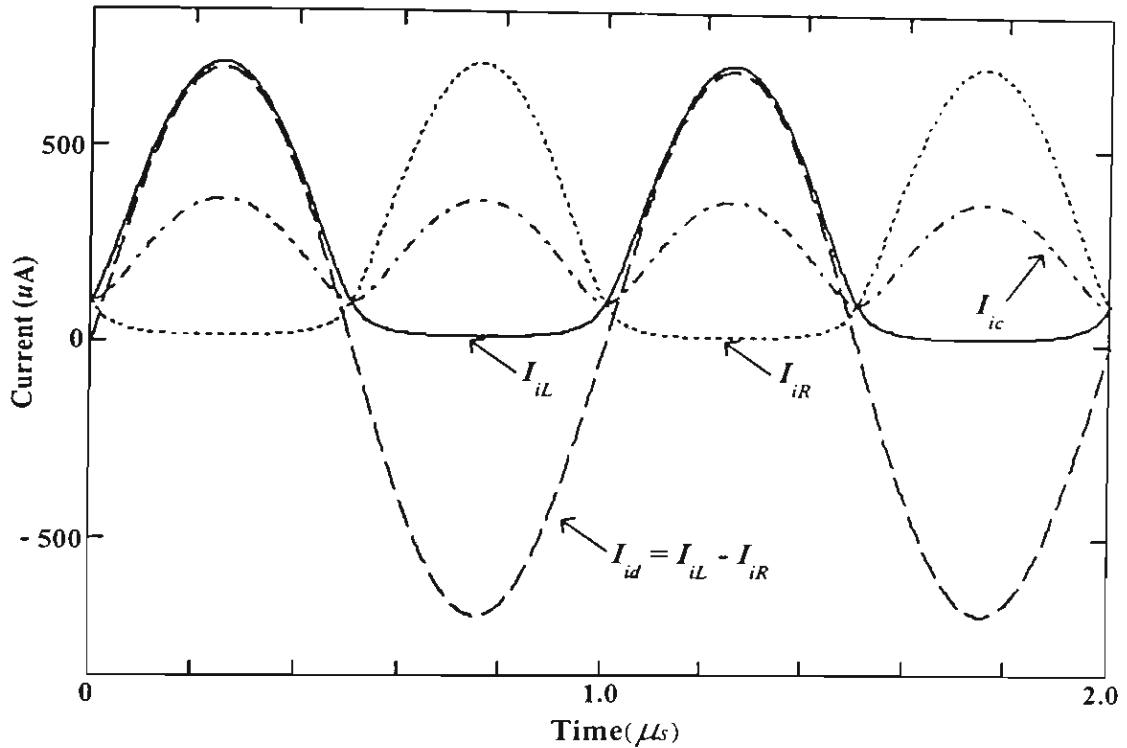
ในทำนองเดียวกันสมการที่(5.22b) ก็จะได้ความสัมพันธ์ของ I_{iR} ได้ดังสมการ

$$I_{iR} = -\frac{I_{id}}{2} + \sqrt{\frac{I_{id}^2}{4} + I_G^2} \quad (5.24)$$

จากสมการที่(5.23) และสมการที่(5.24) จะพบว่า I_{ic} ของวงจรจะเท่ากับ

$$I_{ic} = \sqrt{\frac{I_{id}^2}{4} + I_G^2} \quad (5.25)$$

จากสมการที่(5.25) จะพบว่า I_{ic} ของการบีบสัญญาณด้วยวิธีนี้จะมีค่าไม่คงที่เหมือนกับการบีบสัญญาณแบบสมดุลย์เชิงเลขคณิต โดยสามารถแสดงรูปสัญญาณในสมการที่ (5.23) สมการที่ (5.24) และสมการที่(5.25) โดยกำหนดให้ $I_{id} = 700\mu A \sin(2\pi \cdot 1\text{MHz} \cdot t)$ และ $I_G = 100\mu A$ ได้ดังรูปที่ 5.6



รูปที่ 5.6 รูปสัญญาณสมมูลย์เชิงเรขาคณิต

จากรูปที่ 5.6 แสดงรูปสัญญาณสมมูลย์เชิงเรขาคณิต ซึ่งพบว่าสัญญาณ I_{iL} และ I_{iR} มีลักษณะไม่เป็นสัญญาณรูปไซน์และสมมาตร แต่เมื่อนำสัญญาณทั้งสองมาลบกับก็จะได้ I_{id} เป็นรูปสัญญาณไซน์เช่นเดิม ข้อได้เปรียบของเทคนิคการบีบสัญญาณในลักษณะนี้คือ ช่วยเพิ่มความสามารถในการรับสัญญาณผลต่างอินพุตให้มีขนาดใหญ่กว่า I_G ซึ่งในทางทฤษฎีมีค่าไม่จำกัดแต่ในทางปฏิบัติจะมีค่าจำกัดอยู่ค่าหนึ่ง ซึ่งเกิดจากความไม่เป็นอุดมคติของอุปกรณ์ จากข้อดีที่กล่าวในข้างต้นทำให้เทคนิคดังกล่าวเป็นที่นิยมในวงจรกรองล็อกโดเมนในหลายบทความ[35-39] หากวิเคราะห์ผลของสัญญาณผลรวมแทนสมการที่(5.25) ลงในสมการที่(5.18) เราสามารถแสดงสัญญาณผลรวมของวงจรได้ว่า

$$C \cdot V_a \cdot \frac{dI_{oc}}{dt} = \left(\frac{I_{EXP}}{I_{CMP}} \right) I_{ga} \cdot \sqrt{\frac{I_{id}^2}{4} + I_G^2} - \frac{I_{gb}}{I_{EXP}} \left(I_{oc}^2 - \frac{I_{od}^2}{4} \right) \cdot e^{(-V_{com})/V_a} \quad (5.26)$$

เมื่อวิเคราะห์โดยการป้อนสัญญาณอินพุตเท่ากับ $I_{id} = I_p \sin \omega t$ ซึ่งสามารถแตกอนุกรมเทเลอร์สมการที่ (5.26) ได้ดังสมการ

$$I_{ic} = \sqrt{\left(\frac{I_{id}}{2I_G} \right)^2 + 1} = I_G (a_0 + a_2 \cos 2\omega t + a_4 \cos 4\omega t + \dots) \quad (5.27)$$

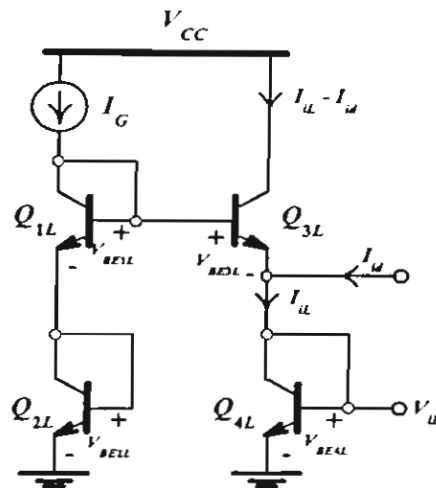
เมื่อ $Y = I_p/2I_G \ll 1$, $a_0 \approx 1 + Y^2/4$, $a_2 \approx -Y^2/4$ และ $a_4 \approx -Y^4/64$

จากสมการที่(5.22a) และสมการที่(5.2b2)สามารถจัดรูปใหม่ได้ดังสมการ

$$I_G^2 = (I_{iL} - I_{id}) \cdot I_{iL} \quad (5.28a)$$

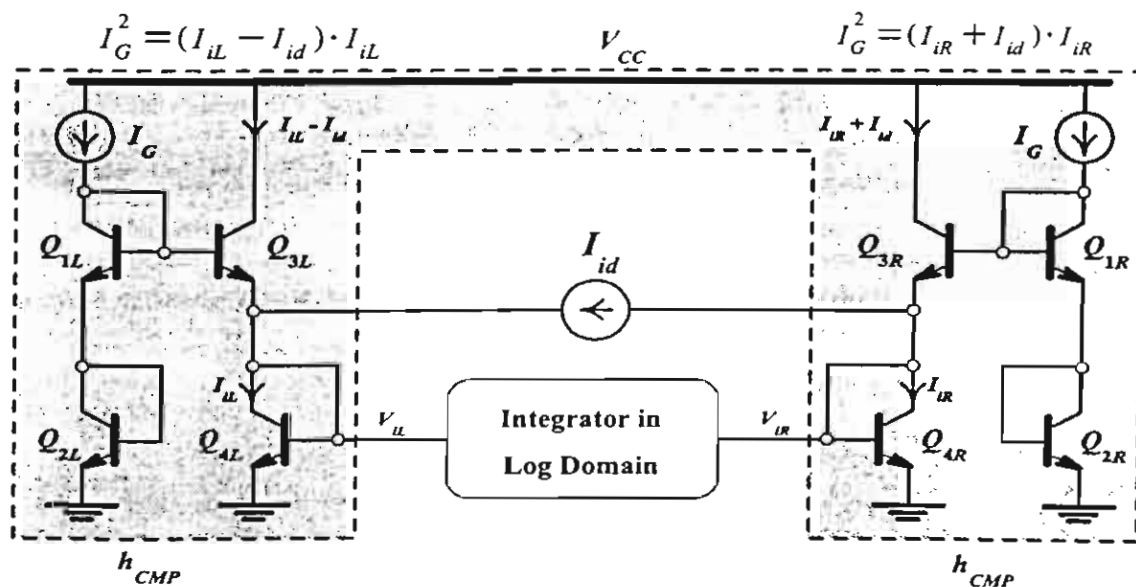
$$I_G^2 = (I_{iR} + I_{id}) \cdot I_{iR} \quad (5.28b)$$

จากความสัมพันธ์ในสมการที่(5.28a) จะสามารถสังเคราะห์วงจรบีบสัญญาณด้วยหลักทรานส์ลิเนียร์(translinear principle) ได้ดังรูปที่ 5.7



รูปที่ 5.7 วงจรบีบสัญญาณแบบสมดุลง่ายเชิงเรขาคณิต

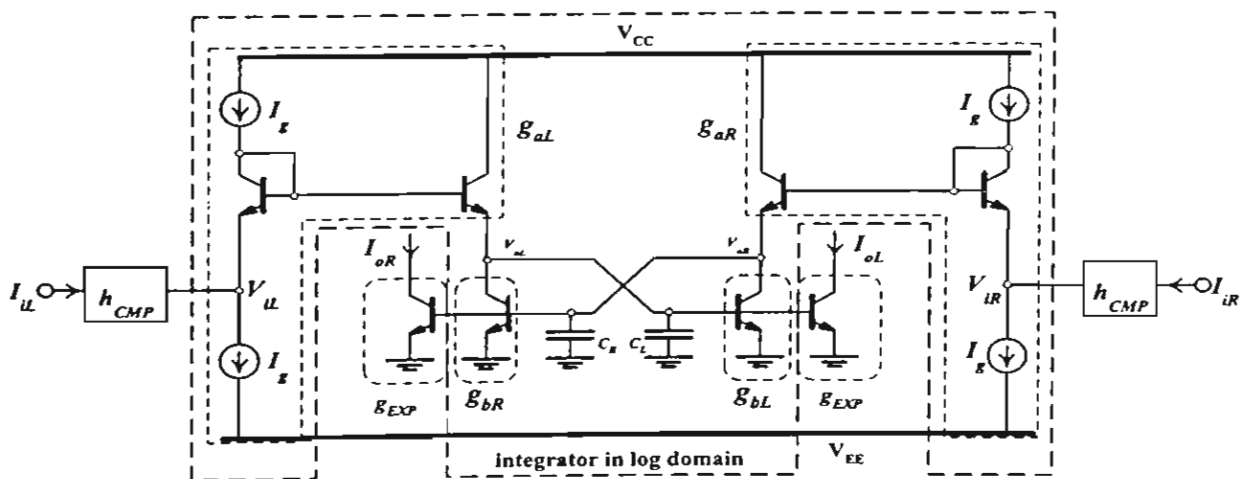
และสามารถสังเคราะห์วงจรในสมการที่(5.28) ได้เช่นเดียวกัน และเมื่อนำมาต่อในวงจรร่วมกับวงจรอินทิเกรเตอร์ในล็อกโดเมนดังแสดงในรูปที่ 5.8



รูปที่ 5.8 วงจรล็อกโดเมนอินทิเกรเตอร์ที่ต่อร่วมกับวงจรบีบสัญญาณเชิงเรขาคณิต

5.5 วงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน

5.5.1 กรณีที่หนึ่ง



รูปที่ 5.9 วงจรล็อกโตเมนอินทิเกรเตอร์แบบผลต่างสองด้านในกรณีที่หนึ่ง

49

$$\frac{CV_T}{I_g} \cdot \frac{dI_{oc}}{dt} = I_{ic} - \frac{I_{oc}^2}{I_g} + \frac{I_{od}^2}{4I_g} \quad (5.29)$$

จัดรูปสมการที่ (5.29) ใหม่จะได้ว่าผลรวมกระแสเอาต์พุตจะเป็นคำตอบของสมการ

$$\dot{I}_{oc} + \left(\omega_u / I_g \right) I_{oc}^2 = \omega_u I_{ic} + \left(\omega_u / 4I_g \right) I_{od}^2 \quad (5.30)$$

เมื่อ $\omega_u = I_g / CV_T$

- ในกรณีป้อนสัญญาณอินพุตแบบสมดุลง่ายเชิงเลขคณิตจะได้รับความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตเท่ากับ

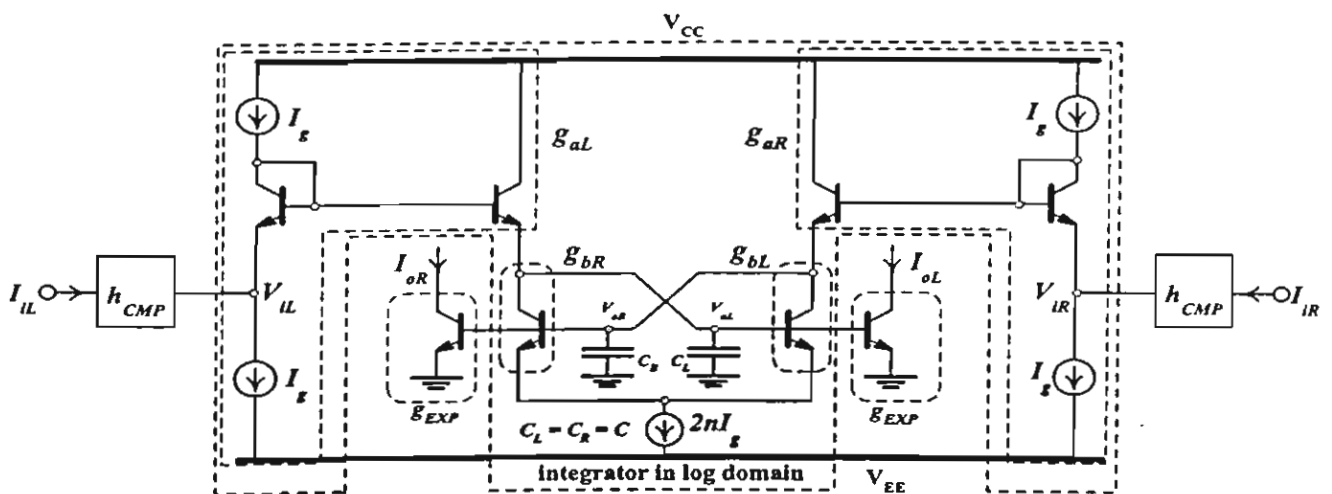
$$\dot{I}_{oc} + \left(\omega_u / I_g \right) I_{oc}^2 = \omega_u I_A + \left(\omega_u / 4I_g \right) I_{od}^2 \quad (5.31)$$

- ในกรณีป้อนสัญญาณอินพุตแบบสมดุลง่ายเรขาคณิตก็จะได้ความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตค่าเท่ากับ

$$\dot{I}_{oc} + \left(\omega_u / I_g \right) I_{oc}^2 = \omega_u \sqrt{\frac{I_{id}^2}{4} + I_G^2} + \left(\omega_u / 4I_g \right) I_{od}^2 \quad (5.32)$$

โดยเครื่องหมาย • แสดงอนุพันธ์เทียบกับเวลา จากสมการที่(5.31) และสมการที่(5.32) เป็นกรณีพิเศษของสมการอนุพันธ์แบบไม่เป็นเชิงเส้นที่มีชื่อเรียกเฉพาะว่า สมการริคแคตตี (Ricatti's equation) [41]

5.5.2 กรณีที่สอง



รูปที่ 5.10 วงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านในกรณีที่สอง[39]

วงจรในกรณีนี้คล้ายกันกับในกรณีที่หนึ่ง เพียงต่ออยู่กับแหล่งจ่ายกระแสคงที่ขาอิมิตเตอร์ของ g_{aR} และ g_{aL} จะได้วงจรดังรูปที่ 5.10 ความสัมพันธ์ของแรงดัน V_{com} ของวงจรเท่ากับ

$$V_{com} = V_T \cdot \ln \frac{(I_{oL} + I_{oR})}{2nI_g} = V_T \cdot \ln \frac{(I_Y + i_{oc})}{nI_g} \quad (5.33)$$

เมื่อแทนความสัมพันธ์ของสมการที่(5.33) ลงในสมการที่(5.18) จะได้ความสัมพันธ์ระหว่างกระแสผลรวมเอาต์พุตและความสัมพันธ์กระแสผลรวมอินพุตเท่ากับ

$$\frac{CV_T}{I_g} \cdot \frac{dI_{oc}}{dt} = I_{ic} - \frac{n}{I_{oc}} \left(I_{oc}^2 + \frac{I_{od}^2}{4} \right) \quad (5.34)$$

หากจัดรูปสมการใหม่จะได้ว่าสัญญาณผลรวมเอาต์พุตของวงจรจะเป็นคำตอบของสมการ

$$\dot{I}_{oc} + n\omega_u I_{oc} = \omega_u I_{ic} + \left(n\omega_u / 4 I_{oc} \right) I_{od}^2 \quad (5.35)$$

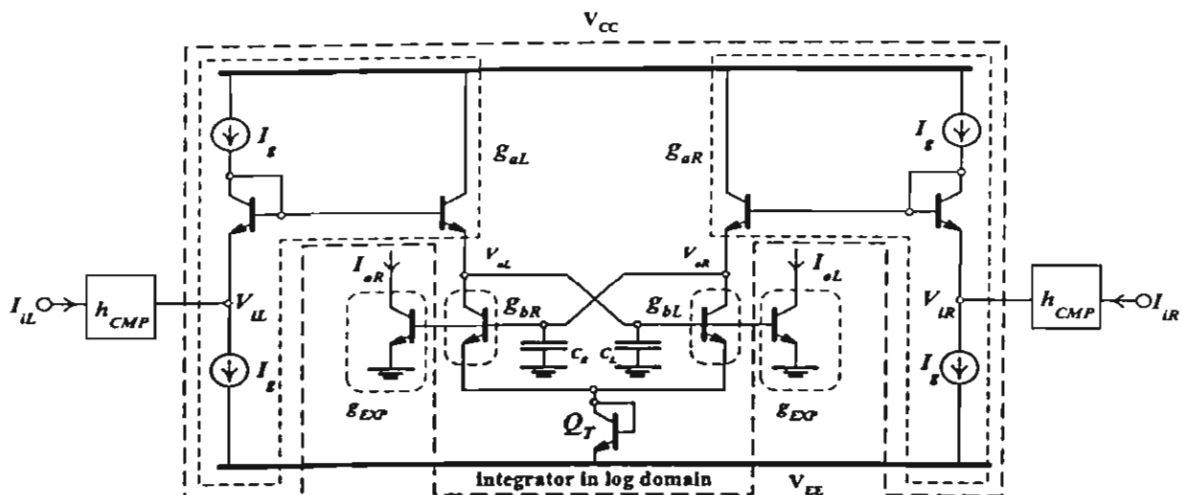
- ในกรณีป้อนสัญญาณอินพุตแบบสมดุลง่ายเชิงเลขคณิตจะได้ความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตเท่ากับ

$$\dot{I}_{oc} + n\omega_u I_{oc} = \omega_u I_A + \left(n\omega_u / 4 I_{oc} \right) I_{od}^2 \quad (5.36)$$

- ในกรณีป้อนสัญญาณอินพุตแบบสมดุลง่ายเรขาคณิตก็จะได้ความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตค่าเท่ากับ

$$\dot{I}_{oc} + n\omega_u I_{oc} = \omega_u \sqrt{(I_{id}^2/4) + I_G^2} + \left(n\omega_u / 4 I_{oc} \right) I_{od}^2 \quad (5.37)$$

5.5.3 กรณีที่สาม



รูปที่ 5.11 วงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านในกรณีที่สาม[39]

วงจรในกรณีนี้ก็จะคล้ายกับกรณีที่สอง เพียงแต่แหล่งจ่ายกระแสคงที่ขาอิมิตเตอร์ของ g_{aR} และ g_{aL} ในกรณีที่สอง(รูปที่ 5.10) ด้วยทรานซิสเตอร์ที่ต่อแบบไดโอด Q_T จะได้วงจรดังรูปที่ 5.11 เราสามารถหาความสัมพันธ์ของแรงดัน V_{com} ใหม่ได้ว่า

$$V_{com} = \frac{V_T}{2} \cdot \ln \frac{(I_{oL} + I_{oR}) \cdot e^{(V_{EE}/V_T)}}{I_s} = \frac{V_T}{2} \cdot \ln \frac{2I_{oc} \cdot e^{(V_{EE}/V_T)}}{I_s} \quad (5.38)$$

เมื่อแทนความสัมพันธ์ของสมการที่(5.38) ลงในสมการที่(5.18) จะได้ความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตของวงจรจะมีค่าเท่ากับ

$$\frac{C \cdot V_T}{I_g} \cdot \frac{dI_{oc}}{dt} = I_{ic} - \frac{1}{I_g} \left[\left(I_{oc}^2 - \frac{I_{od}^2}{4} \right) \cdot \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} \right] \quad (5.39)$$

เมื่อทำการจัดรูปสมการที่ (5.39) ใหม่จะได้ความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตเป็นคำตอบของสมการ

$$I_{oc} \dot{+} \frac{\omega_u}{I_g} \cdot I_{oc}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} = \omega_u I_{ic} + \frac{\omega_u}{4I_g} \cdot I_{od}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} \quad (5.40)$$

- ในกรณีป้อนอินพุตแบบสมดุลย์เชิงเลขคณิตความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตมีค่าเท่ากับ

$$I_{oc} \dot{+} \frac{\omega_u}{I_g} \cdot I_{oc}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} = \omega_u I_A + \frac{\omega_u}{4I_g} \cdot I_{od}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} \quad (5.41)$$

- ในกรณีป้อนอินพุตแบบสมดุลย์เชิงเรขาคณิตความสัมพันธ์ของสัญญาณผลรวมเอาต์พุตของมีค่าเท่ากับ

$$I_{oc} \dot{+} \frac{\omega_u}{I_g} \cdot I_{oc}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} = \omega_u \sqrt{(I_{id}^2/4) + I_G^2} + \frac{\omega_u}{4I_g} \cdot I_{od}^2 \sqrt{\frac{I_s}{2I_{oc} \cdot e^{(V_{EE}/V_T)}}} \quad (5.42)$$

จากสมการที่(5.41) และสมการที่(5.42) แสดงให้เห็นว่าวงจรดังกล่าวมีความไวต่อการเปลี่ยนแปลงของแหล่งจ่ายอย่างมาก เนื่องจากขาอิมิตเตอร์ของทรานซิสเตอร์ Q_T นั้นต่ออยู่กับแหล่งจ่ายแรงดันไฟลบ หากแหล่งจ่ายแรงดันลบมีการเปลี่ยนแปลงเพียงเล็กน้อยจะทำให้แรงดัน

5.5.4 กรณีที่สี่


$$\frac{CV_T}{I_o} \cdot \frac{dI_{oc}}{dt} = I_{ic} - I_{oc}^2 + \frac{I_{od}^2}{4} \quad (5.43)$$
$$I_{oc}^{\bullet} + (\omega_u / I_o) I_{oc}^2 = \omega_u I_{ic} + (\omega_u / 4 I_o) I_{od}^2 \quad (5.44)$$

- $$I_{oc}^2 + (\omega_u / I_o) I_{oc}^2 = \omega_u I_A + (\omega_u / 4 I_o) I_{od}^2 \quad (5.45)$$

เมื่อ $\omega_u = I_o / CV_T$ สมการที่(5.43) ก็เป็นกรณีพิเศษของสมการอนุพันธ์แบบไม่เป็นเชิงเส้นที่มีชื่อเรียกเฉพาะว่า สมการรีคแทตติเช่นเดียวกับสมการที่ (5.29) การผลการวิเคราะห์ผลตอบสนองของสัญญาณผลรวมของวงจรล็อกไดเมนอินทิเกรเตอร์ที่ได้นำเสนอทั้งหมดนั้น เราสามารถสรุปการวิเคราะห์ได้ดังตารางที่ 5.1

ตารางที่ 5.1 สรุปสมการสัญญาณผลรวมของวงจรล็อกไดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน

กรณีที่	ความสัมพันธ์ระหว่างสัญญาณผลรวมอินพุตและสัญญาณผลรวมเอาท์พุต
1. Arithmetically Balanced input Geometrically Balanced input	$I_{oc}^* + (\omega_u / I_g) I_{oc}^2 = \omega_u I_A + (\omega_u / 4 I_g) I_{od}^2$ $I_{oc}^* + (\omega_u / I_g) I_{oc}^2 = \omega_u \cdot \sqrt{(I_{id}^2 / 4) + I_G^2} + (\omega_u / 4 I_g) I_{od}^2$
2. Arithmetically Balanced input Geometrically Balanced input	$I_{oc}^* + n \omega_u I_{oc} = \omega_u I_A + (n \omega_u / 4 I_{oc}) I_{od}^2$ $I_{oc}^* + n \omega_u I_{oc} = \omega_u \sqrt{(I_{id}^2 / 4) + I_G^2} + (n \omega_u / 4 I_{oc}) I_{od}^2$
3. Arithmetically Balanced input Geometrically Balanced input	$I_{oc}^* + \frac{\omega_u}{I_g} \cdot I_{oc}^2 \sqrt{\frac{I_s}{2 I_{oc} \cdot e^{(V_{EE}/V_T)}}} = \omega_u I_A + \frac{\omega_u}{4 I_g} \cdot I_{od}^2 \sqrt{\frac{I_s}{2 I_{oc} \cdot e^{(V_{EE}/V_T)}}}$ $I_{oc}^* + \frac{\omega_u}{I_g} \cdot I_{oc}^2 \sqrt{\frac{I_s}{2 I_{oc} \cdot e^{(V_{EE}/V_T)}}} = \omega_u \sqrt{(I_{id}^2 / 4) + I_G^2} + \frac{\omega_u}{4 I_g} \cdot I_{od}^2 \sqrt{\frac{I_s}{2 I_{oc} \cdot e^{(V_{EE}/V_T)}}}$
4. Arithmetically Balanced input	$I_{oc}^* + (\omega_u / I_o) I_{oc}^2 = \omega_u I_A + (\omega_u / 4 I_o) I_{od}^2$

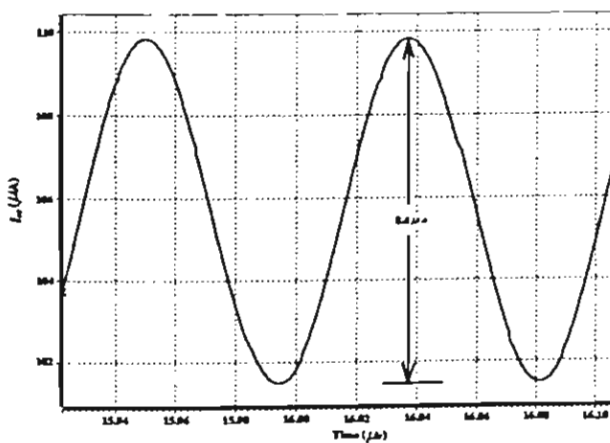
จากผลการวิเคราะห์พบว่าวงจรทั้งที่ได้ทำการวิเคราะห์จะเห็นว่า สัญญาณผลรวมของกระแสเอาต์พุตนั้นแปรผันตามสัญญาณกระแสต่างอินพุตแบบไม่เป็นเชิงเส้น และสมการที่ได้จากการวิเคราะห์วงจรในทุกกรณีนั้นเป็นสมการอนุพันธ์ที่ไม่เป็นเชิงเส้น และไม่สามารถหาคำตอบทั่วไปของสมการความสัมพันธ์ของสัญญาณผลรวมได้ ดังนั้นเพื่อให้เพื่อยืนยันความถูกต้องในการวิเคราะห์ จึงอาศัยการจำลองผลการทำงานด้วยโปรแกรม simulink Matlab เปรียบเทียบกับโปรแกรม Hspice ดังแสดงในหัวข้อถัดไป

5.6 ผลจำลองการทำงาน

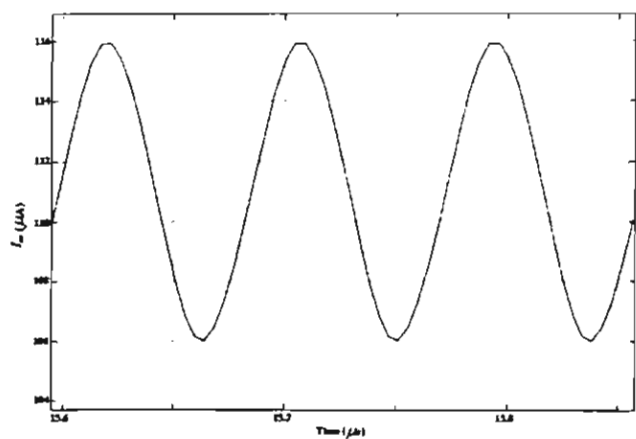
ผลจำลองการทำงานด้วยโปรแกรม HSPICE ใช้เทคโนโลยี HJ process parameters ($f_T = 27 \text{ GHz}$) โดยกำหนดให้ $V_{CC} = -V_{EE} = 1 \text{ V}$ (ยกเว้นในกรณีที่สองใช้ $-V_{EE} = 0.74 \text{ V}$), $I_X = I_o = I_g = 100 \mu\text{A}$, $n = 1$ และ $C = 100 \text{ pF}$ ผลการจำลองการทำงานของวงจรทั้งสี่กรณี เมื่ออาศัยเทคนิคการบีบสัญญาณทั้งแบบเชิงเลขคณิตและแบบเชิงเรขาคณิต โดยทำการทดสอบวงจรเมื่อป้อนสัญญาณกระแสอินพุตเท่ากับ $100 \mu \sin \omega t$ เพื่อวัดขนาดสัญญาณผลรวมของกระแสเอาต์พุตด้วยโปรแกรม simulink Matlab เปรียบเทียบกับโปรแกรม Hspice ดังรูปในด้านล่าง

กรณีที่ 1

สัญญาณอินพุตแบบสมดุลย์เชิงเลขคณิต(Arithmetically Balanced input)

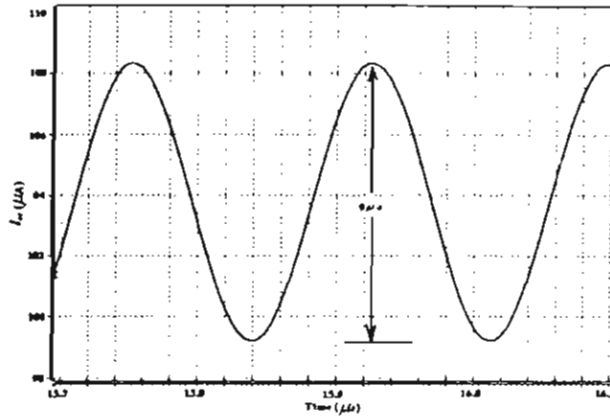


โปรแกรม Hspice

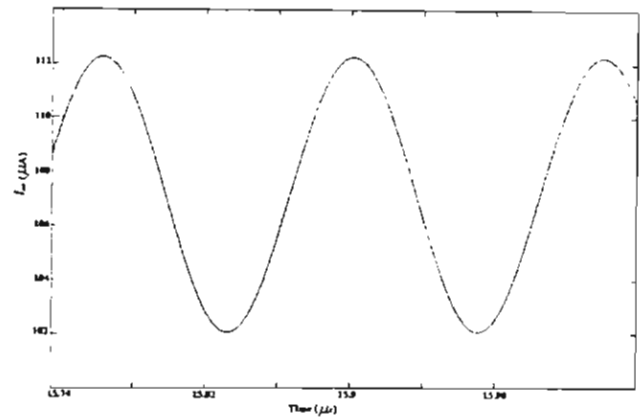


โปรแกรม simulink Matlab

สัญญาณอินพุตแบบสมดุลงเชิงเรขาคณิต(Geometrically Balanced input)



โปรแกรม Hspice

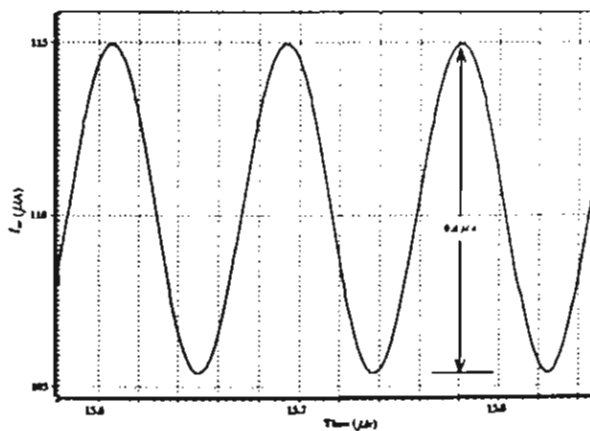


โปรแกรม simulink Matlab

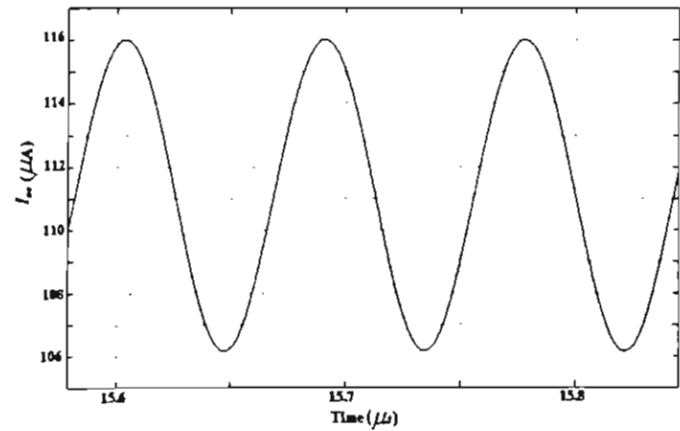
รูปที่ 5.13 สัญญาณผลรวมเอาต์พุตของวงจรรูปที่ 5.9

กรณีที่ 2

สัญญาณอินพุตแบบสมดุลงเชิงเลขคณิต(Arithmetically Balanced input)

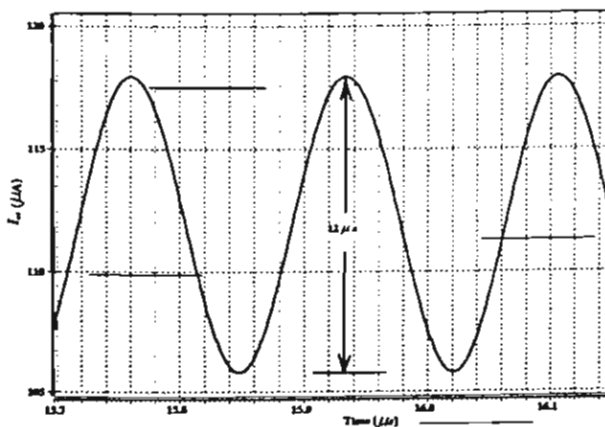


โปรแกรม Hspice

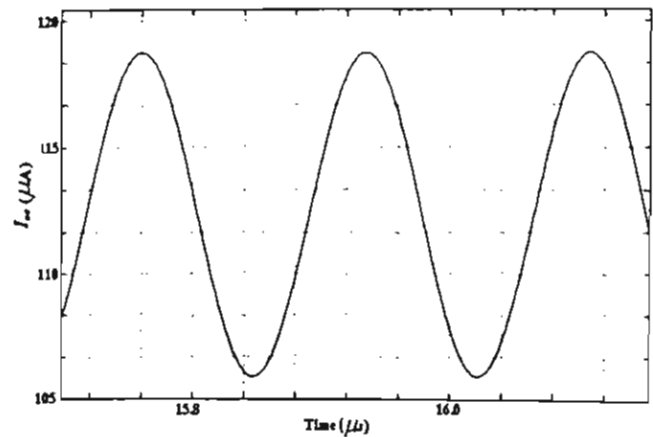


โปรแกรม simulink Matlab

สัญญาณอินพุตแบบสมดุลงเชิงเรขาคณิต(Geometrically Balanced input)



โปรแกรม Hspice

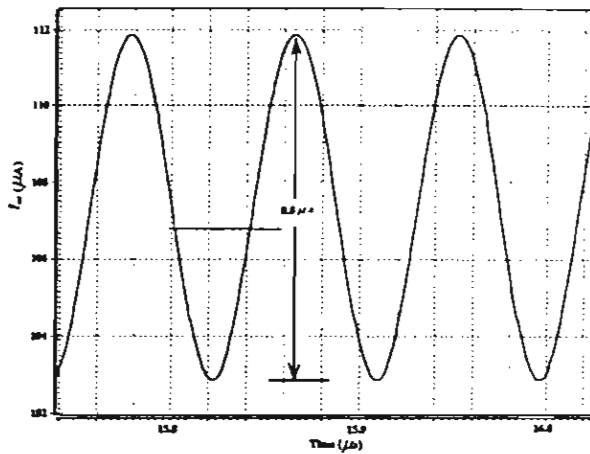


โปรแกรม simulink Matlab

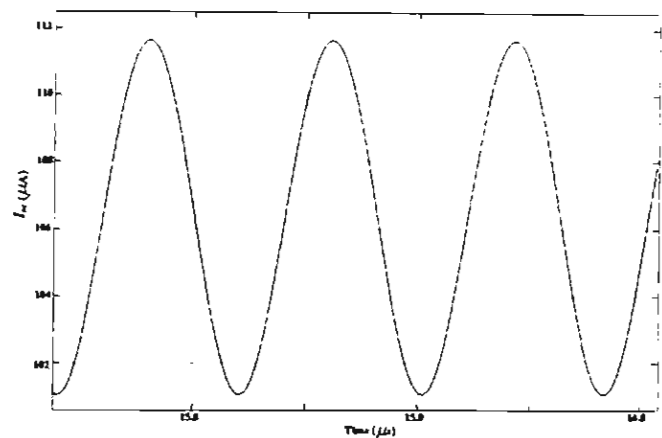
รูปที่ 5.14 สัญญาณผลรวมเอาต์พุตของวงจรรูปที่ 5.10

กรณีที่ 3

สัญญาณอินพุตแบบสมดุลเชิงเลขคณิต(Arithmetically Balanced input)

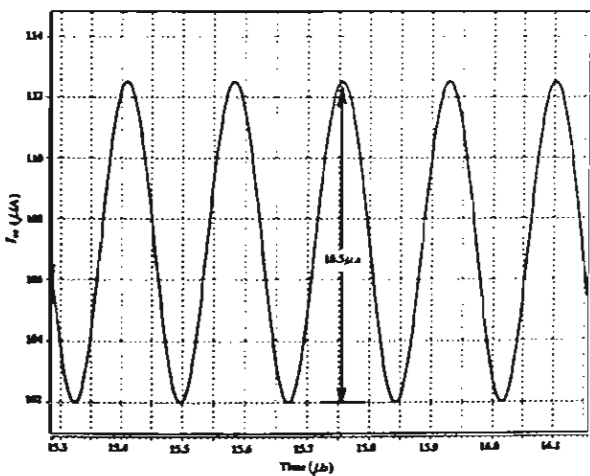


โปรแกรม Hspice

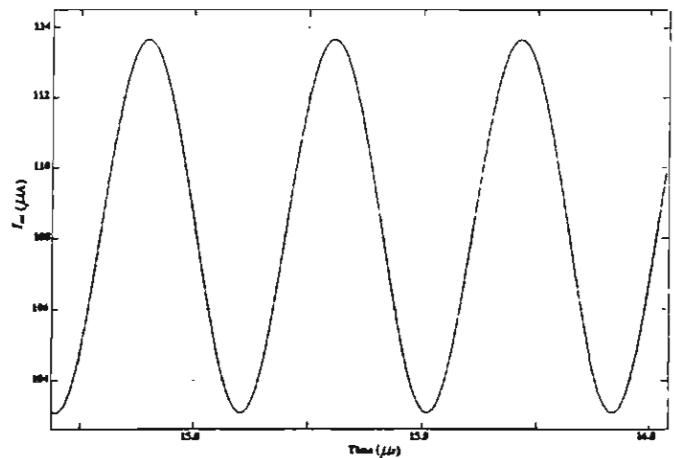


โปรแกรม simulink Matlab

สัญญาณอินพุตแบบสมดุลเชิงเรขาคณิต(Geometrically Balanced input)



โปรแกรม Hspice

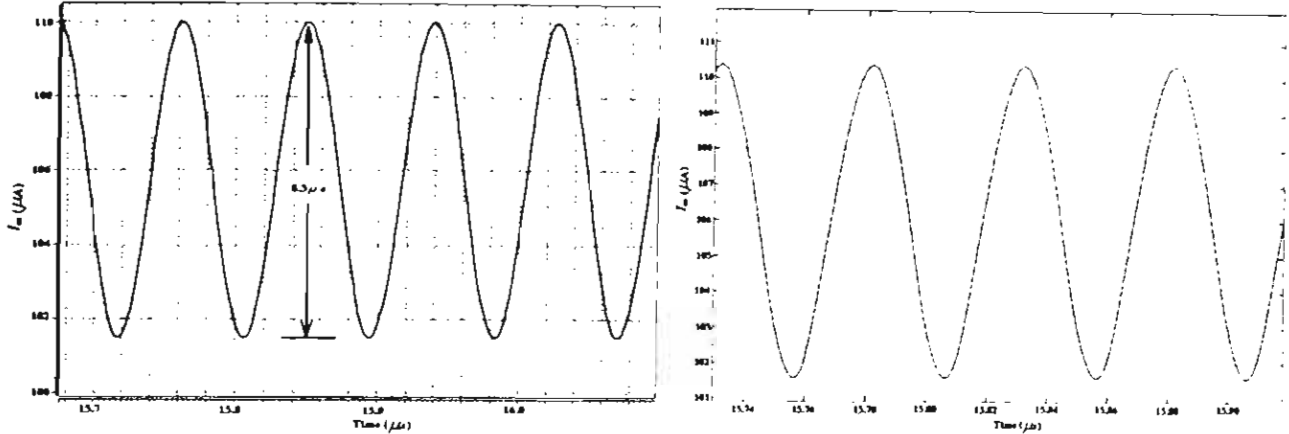


โปรแกรม simulink Matlab

รูปที่ 5.15 สัญญาณผลรวมอาร์ตพุทของวงจรรูปที่ 5.11

กรณีที่ 4

สัญญาณอินพุตแบบสมดุลเชิงเลขคณิต(Arithmetically Balanced input)

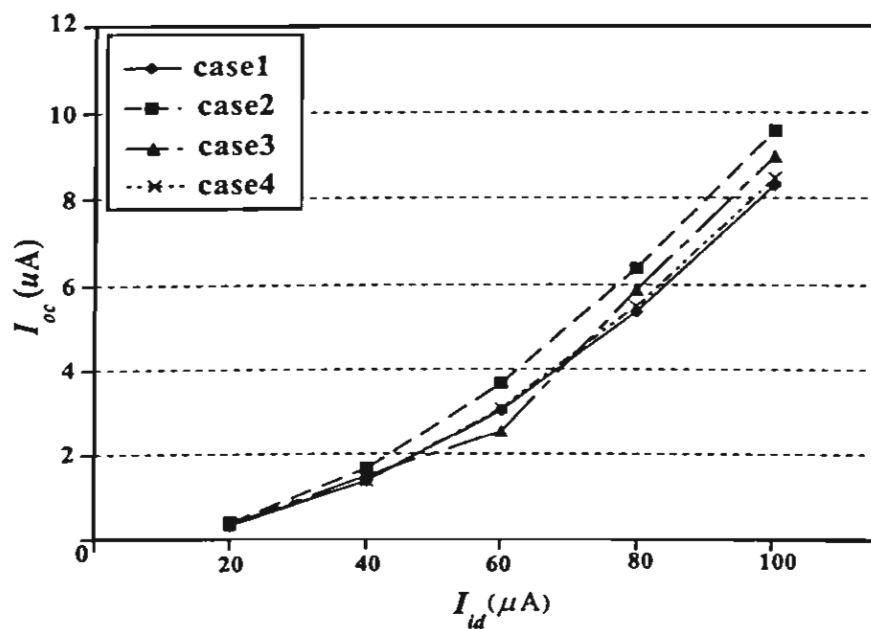


โปรแกรม Hspice

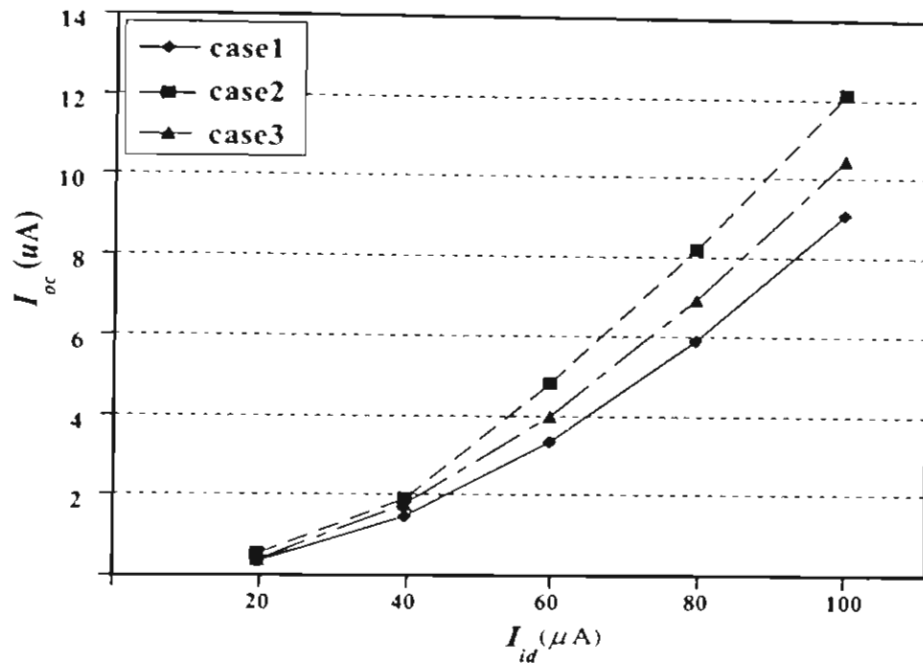
โปรแกรม simulink Matlab

รูปที่ 5.16 สัญญาณผลรวมเอาต์พุตของวงจรรูปที่ 5.12

จากผลการจำลองการทำงานเปรียบเทียบระหว่างโปรแกรม Hspice และโปรแกรม simulink Matlab จากรูปที่ 5.13 ถึงรูปที่ 5.16 แสดงให้เห็นว่าขนาดของ I_{oc} ที่ได้จากทั้งสองโปรแกรมมีผลการจำลองการทำงานใกล้เคียงกันอย่างมาก และจากของวงจรทั้งสี่ตารางที่ 5.1 พบว่าสัญญาณผลรวมเอาต์พุตของทั้งสี่กรณีแปรผันตามขนาดของสัญญาณผลต่างเอาต์พุตจึงได้ทำการจำลองการทำงานด้วยโปรแกรม Hspice เมื่อป้อนสัญญาณอินพุตมีขนาดเท่ากับ $I_{id} \sin \omega t$ โดยเปลี่ยนค่า I_{id} จาก $20 \mu A$ - $100 \mu A$ เมื่อป้อนสัญญาณด้วยวงจรป้อนสัญญาณทั้งแบบเชิงเลขคณิตและแบบเชิงเรขาคณิตผลการจำลองการทำงานที่ได้ดังรูปที่ 5.17 และรูปที่ 5.18 ตามลำดับ



รูปที่ 5.17 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุตที่สมดุลย์แบบเลขคณิต



รูปที่ 5.18 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุต ที่สมดุลงบแบบเรขาคณิต

จากรูปที่ 5.13 ถึงรูปที่ 5.16 จะพบว่าผลการจำลองการทำงานระหว่างโปรแกรม Hspice และ โปรแกรม simulink นั้นให้ผลขนาดของ I_{oc} มีขนาดใกล้เคียงกัน และจากรูปที่ 5.17 และรูปที่ 5.18 แสดงให้เห็นว่าขนาดของ I_{oc} มีขนาดใหญ่ขึ้นตามขนาดของสัญญาณผลต่างอินพุต ซึ่งอาจส่งผลให้ จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงาน ได้อย่างถูกต้อง และด้วยพฤติกรรมที่ไม่เป็นเชิงเส้นของสัญญาณผลรวมอีกทั้งแปรผันตามสัญญาณ ผลต่างนี้เองนี้เอง อาจจะทำให้การออกแบบวงจรกำจัดสัญญาณผลรวมประสบความสำเร็จยากและซับซ้อน และพบว่าวงจรในกรณีที่ 3. นั้นมีขนาดของสัญญาณผลรวมเอาต์พุตสูงกว่าในแบบอื่นๆ อีกทั้งวง จรดังกล่าวยังมีความไวมากต่อการเปลี่ยนแปลงของแหล่งจ่ายไฟเลี้ยงวงจร ซึ่งอาจจะไม่เหมาะ สำหรับการนำมาใช้งานในทางปฏิบัติ

ฉะนั้นในบทถัดไปจึงได้เสนอโครงสร้างใหม่ ซึ่งจะมีผลตอบสนองแบบเป็นเชิงเส้นและ สามารถอธิบายผลตอบสนองของสัญญาณผลรวมได้อย่างชัดเจนดังจะกล่าวในบทถัดไป

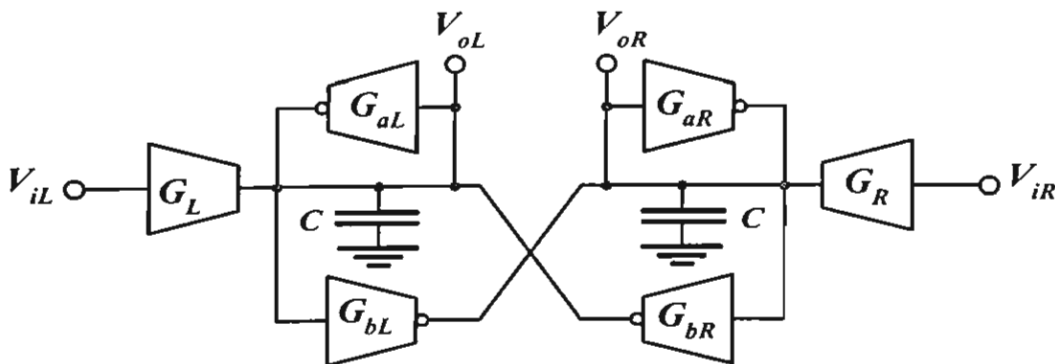
บทที่ 6

โครงสร้างใหม่ของวงจรกรองล๊อคโดเมนแบบผลต่างสองด้าน

วงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่ได้ถูกเสนอครั้งแรกโดย Sevinck[22] และต่อมา Punzenberger และ Enz ได้พัฒนางจรให้สามารถทำงานที่แรงดันไฟเลี้ยงต่ำโดยใช้เทคโนโลยี BiCMOS[35-38] อย่างไรก็ตามถึงแม้ว่าผลตอบสนองสัญญาณผลต่าง(differential mode response) ของวงจรเป็นเชิงเส้น แต่ในบทที่ 5 ได้แสดงให้เห็นว่าวงจรดังกล่าวล้วนแต่มีผลตอบสนองของสัญญาณผลรวม(common mode response) แปรผันตามสัญญาณผลต่างและไม่เป็นเชิงเส้น

บทที่ 6 ของโครงงานวิจัยนี้จึงเสนองวงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น อีกทั้งผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างไม่ขึ้นต่อกัน จึงทำให้ง่ายต่อการออกแบบวงจรกำจัดสัญญาณผลรวม ซึ่งจะส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูง และยังเสนองวงจรกำจัดสัญญาณผลรวมแบบป้อนกลับสำหรับวงจรอินทิเกรเตอร์ที่เสนอ โดยได้จำลองผลการทำงานของวงจรด้วยโปรแกรม HSPICE ซึ่งแสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานได้ที่ความถี่สูง

6.1 วงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น



รูปที่ 6.1 โครงสร้างของวงจรกรองต้นแบบ Gm – C[42]

รูปที่ 6.1 แสดงโครงสร้างของวงจร Gm-C อินทิเกรเตอร์ต้นแบบที่มีโครงสร้างในลักษณะคู่ไขว้ โดยประกอบด้วยอุปกรณ์ทรานส์คอนดักเตอร์สองประเภทคือ อุปกรณ์ทรานส์คอนดักเตอร์แบบบวก(g_L, g_R) และอุปกรณ์ทรานส์คอนดักเตอร์แบบลบ($kg_{aL}, g_{aR}, g_{bL}, g_{bR}$) โดยสมมุติให้ $g_L = g_R = kg_{aL} = kg_{aR} = kg_{bL} = kg_{bR} = G$ เราจะสามารถหาความสัมพันธ์ระหว่างสัญญาณผลต่างแรงดันอินพุตและสัญญาณผลต่างแรงดันเอาต์พุตดังสมการ

$$V_{od} = \omega_u \int V_{id} dt \quad (6.1)$$

เมื่อ $\omega_u = G/C$, $V_{od} = V_{oL} - V_{oR}$ และ $V_{id} = V_{iL} - V_{iR}$ จากสมการที่(6.1) จะสามารถหาฟังก์ชันถ่ายโอนสัญญาณผลต่างของวงจรดังนี้

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (6.2)$$

นอกจากนี้เราสามารถความสัมพันธ์ระหว่างสัญญาณผลรวมแรงดันอินพุต $V_{ic} = (V_{iL} + V_{iR})/2$ และสัญญาณผลรวมแรงดันเอาต์พุต $V_{oc} = (V_{oL} + V_{oR})/2$ ได้ดังสมการ

$$V_{oc}^* + \left(\frac{2}{k}\right)\omega_u V_{oc} = \omega_u V_{ic} \quad (6.3)$$

จากสมการที่(5.3) เราสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณผลรวมของวงจรได้ดังนี้

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6.4)$$

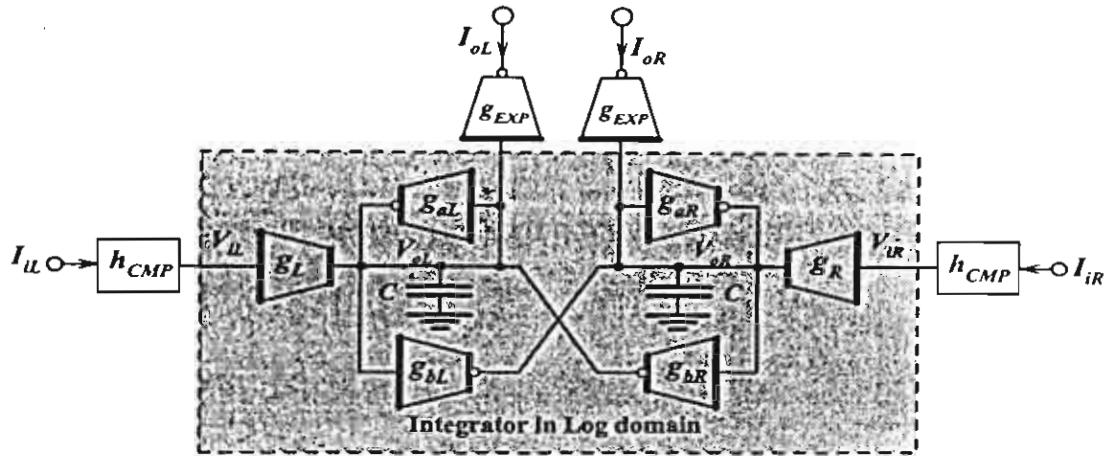
และจากสมการที่ (6.2) และสมการที่ (6.4) เราสามารถหาอัตราส่วนกำจัดผลรวม(common mode rejection ratio) ได้ว่า

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (6.5)$$

จากผลการวิเคราะห์โครงสร้างในรูปที่ 6.1 นั้นแสดงให้เห็นเป็นผลตอบสนองผลต่างและผลรวมซึ่งเป็นเชิงเส้นและอิสระต่อกัน ในหัวข้อถัดไปจะนำเสนอวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่สังเคราะห์จากวงจรต้นแบบในรูปที่ 6.1

6.2 วงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่เสนอ

จากเทคนิคที่เสนอในบทที่ 3 เราสามารถแปลงโครงสร้างของวงจรในรูปที่ 6.1 ให้เป็นวงจรกรองล็อกโดเมนได้ โดยการแทนทรานส์คอนดักเตอร์เชิงเส้นทุกตัวในรูปที่ 6.1 ด้วยทรานส์คอนดักเตอร์แบบพิเศษซึ่งกระแสเอาต์พุตแปรผันตามเอ็กโปเนนเชียลของผลต่างระหว่างแรงดันอินพุตและเอาต์พุตของทรานส์คอนดักเตอร์ และเพิ่มจึงบล็อกรวม h_{CMP} และบล็อกรวม g_{EXP} ที่อินพุตและเอาต์พุตของวงจรตามลำดับผลการแปลงดังรูปที่ 6.2



รูปที่ 6.2 ผลการแปลงโครงสร้างวงจรในรูปที่ 6.1 เป็นโครงสร้างของวงจรกรองลือกโดเมน

ทั้งนี้สมการฟังก์ชันถ่ายโอนของสัญญาณผลต่างวงจรในรูปที่ 6.2 ได้ดังสมการ

$$\frac{I_{od}(s)}{I_{id}(s)} = \left(\frac{I_{CMP}}{I_{EXP}} \right) \cdot H_{dm}(s) \quad (6.6)$$

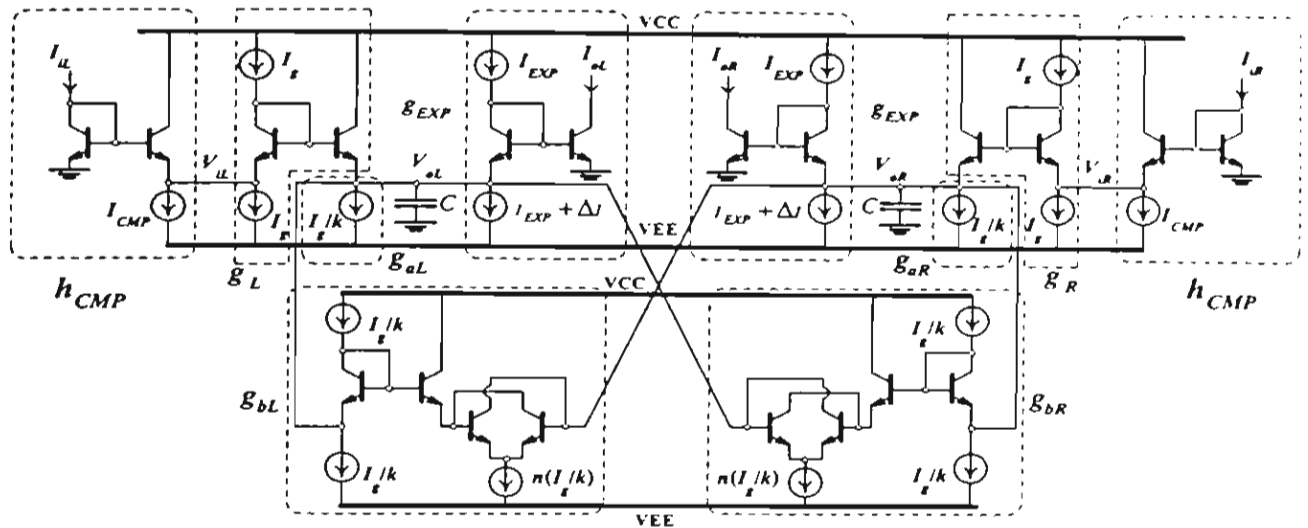
เมื่อ $\omega_u = I_g / CV_T$ และสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณโหมดร่วมของวงจรได้ว่า

$$\frac{I_{oc}(s)}{I_{ic}(s)} = \left(\frac{I_{CMP}}{I_{EXP}} \right) \cdot H_{cm}(s) \quad (6.7)$$

จากสมการที่(6.7) เราสามารถแสดงความสัมพันธ์ระหว่างกระแสไฟตรงอินพุตและกระแสไฟตรงเอาต์พุต ดังสมการ

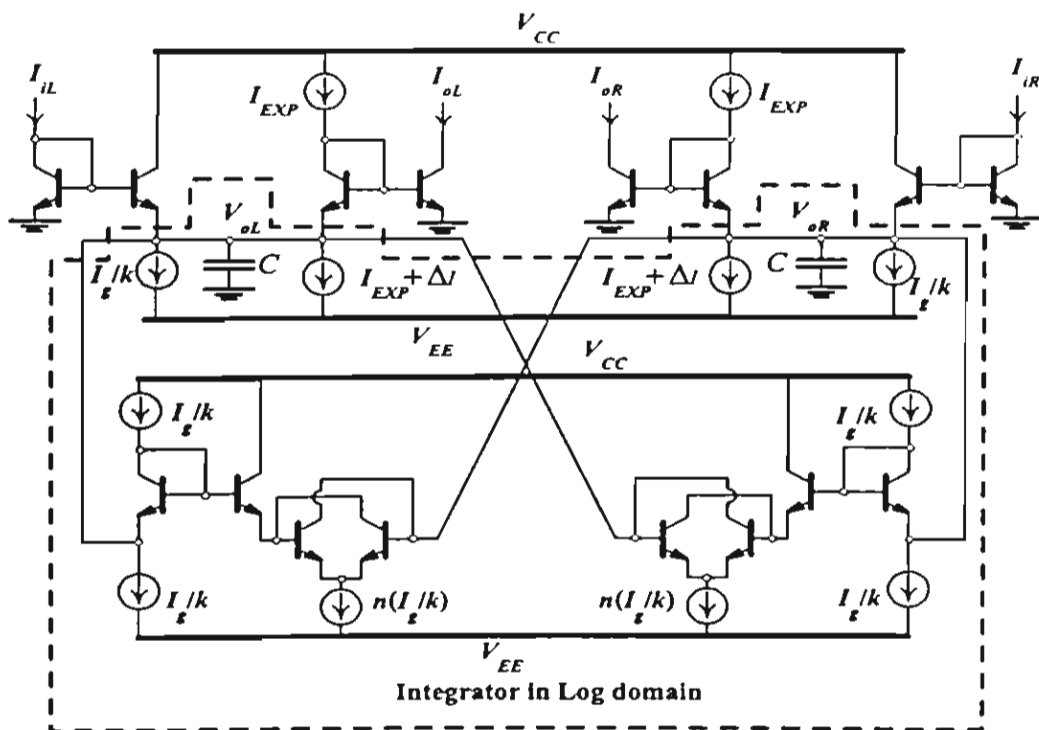
$$I_Y = \left(\frac{I_{CMP}}{I_{EXP}} \right)^{(k/2)} I_X \quad (6.8)$$

เมื่อ I_Y และ I_X คือกระแสไฟตรงอินพุตและกระแสไฟตรงเอาต์พุตตามลำดับ หากแทนบล็อกอุปกรณ์ทรานส์คอนดักเตอร์ทรานส์คอนดักเตอร์แบบพิเศษด้วยวงจรในรูปที่ 3.6, วงจร h_{CMP} และ g_{EXP} กรณีนี้อาจใช้ (ตารางที่ 3.1 และ ตารางที่ 3.2) และแทนลงในรูปที่ 6.2 จะได้วงจรกรองลือกโดเมนความถี่ต่ำผ่านอันดับสี่ดังรูปที่ 6.3



รูปที่ 6.3 วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่สร้างจากบล็อกไดอะแกรมในรูปที่ 6.2

ในกรณีพิเศษหากกำหนดให้ $I_{CMP} = I_{EXP} = I_g$ เราจะสามารถลดรูปวงจรรูปที่ 6.3 ลงได้ดังแสดงในรูปที่ 6.4



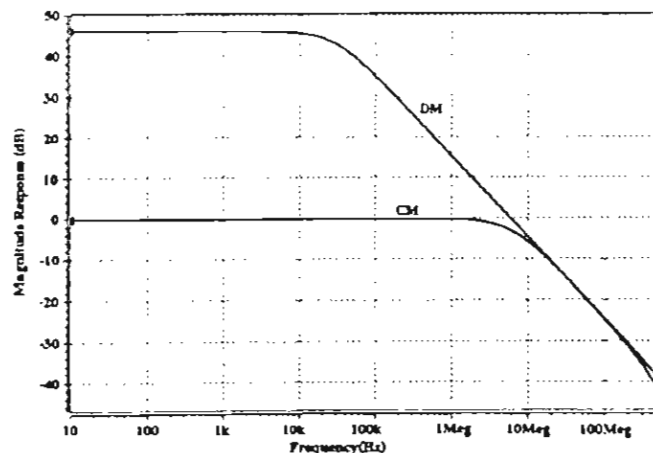
รูปที่ 6.4 วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่เสนอ

เราสามารถหาสมการฟังก์ชันถ่ายโอนของวงจรรีโกลโดเมนอินทิเกรเตอร์ในรูปที่ 6.4 ได้โดยการแทน $I_{CMP} = I_{EXP} = I_g$ ลงในสมการที่ (6.6) และ (6.7) ดังสมการ

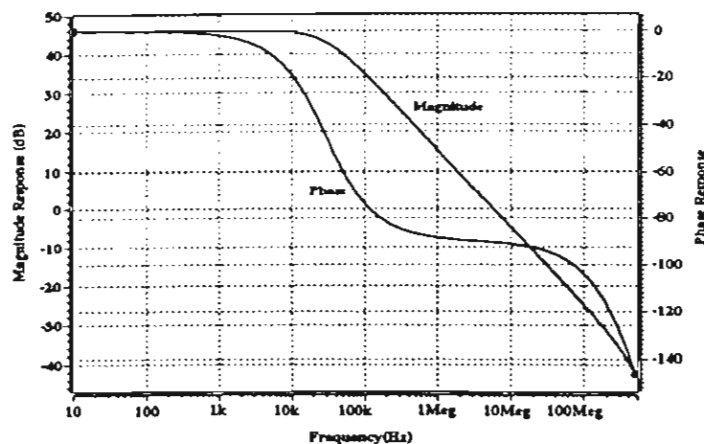
$$\frac{I_{od}(s)}{I_{id}(s)} = \frac{\omega_u}{s} \quad \text{และ} \quad \frac{I_{oc}(s)}{I_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6.9)$$

ทั้งนี้จะสามารถปรับค่าอัตราขยายไฟตรงของวงจรอินทิเกรเตอร์ในรูปที่ 6.4 อย่างละเอียด โดยการปรับกระแส ΔI 's ภายในบล็อกคลัสสัญญาณ ซึ่งจากสมการที่(6.9) จะพบว่าที่ความถี่เท่ากับ ศูนย์นั้น วงจรจะมีผลตอบสนองขนาดเท่ากับอนันต์ แต่จากผลการจำลองการทำงานของวงจรพบว่า ที่ความถี่เท่าศูนย์นั้นขนาดของผลตอบสนองเท่ากับ 46 dB เหตุเนื่องจากผลของ β ที่มีค่าจำกัด ของทรานซิสเตอร์

ผลจำลองการทำงานด้วยโปรแกรม HSPICE ด้วย HJ process parameters ($f_T = 27 \text{ GHz}$) โดยกำหนดให้ $V_{CC} = -V_{EE} = -1\text{V}$, $I_X = I_o = I_x = 100\mu\text{A}$, $k = 2$, $n = 4$ และ $C = 100\text{pF}$ ผลตอบสนอง ความถี่เชิงขนาดของสัญญาณผลต่างและสัญญาณผลรวมของวงจรในรูปที่ 6.4 เมื่อป้อนอินพุตเป็น แบบสมมูลเลขคณิตและทำการปรับให้วงจรมีอัตราขยายไฟตรงในโหมดผลต่างเท่ากับ 46 dB ผลตอบสนองความถี่เชิงขนาดของสัญญาณผลรวมดังรูปที่ 6.5 ซึ่งตรงดังสมการที่(6.9) และที่ผลตอบสนองผลต่างที่ $\omega_u (2 \cdot \pi \cdot (5.3 \text{ MHz}))$ ผลตอบสนองความถี่เชิงขนาดมีค่าเฟสเลื่อนเท่ากับ 88.9° ดังรูปที่ 6.6



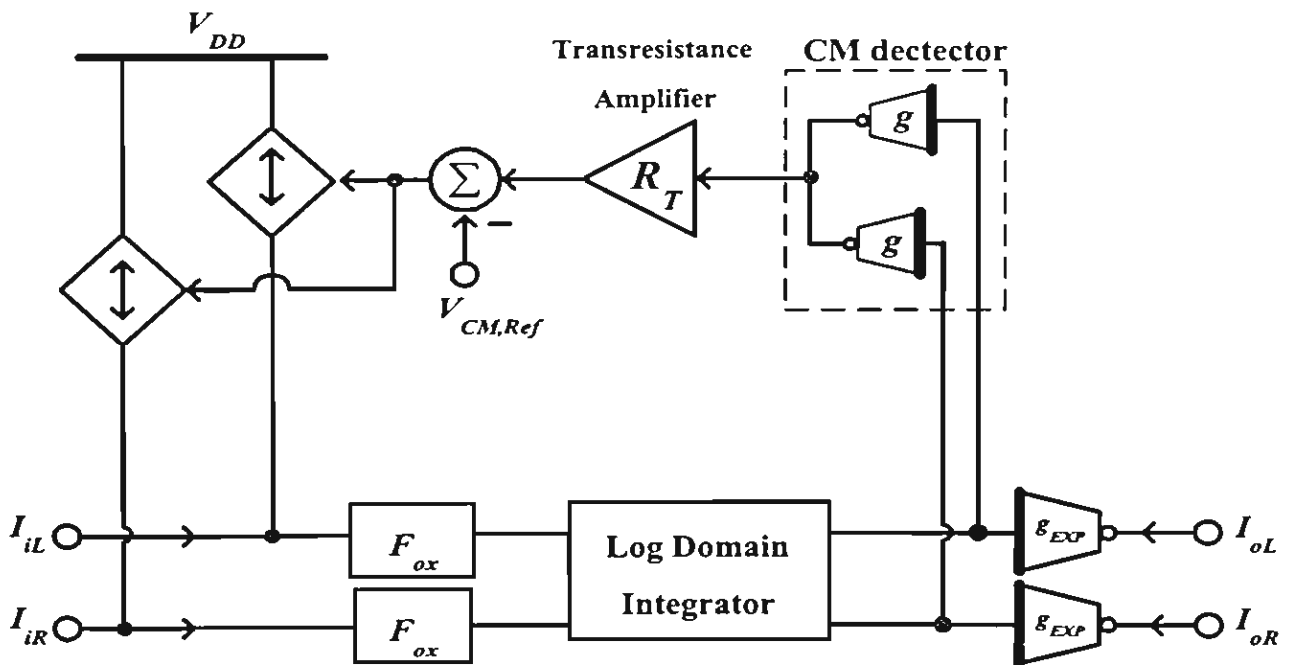
รูปที่ 6.5 ผลตอบสนองเชิงขนาดของสัญญาณผลรวมและสัญญาณผลต่าง



รูปที่ 6.6 ผลตอบสนองเชิงขนาดและเฟสของสัญญาณผลต่างของวงจร

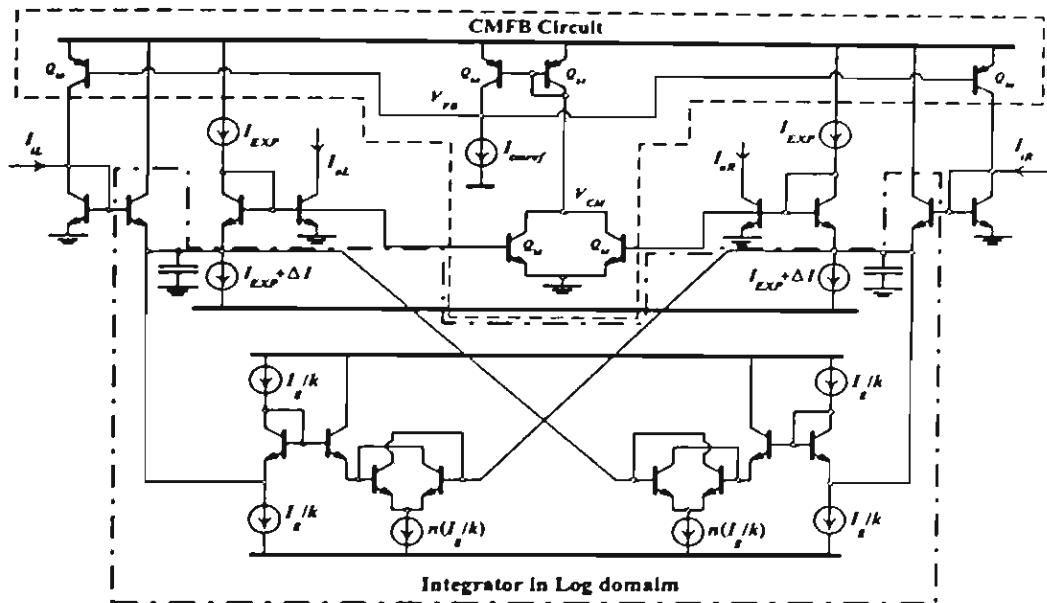
6.3 วงจรล็อกโดเมนอินทิเกรเตอร์ที่มีอัตราการจัดสัญญาณผลรวมสูง

ในทางปฏิบัติสัญญาณผลรวมของวงจรแบบผลต่างสองด้านอาจมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความเป็นอสมคติของสมมูลกระแสอินพุต ความไม่สมนัยของอุปกรณ์ (mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต (process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง ดังนั้นวงจรดังกล่าวจึงต้องการวงจรกำจัดสัญญาณผลรวมที่ไม่ต้องการ ซึ่งวงจรที่ทำหน้าที่ดังกล่าวก็คือ วงจรป้อนกลับสัญญาณผลรวม(Common mode feedback circuits) นั่นเอง และสำหรับวงจรอินทิเกรเตอร์ที่ได้เสนอในโครงงานวิจัยฉบับนี้ได้ใช้หลักการกำจัดสัญญาณโหมตรงมดงรูปที่ 6.7[43] โดยมีกลไกการทำงานกล่าวคือ เมื่อมีสัญญาณแรงดันปรากฏที่เอาต์พุตของอินทิเกรเตอร์ก็นำไปหาค่าสัญญาณผลรวมกระแสเอาต์พุตโดยบล็อกตรวจจับสัญญาณโหมตรงมดง(CM dector) จากนั้นค่าสัญญาณผลรวมกระแสเอาต์พุตที่ได้จะถูกขยายด้วยวงจรขยาย(transresistance amplifier) แล้วเอาต์พุตที่ได้ลบจากแรงดันอ้างอิง เพื่อนำแรงดันผลต่างไปควบคุมแหล่งกระแส(Voltage Control Current Source: VCCS) ที่ต่ออยู่ที่อินพุตของวงจรอินทิเกรเตอร์



รูปที่ 6.7 หลักการของวงจรกำจัดสัญญาณผลรวม

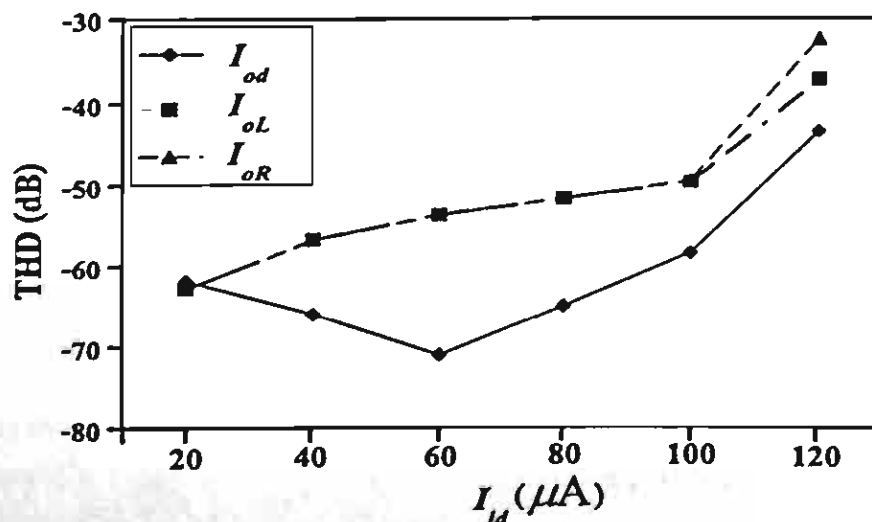
จากหลักการในรูปที่ 6.7 สามารถออกแบบวงจรป้อนกลับสัญญาณผลรวม



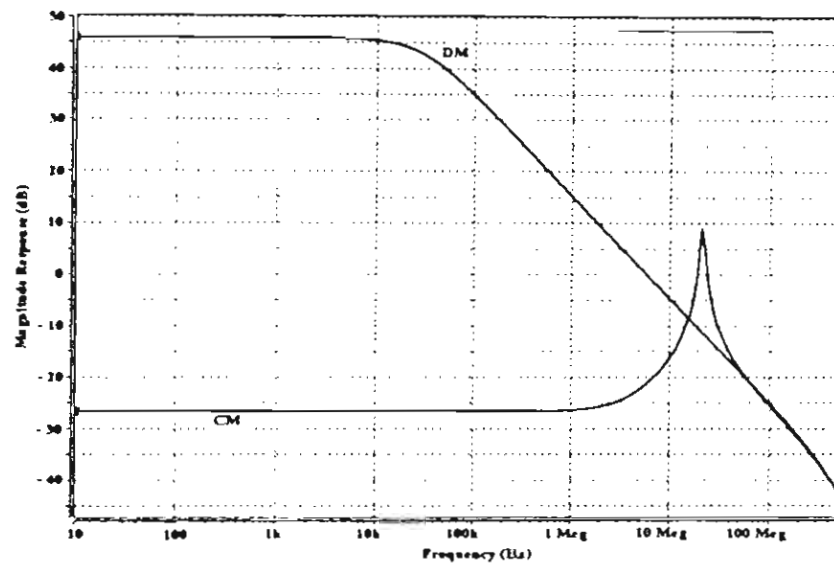
รูปที่ 6.8 วงจรล็อกโดเมนอินทิเกรเตอร์ที่มีค่าอัตราการจัดสัญญาณโหมคร่วมสูง

วงจรในรูปที่ 6.8 แสดงวงจรล็อกโดเมนอินทิเกรเตอร์ ที่ต่อรวมอยู่กับวงจรกำจัดสัญญาณผลร่วม(แสดงในกรอบสี่เหลี่ยมเส้นประ) ซึ่งอาศัยผลบวกของกระแสเอาต์พุตในการสร้างแรงดันผลร่วม(V_x) แล้วจึงป้อนกลับมาควบคุมแรงดันที่ขาอินพุตของทรานส์ซิสเตอร์อินพุต

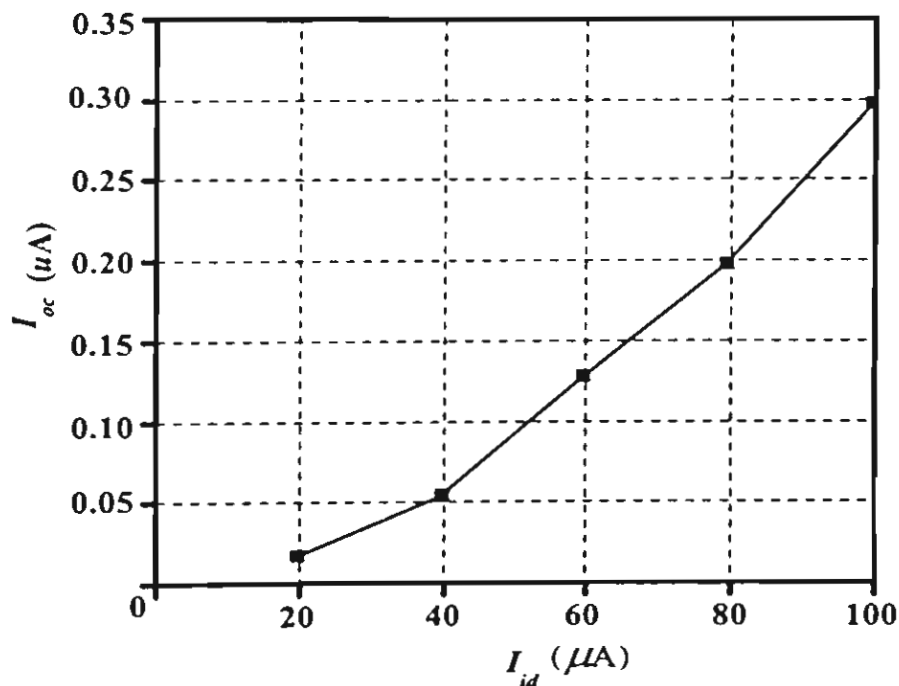
ผลจำลองการทำงานด้วยโปรแกรม HSPICE ด้วย HJ process parameters ($f_T = 27$ GHz) โดยกำหนดให้ $V_{CC} = -V_{EE} = -1V$, $I_x = I_o = I_g = 100\mu A$, $k = 2$, $n = 4$ และ $C = 100pF$ ค่าความเพี้ยนฮาร์โมนิครวมเมื่อต่อรวมกับวงจร CMFB ของวงจรในรูปที่ 6.8 ดังรูปที่ 6.9 สำหรับที่ขนาดของสัญญาณเท่ากับ $|i_{in}|/I_o = 0.6$ ค่าฮาร์โมนิครวมของ I_{oL} และ I_{oR} ที่ $\omega_u (2 \cdot \pi \cdot (5.3 \text{ MHz}))$ จะมีค่าเท่าเพียงประมาณ -54 dB แต่สำหรับ I_{od} จะมีค่าเพียง -72 dB เท่านั้น และผลตอบสนองความถี่ของสัญญาณผลต่างและสัญญาณผลรวมของวงจรในรูปที่ 6.8 ดังรูปที่ 6.10



รูปที่ 6.9 ค่าฮาร์โมนิครวม



รูปที่ 6.10 ผลตอบสนองเชิงขนาดของสัญญาณผลรวมและสัญญาณผลต่าง



รูปที่ 6.11 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุตของวงจรรูปที่ 6.8

6.4 สรุปผลจำลองการทำงาน

จากผลการจำลองการทำงานของวงจรล็อกไดเมนอินทิเกรเตอร์ แสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานที่ความถี่สูงมากได้เป็นอย่างดี และมีผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างไม่ขึ้นต่อกัน และวงจรกำจัดสัญญาณผลรวมที่เสนอเมื่อต่อร่วมกับวงจรอินทิเกรเตอร์ที่เสนอส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูง

บทที่ 7

สรุป

7.1 สรุปผลการวิจัย

วงจรรอสล็อกโดเมนผลต่างสองด้านเป็นวงจรที่กำลังได้รับความสนใจอย่างมาก เนื่องจากวงจรผลิตสัญญาณเอาต์พุตที่มีความเพี้ยนต่ำมากและทนทานต่อสัญญาณรบกวนมากขึ้น ซึ่งได้มีผู้เสนอไว้หลายวงจรด้วยกันดังได้ยกตัวอย่างไว้ในบทที่ 5 ซึ่งในบทความที่เสนอได้แสดงให้เห็นไว้เฉพาะความสัมพันธ์ระหว่างสัญญาณผลต่างอินพุตและสัญญาณผลต่างเอาต์พุตซึ่งเป็นเชิงเส้นเท่านั้น ในโครงการวิจัยฉบับนี้จึงได้วิเคราะห์ผลตอบสนองของสัญญาณผลรวม ซึ่งพบว่าวงจรรอสล็อก-โดเมนอินทิเกรเตอร์ที่มีโครงสร้างดังในรูปที่ 5.3 มีสัญญาณผลรวมเป็นคำตอบของสมการเชิงอนุพันธ์ไม่เป็นเชิงเส้นและไม่สามารถหาคำตอบทั่วไปของสมการดังกล่าวได้ และยังพบอีกว่าขนาดของสัญญาณผลรวมก็แปรผันตามขนาดของสัญญาณผลต่างอย่างไม่เป็นเชิงเส้นอีกด้วย ซึ่งในทางปฏิบัติสัญญาณผลรวมจะถูกกำหนดมีขนาดที่เหมาะสม เพื่อให้วงจรมีคุณสมบัติบางประการ อาทิ ย่านการแกว่งของสัญญาณอินพุตและเอาต์พุตสูงที่สุด แต่เนื่องจากพฤติกรรมของสัญญาณผลรวมที่ได้กล่าวในข้างต้นทำให้ไม่สามารถกำหนดขนาดของสัญญาณผลรวมที่เหมาะสมสำหรับวงจรดังกล่าวได้

โดยเฉพาะในการบีบสัญญาณแบบเรขาคณิต ซึ่งมีข้อดีคือช่วยให้วงจรมีความสามารถรับสัญญาณอินพุตที่มีขนาดใหญ่กว่ากระแสไบแอสได้ จากการวิเคราะห์ห้้นวงจรตัวอย่างในบทที่ 5 ที่ใช้เทคนิคการบีบสัญญาณดังกล่าวพบว่าสัญญาณผลรวมเอาต์พุตมีขนาดที่แปรผันไปตามขนาดของสัญญาณผลต่างอินพุตและขนาดของสัญญาณผลต่างเอาต์พุต ในกรณีที่สัญญาณอินพุตมีขนาดใหญ่ซึ่งไม่เป็นปัญหาสำหรับวงจรที่อาศัยเทคนิคการบีบสัญญาณแบบดังกล่าว แต่กลับส่งผลให้สัญญาณผลรวมเอาต์พุตมีขนาดใหญ่อาจจนส่งผลให้อุปกรณ์ภายในวงจรเปลี่ยนจุดทำงาน (operating point) ไปจนทำให้วงจรไม่สามารถทำงานอย่างถูกต้องได้

จากการวิเคราะห์สัญญาณผลรวมของวงจรตัวอย่างในบทที่ 5 ได้ทำการพิสูจน์ผลการวิเคราะห์ด้วยการทำงานระหว่างโปรแกรม Hspice เปรียบเทียบกับโปรแกรม simulink ซึ่งจากรูปที่ 5.14 ถึงรูปที่ 5.17 แสดงจะพบขนาดของ I_{∞} มีได้จากโปรแกรมทั้งสองมีขนาดใกล้เคียงกันและมีขนาดใหญ่และจากรูปที่ 5.18 และรูปที่ 5.19 แสดงให้เห็นว่าขนาดของ I_{∞} มีขนาดใหญ่ขึ้นตามขนาดของสัญญาณผลต่างอินพุต ซึ่งตรงกับสมมุติฐานที่ได้จากสมการที่ได้ทำการวิเคราะห์

ในโครงการวิจัยจึงได้เสนอวงจรรอสล็อกโดเมนในโหมดผลต่างที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น จากผลการวิเคราะห์แสดงให้เห็นอย่างชัดเจนว่าวงจรมีผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างเป็นอิสระจากกัน ผลการจำลองการทำงานของวงจรรอสล็อกโดเมนอินทิเกรเตอร์แสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานที่ความถี่สูงมากได้เป็นอย่างดี ในทางปฏิบัติสัญญาณผลรวมของวงจรจะมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความไม่เป็น

อุดมคติของสมมูลกระแสอินพุต ความไม่สมนัยของอุปกรณ์(mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต(process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง จึงต้องมีวงจรที่คอยกำจัดสัญญาณผลรวมที่เกิน ในโครงการวิจัยจึงได้เสนอวงจรกำจัดสัญญาณผลรวมสำหรับวงจรอินทิเกรเตอร์ดังกล่าว โดยเมื่อต่อร่วมกับวงจรอินทิเกรเตอร์ที่เสนอส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูงและจากผลการวัดค่าความเพี้ยนของสัญญาณเอาต์พุตแต่ละข้างของวงจรอินทิเกรเตอร์ที่ได้เสนอพบว่ามีค่าต่ำ และค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก ซึ่งแตกต่างจากวงจรในบทที่ 5 เนื่องจากตัวอย่างของวงจรอินทิเกรเตอร์ดังกล่าวมีค่าความเพี้ยนของสัญญาณเอาต์พุตในแต่ละข้างสูงมาก(THD มีค่าที่เกินกว่า 1% หรือ - 40 dB) แต่กลับมีค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก จึงสามารถสรุปได้ว่าวงจรอินทิเกรเตอร์ในบทที่ 5 สัญญาณเอาต์พุตแบบไม่สมมูลย์เลขคณิตถึงแม้จะป้อนอินพุตเป็นแบบสมมูลย์เลขคณิตก็ตาม แต่วงจรอินทิเกรเตอร์ที่ได้เสนอในโครงการวิจัยจะให้เอาต์พุตออกมาแบบสมมูลย์เลขคณิต เมื่อป้อนสัญญาณอินพุตเป็นแบบสมมูลย์เลขคณิต ซึ่งสมมูลย์แบบเลขคณิตสามารถเรียกอีกชื่อหนึ่งซึ่งเป็นที่รู้จักว่า balanced จึงสามารถสรุปได้ว่า ตัวอย่างวงจรอินทิเกรเตอร์ที่ในบทที่ 5 นั้นเป็นวงจรอินทิเกรเตอร์แบบผลต่างสองด้าน(Fully differential log domain integrator) และวงจรที่เสนอในบทที่ 6 เป็นวงจรอินทิเกรเตอร์แบบสมมูลย์ผลต่างสองด้าน(Fully balanced log domain integrator) นั้นเอง

7.2 ข้อเสนอแนะสำหรับวิจัยในอนาคต

ในโครงการวิจัยฉบับได้เสนอวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน ที่มีผลตอบสนองของสัญญาณผลรวมเป็นเชิงเส้น และมีค่าอัตรากำจัดผลรวมสูง ซึ่งยังสามารถนำวงจรดังกล่าวมาทำการปรับปรุงและพัฒนาเพิ่มเติมได้อีก อาทิเช่น

1. การปรับปรุงวงจรให้สามารถสร้างได้จากทรานซิสเตอร์ไบโพลาร์ที่มีอยู่ในเทคโนโลยี CMOS เนื่องจากเทคโนโลยีดังกล่าวมีราคาถูก
2. การนำโครงสร้างของวงจรอินทิเกรเตอร์ที่ได้เสนอไว้ในโครงการวิจัยมาดัดแปลงโดยใช้ MOS ทรานซิสเตอร์ที่ทำงานในย่าน weak inversion ซึ่งจะทำให้วงจรที่กินกำลังต่ำมาก ซึ่งนำไปใช้กับระบบที่ต้องการวงจรกรองที่มีค่าความถี่ตัดย่านความถี่เสียง
3. การศึกษาและวิเคราะห์ผลของสัญญาณรบกวนของวงจร
4. นำเอาวงจรอินทิเกรเตอร์ดังกล่าวมาออกแบบเป็นวงจรกรอง เพื่อนำไปประยุกต์ใช้กับวงจรในส่วนหน้า(front end) ภาครับของเส้นใยแก้วนำแสง

เอกสารอ้างอิง

1. C. C. Enz and E. A. Vittoz, "CMOS low power analog circuit design," in *Emerging Technologies*, Tutorial for 1996 *IEEE International Symposium Circuit & Systems*, R.Cavin and W.Lui, Eds., IEEE Service Center, Piscataway, NJ, ch.1.2, pp 79-133, 1996.
2. F. R. Graells, "VLSI CMOS Subthreshold Log Companding Analog Circuit Techniques for Low Voltage Application," Ph.D. Thesis University of Politecnica de Catalunya, Spain, 2001.
3. A. A. El-Adawy and A. M. Soliman, "A Low Voltage Single Input Class AB Transconductor with Rail to Rail Input Range," *IEEE Trans. Circuits and Systems-II*, Vol. 47, No. 2, pp. 236-242, Feb. 2000.
4. J. F. Duque - Carrillo, J. L. Alusin, G. Torelli, J. M. Valverde and M. A. Dominguez, "1-V Rail to Rail operational amplifier in Standard CMOS Technology," *IEEE J. Solid State Circuit*, Vol. SC-35, No.1, pp. 33-34, Jan. 2000.
5. C. Lin and M. Ismail, "Robust Design of LV/LP Low distortion CMOS Rail to Rail input stage," *Journal of Analog integrated circuit and signal processing*, Kluwer Academic Publishers, Vol. 21, pp. 153-161, 1999.
6. K. J. deLangen and J. H. Huising, "Compact Low - Voltage Low – Power Efficient operational amplifier Cells for VLSI," *IEEE J. Solid State Circuit*, Vol. SC-31, No.10, pp. 1482-1496, Oct. 1998.
7. G. Ferri, W. Sansen and V. Peluso, " A Low Voltage Fully Differential Constant Gm Rail to Rail CMOS Operational Amplifier," *Journal of Analog Integrated Circuit and signal processing*, Kluwer Academic Publishers, Vol. 16, pp. 5-15, 1998.
8. G. Xu, S. H. K. Embabi, P. Hao and E. Sanchez - Sinencio, "A Low Voltage Fully Differential Nested Gm Capacitance amplifier: Analysis and design," in *Proc. IEEE International Symposium Circuit & Systems*, pp. 606-609, 1999.
9. S. Setty and C. Toumazou, "N Folded Cascode Technique for High Frequency Operation of Low Voltage Opamp," *Electron. Letts.*, vol.32, No.11, pp. 955-956, May. 1996.
10. J. Shin, I. Chung and H. Min, "A New Charge Pump Without Degradation in Threshold Voltage Due to Body Effect," *IEEE J. Solid State Circuit*, vol. SC-35, No.8, pp. 1227-1230, Aug. 2000.

11. A. Durham, W. Redman-White, J. Hughes, "Circuit architectures for high linearity monolithic continuous time filtering," *IEEE Trans. Circuits and Systems-II*, vol. 39, pp. 651-657, Sep. 1992.
12. M. Banu and Y. Tsividis, "An Elliptical Continuous time CMOS filter with on chip automatic tuning," *IEEE J. Solid State Circuit*, vol. SC-21, No.1, pp. 15-29, Feb. 1986.
13. M. Banu, Y. Tsividis and J. Khoury "Continuous time MOSFET – C filter in VLSI," *IEEE Trans. Circuits and Systems-II*, vol. 33, pp. 125-139, Fed. 1986.
14. U.K. Moon, " Linear Improvement Technique for CMOS continuous time filters," Ph.D. thesis University of Illinois at Urbana-Champaign , 1994
15. E.Sanchez – Sinencio and J.S. Martinez, "CMOS Transconductance Amplifier, architectures and active filter tutorial," *IEE Proc.- Circuits Devices Syst.*, vol. 147, No. 1, pp. 406 – 416, Feb. 2000
16. J.E. Kardontchik, "Introduction to the design of transconductor capacitor filters," Kluwer Academic publishers, 1992
17. P. G. Fontollet, "Telecommunication Systems," Chapter 6, Artech House, 1986
18. Y.P Tsividis, V. Gopinathan, L. Toth, "Combandig in signal processing", *Electron. Letts.*, vol.26, No.17, pp. 1331 – 1332, Aug. 1990.
19. L. W. Couch II, "Digital and Analog Communication systems", Chapter 3, Prentice Hall, 1993
20. J. Mulder, Wouter A. Serdijn, Albert C. van der Woerd and Arthur H.M. van Roermund, "Dynamic Translinear and Log – Domain Circuit *Analysis and Synthesis*," Kluwer Academic Publishers, 1999
21. R.W. Adams, "Filtering in the Log domain," Presented at 63 rd AES Conference, New York, May 1979, Preprint 1470.
22. E. Seevinck, "Combanding current mode integrator: A new circuit principle for continuous time monolithic filters," *Electron. Letts.*, vol.26, pp. 2046 – 2047, Nov. 1990.
23. D.R. Frey, "Log domain filtering: approach to current mode filtering," *IEE Proc.G.*, vol. 140, pp. 406 - 416, Dec. 1993
24. D.R. Frey, "Exponential State Space Filters: A Generic Current Mode Design Strategy," *IEEE Trans. Circuits and Systems-II*, vol. 43, pp. 34-42, Jan. 1996.
25. D.R. Frey, "State Space Synthesis and Analysis of Log Domain Filters," *IEEE Trans. Analog and digital signal processing*, vol. 45, No. 9, pp. 1205-1211, Sep. 1998.

26. D. Perry and G.W. Robert, "The design of Log domain filters based on the operational simulation of LC ladder," *IEEE Trans. Circuits and Systems-II*, vol. 43, No.11, pp. 763-774, Nov. 1996.
27. D. Perry and G.W. Robert, "Very High Frequency Log domain Bandpass Filters," *IEEE Trans. Analog and digital signal processing*, vol. 45, No. 9, pp. 1188-1198, Sep. 1998.
28. G.W. Robert, "Design and Analysis of Integrator Based Log Domain filter circuit," Kluwer Academic Publishers, 2000
29. E.M. Drakakis, A.J. Payne and C. Toumazou, "Log Domain Filtering and the Bernoulli Cell," *IEEE Trans. Fundamental Theory and applications*, vol. 46, No.5, pp. 559-571, May. 1999.
30. J. Mahatthanakul and C. Toumazou, "Modular Log Domain Filters Based upon Linear Gm – C Filter Synthesis," *IEEE Trans. Fundamental Theory and applications*, vol. 46, No.12, pp. 1421-1430, Dec. 1999.
31. J. Mahatthanakul, " High Frequency, Low Distortion Current Mode Filters," Ph.D. thesis Imperial college of the university of London, 1998
32. D.R. Frey and Y.P. Tsvividis "Syllabically companding log domain filter using biasing," *Electron. Letts.*, vol.33, No.18, pp. 1506 – 1507, Aug. 1997.
33. J. Mahatthanakul and C. Toumazou, "Modular Log Domain," *Electron. Letts.*, vol.33, pp. 1330 – 1331, June. 1997.
34. R. Schaumann, M.S. Ghausi and K.R. Laker, " Design of Analog Filters," Prentice Hall, Englewood Cliffs, New Jersy,1990
35. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, No.12, pp. 1968-1978, Dec. 1998.
36. M. Punzenberger, and C. C. Enz, "A compact lowpower BiCMOS log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-33, No.7, pp. 1123-1129, July. 1998.
37. C. C. Enz, M. Punzenberger, and D.Python, "Low - voltage log-domain filter processing in CMOS and BiCMOS," *IEEE Trans. Circuits and Systems-II*, vol. 46, No.3, pp. 279 - 289, March. 1999.
38. D.R. Frey and A.T. Tola, "A State Space Formulation for Externally Linear Class AB Dynamic Circuits," *IEEE Trans. Analog and digital signal processing*, vol. 46, No. 3, pp. 306-314, Mar. 1999

39. Ezz I. El – Masry and J. Wu, "Fully Differential Class AB Log Domain Integrator," *Journal of Analog integrated circuit and signal processing*, Kluwer Academic Publishers, vol. 25, pp. 35-46, 2000.
40. J E. Seevinck, "Analysis and Synthesis of translinear Integrated Circuits," ELSEVIER, 1988
41. F.B. Hillberbrand, " Advanced calculus for application," Prentice – Hall , Englewood Cliffs, 1976
42. B. Nauta," Analog CMOS Filters for Very High Frequencies," Kluwer Academic Publishers, 1993
43. P.R. Gray , P.J. Hurst, S.H. Lewis and R.G. Meyer, " Analysis and Design of Analog Integrated circuit," Fourth Edition, New York: John Wiley & Sons, 2001

ผลงานที่ได้จากการวิจัย

1. ผลการวิเคราะห์สัญญาณโหมตร่วมของวงจรล็อกโดเมนอินทิเกรเตอร์ของโครงสร้างต่างๆ ที่ถูกเคยเสนอก่อนหน้านี้ ซึ่งไม่เคยมีผู้เสนอไว้ก่อน
2. โครงสร้างใหม่ของวงจรล็อกโดเมนอินทิเกรเตอร์ที่มีผลตอบสนองที่เป็นเชิงเส้นที่เป็นที่ต้องการอย่างมากในระบบที่ต้องการความแม่นยำที่ต่ำมากและทนต่อสัญญาณโหมตร่วม
3. บทความทั้งในและต่างประเทศดังนี้

- [1] Y. Piputthawutchai and J. Mahattanakul, " Synthesis linear filter based upon non linear transconductor ," *Proc. IEEE Colloquim On Active Filter Circuits Theory and Design*, Thailand Chapter, KMIL, Oct. 2000.
- [2] Y. Piputthawutchai and J. Mahattanakul, " Fully Balanced Log Domain Integrator," *Proc. IEEJ International Analog VLSI Workshop, Bangkok, Thailand*, pp. 178-181, May 2001.
- [3] Y. Piputthawutchai and J. Mahattanakul, " High CMRR Fully differential Log Domain Integrator," 24th Conference of Electrical Engineering of Thailand, KMITL, Nov. 2001.
- [4] J. Mahattanakul and Y. Piputthawutchai, " Fully differential Log – domain Integrator with Osthogonal Common – mode and Differential mode Response," *ISCAS 2003*, pp. I553 – I556, Bangkok, Thailand, May. 2003

ภาคผนวก

วิธีการสังเคราะห์วงจรกรองเชิงเส้นจากอุปกรณ์ทรานส์คอนดักเตอร์แบบไม่เชิงเส้น

Method for synthesizing linear filters from non-linear transconductors

จิรายุทธ มหัทธนกฤต และ อุทรา นทีพัฒน์วิรัช

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร

51 หมู่ 1 ถนนเชื่อมสัมพันธ์ หนองจอก กรุงเทพฯ 10530

โทร (02)988-3655 ต่อ 211 โทรสาร (02) 988-3655 ต่อ 239 E-mail: jirayut@mut.ac.th

บทคัดย่อ

บทความนี้ได้นำเสนอวิธีการสังเคราะห์วงจรกรองเชิงเส้นจากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เชิงเส้น วิธีการนี้มีประโยชน์มากเนื่องจากจะทำให้เราสามารถแปลงวงจรกรองแบบ $Gm-C$ แบบมาตรฐานให้กลายเป็นวงจรกรองแบบ ELIN ที่สามารถกรองสัญญาณแบบเป็นเชิงเส้นได้

Abstract

A novel method for synthesizing linear filters from different kinds of non-linear transconductors is proposed. The method is particularly useful since it allows the traditional $Gm-C$ filter structures to be transformed into the ELIN type circuits, e.g. log-domain and instantaneous companding filters, which are linear in their filtering function.

1. คำนำ

เป็นที่ทราบกันดีว่าวงจรกรอง $Gm-C$ เป็นวงจรกรองรวม (integrated filter) สำหรับประมวลสัญญาณความถี่สูงที่ได้รับความนิยมมากที่สุดในปัจจุบัน อย่างไรก็ตามปัญหาที่สำคัญของวงจรกรองประเภทนี้คือความไม่เป็นเชิงเส้นของการประมวลสัญญาณอันเนื่องมาจากความไม่เป็นเชิงเส้นของอุปกรณ์ทรานส์คอนดักเตอร์ที่ใช้ในวงจร แม้ในปัจจุบันนี้จะสามารถสร้างอุปกรณ์ทรานส์คอนดักเตอร์ที่มีความเป็นเชิงเส้นสูงได้จากทรานซิสเตอร์ประเภทมอสเฟต (MOSFET) แต่สำหรับอุปกรณ์ทรานส์คอนดักเตอร์ที่สร้างจากทรานซิสเตอร์ประเภทไบโพลาร์ (BJT) นั้นโดยธรรมชาติแล้วไม่สามารถทำให้มีความเป็นเชิงเส้นที่ดีได้

ในระยะไม่กี่ปีมานี้วงจรกรองการคอมแพนดิงแบบหนึ่ง (instantaneous companding filter) เป็นวงจรกรองที่ได้รับความนิยมเป็นอย่างมาก [1-6] โดยได้มีการแสดงให้เห็นว่าโดยใช้เทคนิคการคอมแพนดิงแบบหนึ่ง (instantaneous companding technique) เราสามารถสร้างวงจรกรองสัญญาณที่เป็นเชิงเส้นได้จากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เป็นเชิงเส้น [6] อีกทั้งมีคำคิดเห็นฮาร์โมนิกรวมของ

สัญญาณค่า วงจรกรองการคอมแพนดิงแบบหนึ่งประเภทที่ได้รับความนิยมมากได้แก่ วงจรกรองแบบล็อกโดเมน (log-domain filter) หรือที่บางครั้งเรียกว่าวงจรกรองแบบทรานส์ลิเนียร์พลวัต (dynamic translinear filter)

วิธีการสังเคราะห์วงจรกรองการคอมแพนดิงแบบหนึ่งที่เป็นที่นิยมวิธีหนึ่งคือวิธีการสังเคราะห์ปริภูมิสเปซแบบเอ็กซ์โปเนนเชียล (exponential state-space) [2] อย่างไรก็ตามวิธีการสังเคราะห์ดังกล่าวจะต้องใช้การแปลงเมตริกซ์ที่ค่อนข้างยุ่งยากซับซ้อนและไม่เหมาะกับการนำมาใช้ออกแบบวงจรกรองอันดับสูง ๆ ในทางปฏิบัติ วิธีการสังเคราะห์วงจรกรองการคอมแพนดิงแบบอื่น ๆ เช่น วิธีสังเคราะห์โดยอาศัยวงจรกรองคั่นแบบที่มีโครงสร้างประกอบด้วยขดลวดเหนี่ยวนำและตัวเก็บประจุที่คั่นแบบขั้นบันได (LC Ladder) วิธีที่ได้เสนอใน [3] แต่วิธีดังกล่าวยังมีปัญหา เนื่องจากวงจรคั่นแบบโดยปกติจะมีค่าอัตราขยายทางแรงดันไฟฟ้าตรง (dc gain) น้อยกว่าหนึ่งเสมอ ทำให้วงจรที่ได้จากการสังเคราะห์ด้วยวิธีดังกล่าวไม่สามารถกำหนดค่าอัตราขยายไฟฟ้าจึงมีค่าอัตราขยายน้อยกว่าหนึ่งเช่นกัน กับวงจรคั่นแบบ

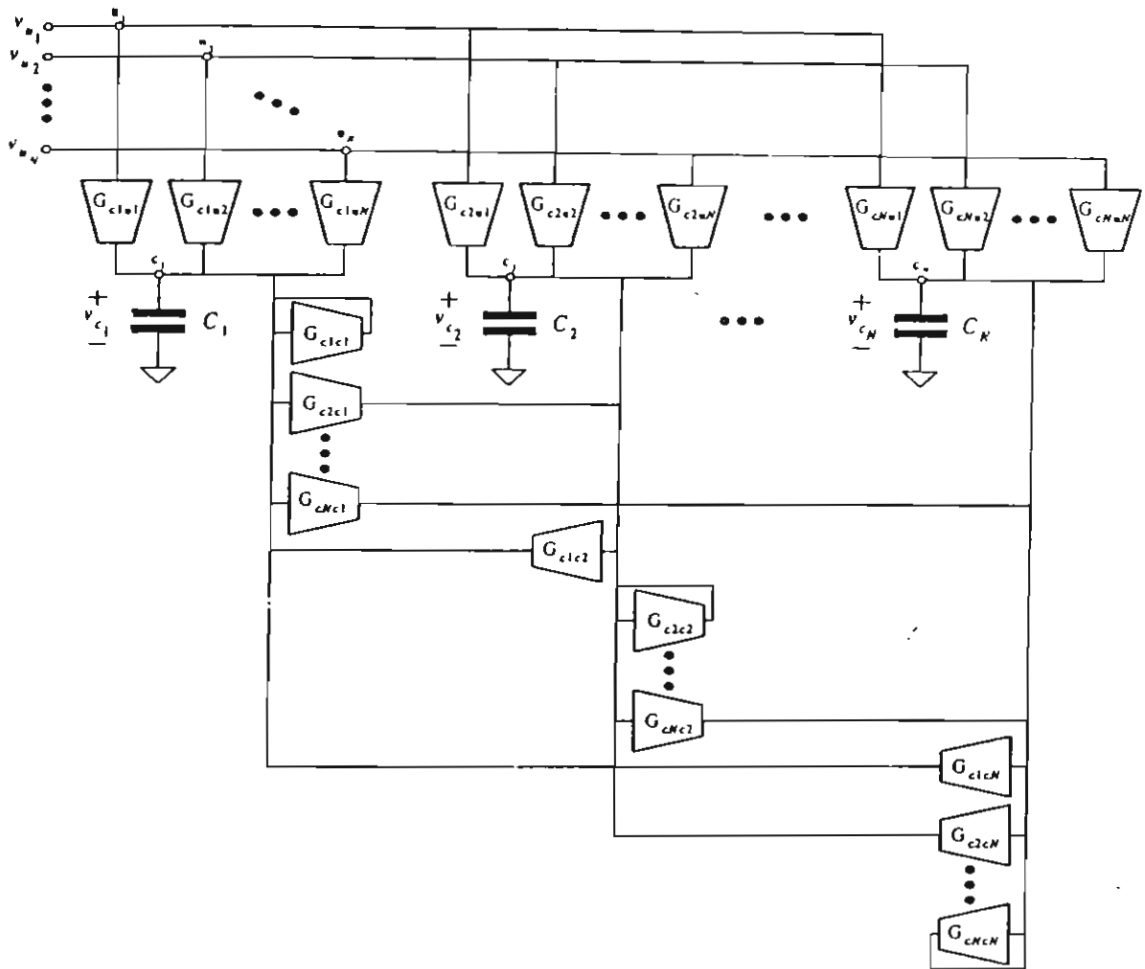
2. ทฤษฎี

โดยทั่วไปเราสามารถแสดงระบบเชิงเส้นแบบไม่แปรเปลี่ยนตามเวลา (linear time-invariant system) ในปริภูมิสถานะ (state space) ได้ด้วยสมการ

$$\dot{x} = Ax + Bu \quad (1)$$

โดย เวกเตอร์ $x = [x_1 \ x_2 \ \dots \ x_N]^T$ คือเวกเตอร์สถานะที่ประกอบไปด้วยตัวแปรสถานะ (state variable) จำนวน N ตัวแปร u คืออินพุต เวกเตอร์ขนาด $1 \times n$ A คือเมตริกซ์ของระบบ (system matrix) ขนาด $N \times N$ และ B คืออินพุตเมตริกซ์ขนาด $N \times N$ วงจรกรอง $Gm-C$ แบบเชิงเส้น

เราสามารถใส่สมการที่ (1) ในการอธิบายวงจรกรองเชิงเส้นแบบ $Gm-C$ อันดับ N ในรูปที่ 1 โดยกำหนดให้ตัวแปรสถานะคือแรงดันที่ตกคร่อมตัวเก็บประจุทุกตัวได้ดังนี้



รูปที่ 1 แสดงวงจรกรอง Gm-C แบบเชิงเส้น

$$\dot{v}_c(t) = \omega_A v_c(t) + \omega_B v_u(t) \text{ หรือ}$$

$$\begin{bmatrix} \dot{v}_{c1}(t) \\ \dot{v}_{c2}(t) \\ \vdots \\ \dot{v}_{cN}(t) \end{bmatrix} = \begin{bmatrix} \omega_{A11} & \omega_{A12} & \cdots & \omega_{A1N} \\ \omega_{A21} & \omega_{A22} & \cdots & \omega_{A2N} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{AN1} & \omega_{AN2} & \cdots & \omega_{ANN} \end{bmatrix} \begin{bmatrix} v_{c1}(t) \\ v_{c2}(t) \\ \vdots \\ v_{cN}(t) \end{bmatrix} + \begin{bmatrix} \omega_{B11} & \omega_{B12} & \cdots & \omega_{B1N} \\ \omega_{B21} & \omega_{B22} & \cdots & \omega_{B2N} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{BN1} & \omega_{BN2} & \cdots & \omega_{BNN} \end{bmatrix} \begin{bmatrix} v_{u1}(t) \\ v_{u2}(t) \\ \vdots \\ v_{uN}(t) \end{bmatrix} \quad (2)$$

โดยเครื่องหมายจุดบนตัวแปรแสดงอนุพันธ์เมื่อเทียบกับเวลา (time derivative) และ

$$\omega_{Ajk} = \frac{Gm_{c_j c_k}}{C_j} \quad \omega_{Bjk} = \frac{Gm_{c_j u_k}}{C_j} \quad (3)$$

โดย $Gm_{c_j c_k}$ แสดงค่าทรานส์คอนดักแตนซ์ (transconductance) ของ ทรานส์คอนดักเตอร์ (transconductor) เชิงเส้น $G_{c_j c_k}$ ที่มีอินพุตและเอาต์พุตเทอร์มินัลต่อกับโหนด c_k และโหนด c_j ตามลำดับ ในทำนองเดียวกัน $Gm_{c_j u_k}$ คือค่าทรานส์คอนดักแตนซ์ของทรานส์คอนดักเตอร์เชิงเส้น $G_{c_j u_k}$ ที่มีอินพุตและเอาต์พุตเทอร์มินัลต่อกับโหนด u_k และโหนด c_j ตามลำดับ ถ้าเราทำการแปลงลาปลาซ (Laplace transform) สมการที่ (2) และทำการจัดรูปเมทริกซ์ที่ได้เราจะได้

$$v_c(s) = H(s) v_u(s) \text{ หรือ}$$

$$\begin{bmatrix} V_{c1}(s) \\ V_{c2}(s) \\ \vdots \\ V_{cN}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \begin{bmatrix} V_{u1}(s) \\ V_{u2}(s) \\ \vdots \\ V_{uN}(s) \end{bmatrix} \quad (4)$$

โดย

$$H(s) = (sI - \omega_a)^{-1} \omega_b \quad (5)$$

ถ้ากำหนดให้

$$x(t) \leftrightarrow X(s)$$

แสดงว่า $X(s)$ คือลาปลาซทรานส์ฟอร์มของ $x(t)$ แล้ว จากสมการที่ (2)

และ (4) เราสามารถแสดงได้ว่าสำหรับ $j = 1, 2, \dots, N$

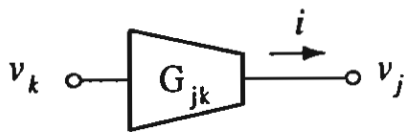
$$v_{c_j}(t) = \int \sum_{k=1}^N [\omega_{ajk} v_{c_k}(t) + \omega_{bjk} v_{u_k}(t)] dt \quad (6)$$

$$\Downarrow L$$

$$V_{c_j}(s) = \sum_{k=1}^N H_{jk}(s) V_{u_k}(s)$$

วงจรกรอง Gm-C แบบพิเศษ (วงจรกรอง Gm - C)

สำหรับในกรณีพิเศษที่ฟังก์ชันการแปลงแรงดันเป็นกระแสของทรานส์คอนดักเตอร์ในวงจรรูปที่ 1 เป็นแบบไม่เป็นเชิงเส้น โดยที่กระแสเอาต์พุตของทรานส์คอนดักเตอร์ G_x เป็นฟังก์ชันของแรงดันอินพุต v_i และแรงดันเอาต์พุต v_j ของตัวมันเองดังนี้ (ดูรูปที่ 2)



รูปที่ 2 ทรานส์คอนดักเตอร์แบบพิเศษ

$$i = G_{jk}(v_k, v_j) = I_{jk} \frac{f(v_k/V_a)}{f'(v_j/V_a)} \quad (7)$$

โดย I_{jk} และ V_a คือกระแสและแรงดันคงที่ตามลำดับ $f(x)$ คือฟังก์ชันต่อเนื่องแบบโมโนโทนิก (monotonic) และ $f'(x) = df(x)/dx$ จากสมการที่ (7) จะเห็นได้ว่ากระแสรวมที่ไหลผ่านตัวเก็บประจุ C_j คือ

$$i_{C_j}(t) = C_j \dot{v}_{c_j}(t) = \sum_{k=1}^N \left[I_{c_j c_k} \frac{f(v_{c_k}/V_a)}{f'(v_{c_j}/V_a)} + I_{c_j u_k} \frac{f(v_{u_k}/V_a)}{f'(v_{c_j}/V_a)} \right] \quad (8)$$

เมื่อจัดรูปสมการข้างบนใหม่จะได้

$$\frac{f'(v_{c_j}/V_a) \dot{v}_{c_j}(t)}{V_a} = \sum_{k=1}^N \left[\frac{I_{c_j c_k}}{C_j V_a} f(v_{c_k}/V_a) + \frac{I_{c_j u_k}}{C_j V_a} f(v_{u_k}/V_a) \right] \quad (9)$$

หรืออาจเขียนได้ว่า

$$\dot{p}_{c_j}(t) = \sum_{k=1}^N \omega_{Ajk} p_{c_k}(t) + \omega_{Bjk} p_{u_k}(t) \quad (10)$$

โดย

$$p_{c_k}(t) = f(v_{c_k}/V_a) \quad p_{u_k}(t) = f(v_{u_k}/V_a) \quad (11)$$

และ

$$\omega_{Ajk} = I_{c_j c_k} / C_j V_a \quad \omega_{Bjk} = I_{c_j u_k} / C_j V_a \quad (12)$$

จากสมการที่ (10) เราสามารถแสดงได้ว่า

$$p_{c_j}(t) = \int \sum_{k=1}^N [\omega_{Ajk} p_{c_k}(t) + \omega_{Bjk} p_{u_k}(t)] dt \quad (13)$$

จึงเมื่อเปรียบเทียบกับสมการที่ (10) กับ (6) จะเห็นได้ว่า

$$P_{c_j}(s) = \sum_{k=1}^N H_{jk}(s) P_{u_k}(s) \quad (14)$$

โดย

$$p_{c_k}(t) = f(v_{c_k}(t)/V_a) \leftrightarrow P_{c_k}(s)$$

และ

$$p_{u_k}(t) = f(v_{u_k}(t)/V_a) \leftrightarrow P_{u_k}(s)$$

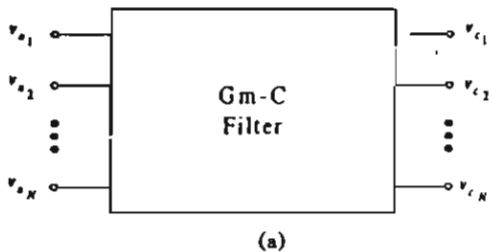
ดังนั้น เราสามารถสรุปได้ว่าถ้าวงจรในรูปที่ 1 ถูกสร้างขึ้นจากทรานส์คอนดักเตอร์แบบเชิงเส้นและมีความสัมพันธ์ระหว่างแรงดันอินพุต-เอาต์พุตสามารถแสดงได้ดังสมการที่ (4) แล้ว วงจรที่ 1 ที่ถูกสร้างขึ้นจาก ทรานส์คอนดักเตอร์ที่มีคุณลักษณะการแปลงแรงดันเป็นกระแสเป็นไปตามสมการที่ (7) จะสามารถอธิบายได้ด้วยสมการ

$$P_c(s) = H(s)P_u(s) \text{ หรือ}$$

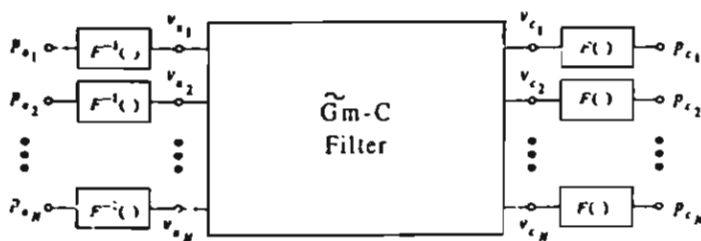
$$\begin{bmatrix} P_{c1}(s) \\ P_{c2}(s) \\ \vdots \\ P_{cN}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \begin{bmatrix} P_{u1}(s) \\ P_{u2}(s) \\ \vdots \\ P_{uN}(s) \end{bmatrix}$$

(15)

นั่นคือถึงแม้ว่าวงจรกรอง Gm-C แบบพิเศษนี้จะเป็นวงจรไม่เป็นเชิงเส้น แต่เราสามารถอธิบายการทำงานของวงจรดังกล่าวได้ด้วยสมการปริภูมิสถานะแบบเชิงเส้นได้โดยการกำหนดค่าให้ตัวแปรสถานะของระบบคือฟังก์ชัน $f(\cdot)$ ของแรงดันที่ตกคร่อมตัวเก็บประจุในวงจร (แทนที่จะเป็นแรงดันที่ตกคร่อมตัวเก็บประจุ) ทั้งนี้เราจะเรียกววงจรกรองแบบพิเศษนี้ว่าวงจรกรอง $\tilde{G}m-C$ เพื่อการเปรียบเทียบกับที่ชัดเจนพิจารณารูปที่ 3(a) ซึ่งแสดงระบบที่สร้างจากวงจร Gm-C ที่อธิบายได้ด้วยสมการที่ (2) และรูปที่ 3(b) ซึ่งแสดงระบบที่สร้างจากวงจรกรอง $\tilde{G}m-C$ ที่อธิบายได้ด้วยสมการที่ (15)



(a)



(b)

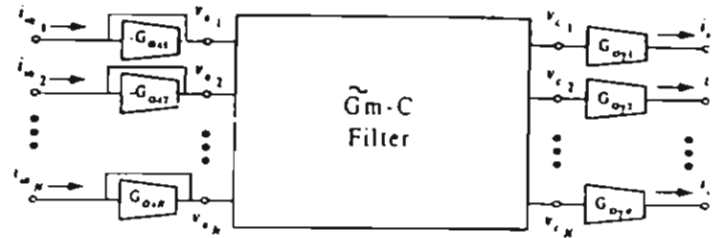
รูปที่ 3 ระบบที่อธิบายได้ด้วย (a) สมการที่ (2) และ

(b) สมการที่ (15) โดย $F(v) = f(v/V_a)$

ถ้ากำหนดให้ทรานส์คอนดักเตอร์ G_0 มีฟังก์ชันการเปลี่ยนแรงดันเป็นกระแสเท่ากับ

$$G_x(v) = I_x + (v/V_a) \\ \pm G_0(v) = \pm I_0 f(v/V_a) \\ H_y(v) = V_a f^{-1}(\cdot / I_y)$$

เมื่อ v คือแรงดันอินพุตของทรานส์คอนดักเตอร์ และเครื่องหมาย $\pm$ แสดงว่าทรานส์คอนดักเตอร์นั้นเป็นแบบบวกหรือลบ เราสามารถนำ ทรานส์คอนดักเตอร์ G_0 มาคู่ร่วมกับวงจร $\tilde{G}m-C$ เพื่อสร้างวงจรกรองกระแส (current filter) ได้ดังแสดงในรูปที่ 4 โดย



รูปที่ 4 วงจรกรองกระแสแบบเชิงเส้น

$$I_{out}(s) = T(s)I_{in}(s) \text{ หรือ}$$

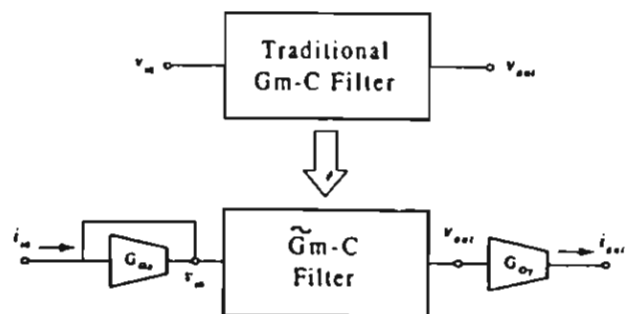
$$\begin{bmatrix} I_{out1}(s) \\ I_{out2}(s) \\ \vdots \\ I_{outN}(s) \end{bmatrix} = \begin{bmatrix} T_{11}(s) & T_{12}(s) & \cdots & T_{1N}(s) \\ T_{21}(s) & T_{22}(s) & \cdots & T_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ T_{N1}(s) & T_{N2}(s) & \cdots & T_{NN}(s) \end{bmatrix} \begin{bmatrix} I_{in1}(s) \\ I_{in2}(s) \\ \vdots \\ I_{inN}(s) \end{bmatrix}$$

(16)

$$T_{jk}(s) = \left(\frac{I_{Oy_j}}{I_{Ox_k}} \right) H_{jk}(s)$$

จะเห็นได้ว่าวงจรกรองเชิงเส้นในโหมดกระแสสามารถสร้างขึ้นมาจากทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น ทั้งนี้การสังเคราะห์วงจรดังกล่าวสามารถทำได้เป็นขั้นตอนดังนี้

- เลือกวงจรกรอง Gm-C แบบมาตรฐานที่มีฟังก์ชันการถ่ายโอนอย่างที่ต้องการ
- ทำการเปลี่ยนอุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวให้เป็นทรานส์คอนดักเตอร์แบบพิเศษ (ซึ่งจากสมการที่ (3) และ (12) พบว่าเราจะต้องกำหนดให้ $I_{jk} = Gm_{jk}V_a$) ทำให้ได้วงจรกรองแบบ $\tilde{G}m-C$
- ค่อดูอุปกรณ์ทรานส์คอนดักเตอร์ G_{Ox} และ G_{Oy} เข้าที่พอร์ตอินพุตและเอาต์พุตของวงจร



รูปที่ 5 การแปลงวงจรกรอง Gm-C แบบหนึ่งอินพุต-หนึ่งเอาต์พุตให้กลายเป็นวงจรกรองกระแสเชิงเส้นที่ใช้ทรานส์คอนดักเตอร์พิเศษ

$v \rightarrow i$
 $i \rightarrow v$

รูปที่ 5 แสดงการแปลงวงจรกรองแรงดัน Gm-C แบบหนึ่งอินพุต-หนึ่งเอาต์พุต ให้เป็นวงจรกรองกระแสแบบเป็นเชิงเส้นที่ไทม์ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น โดยทั้งนี้ตัววงจร Gm-C ดันแบบมีทรานส์เฟอร์ฟังก์ชันเท่ากับ $V_{out}(s)/V_{in}(s) = H(s)$ วงจรกรองกระแสที่ได้จะมีทรานส์เฟอร์ฟังก์ชันเท่ากับ

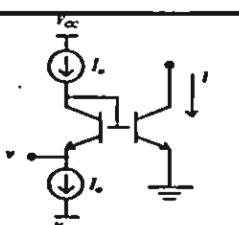
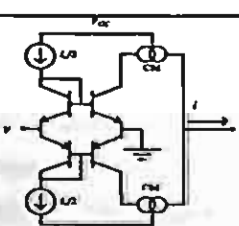
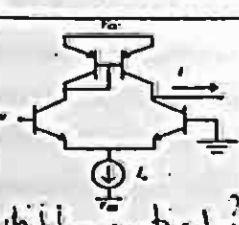
$$\frac{I_{out}(s)}{I_{in}(s)} = \left(\frac{I_{Oy}}{I_{Ox}} \right) H(s) \quad (17)$$

จากสมการที่(17) จะเห็นว่าสามารถเลือกค่าอัตราขยายของวงจรกรองโดยเลือกอัตราส่วนของกระแส I_{Oy} และ I_{Ox} ซึ่งอาจจะเป็นส่วนที่ได้เปรียบของวิธีการสังเคราะห์ด้วยวิธีที่ได้นำเสนอ

3. การออกแบบวงจรทรานส์คอนดักเตอร์ G_O และ G_{jk}

ตารางที่ 1 แสดงตัวอย่างของวงจรทรานส์คอนดักเตอร์ G_O ที่มีฟังก์ชัน $f(x)$ เป็นแบบต่าง ๆ โดยกรณีที่ I ฟังก์ชัน $f(x)$ คือฟังก์ชันเอ็กซ์โปเนนเชียล กรณีที่ II และ III ฟังก์ชัน $f(x)$ คือฟังก์ชันไฮเพอร์โบลิกซายน์ (hyperbolic sine) และไฮเพอร์โบลิกแทนเจนต์ (hyperbolic tangent) ส่วนตารางที่ 2 แสดงฟังก์ชัน $G_{jk}(V_k, V_j)$ ที่สอดคล้องกับฟังก์ชัน $f(x)$ ใน ตารางที่ 1

ตารางที่ 1 วงจรสำหรับทรานส์คอนดักเตอร์ G_O

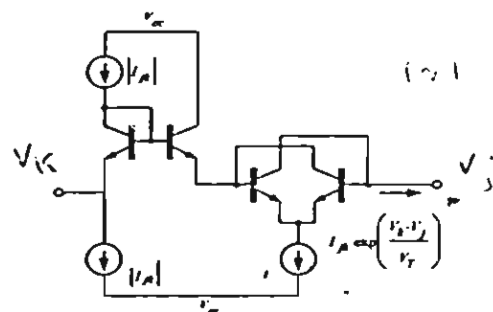
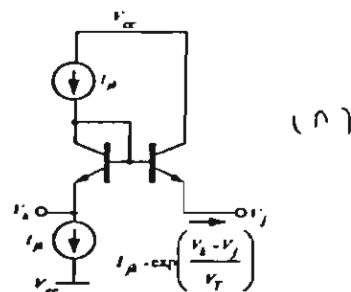
	วงจร	$i = G_O(v)$	$f(x)$	V_x
I		$I_o \exp\left(\frac{v}{V_T}\right)$	$\exp(x)$	V_T
II		$I_o \sinh\left(\frac{v}{V_T}\right)$	$\sinh(x)$	V_T
III		$I_o \tanh\left(\frac{v}{2V_T}\right)$	$\tanh(x)$	$2V_T$

ตารางที่ 2 ฟังก์ชัน $G_{jk}(V_k, V_j)$

	$f(x)$	$f'(x)$	$G_{jk}(V_k, V_j)$
I	$\exp(x)$	$\exp(x)$	$I_{jk} \cdot \exp\left(\frac{V_k - V_j}{V_T}\right)$
II	$\sinh(x)$	$\cosh(x)$	$I_{jk} \frac{\sinh(V_k/V_T)}{\cosh(V_j/V_T)}$
III	$\tanh(x)$	$\frac{2}{1 + \cosh(2x)}$	$\frac{I_{jk}}{2} \tanh\left(\frac{V_k}{2V_T}\right) \left\{ 1 + \cosh\left(\frac{V_j}{V_T}\right) \right\}$

ต่อไปเราจะพิจารณาวงจรที่ใช้ในการสังเคราะห์อุปกรณ์ทรานส์คอนดักเตอร์ G_{jk} ที่สอดคล้องกับฟังก์ชัน $G_{jk}(V_k, V_j)$ ในแต่ละกรณีดังนี้

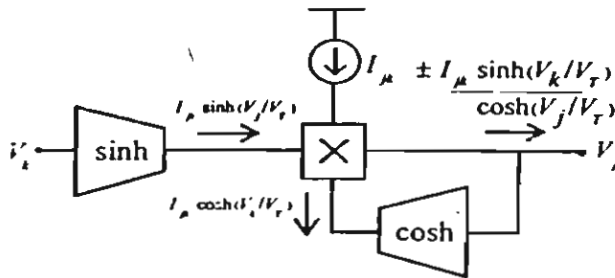
• กรณีที่ I



รูปที่ 6 วงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ I เมื่อ
(ก) $I_{jk} > 0$ และ (ข) $I_{jk} < 0$

รูปที่ 6 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ I จะเห็นว่าวงจรดังกล่าวต้องการเฉพาะทรานซิสเตอร์แบบ npn เท่านั้น

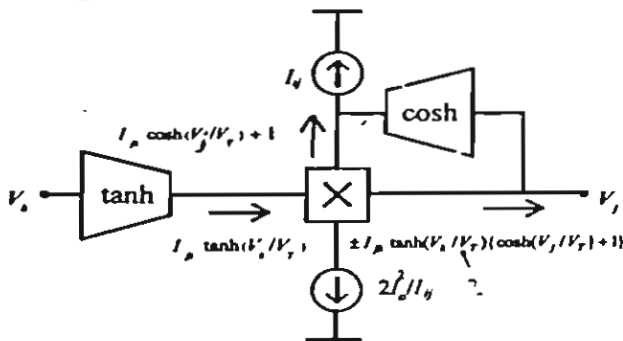
• กรณีที่ II



รูปที่ 7 ทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ II

รูปที่ 7 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ II โดยจะเห็นได้ว่าวงจรดังกล่าวต้องการทรานส์คอนดักเตอร์แบบ sinh และ cosh ซึ่งสามารถสร้างได้โดยการใช้อั้ววงจรทรานส์ลิเนียร์แบบผสม (mixed-translinear circuit)

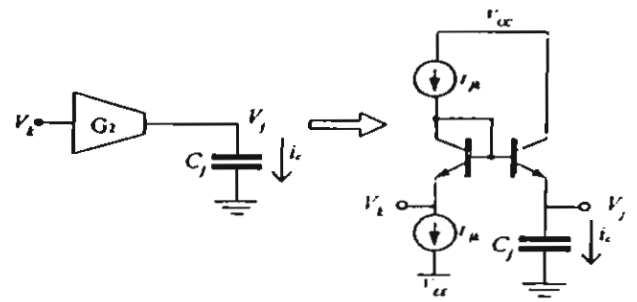
• กรณีที่ III



รูปที่ 8 ทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ III

รูปที่ 8 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ III โดยจะเห็นได้ว่าวงจรดังกล่าวต้องการทรานส์คอนดักเตอร์แบบ cosh และ tanh ซึ่งสามารถสร้างได้โดยจากวงจรทรานส์ลิเนียร์แบบผสมและวงจรขยายสัญญาณดิฟเฟอเรนเชียล differential amplifier แบบไบโพลาร์ตามลำดับ

ทั้งนี้เราสามารถแสดงได้ว่าถ้าฟังก์ชัน $f(x)$ ที่ใช้คือฟังก์ชันเอ็กซ์โปเนนเชียล วงจรกรองที่ได้ด้วยวิธีที่เสนอนี้จะเป็นวงจรกรองแบบล็อกโดเมน (log-domain filter) และถ้าฟังก์ชัน $f(x)$ เป็นฟังก์ชันแบบการขยาย (expanding function) วงจรที่ได้จะเป็นวงจรกรองแบบการคอมเพรสชันชั่วขณะหนึ่ง (instantaneous compressing filter) ส่วนในกรณีที่ฟังก์ชัน $f(x)$ เป็นฟังก์ชันแบบกดอัด (compressing function) วงจรที่ได้จะเป็นวงจรกรองการเอ็กซ์เพรสชันชั่วขณะหนึ่ง (instantaneous expanding filter) [5] โดยเราอาจสรุปได้ว่าวงจรกรองที่ได้จากวิธีนี้จะเรียกว่าวงจรกรองที่เป็นเชิงเส้นภายนอกไม่เป็นเชิงเส้นภายใน (externally linear-internally nonlinear หรือ ELIN)



รูปที่ 9 วงจรอินทิเกรเตอร์แบบไม่สูญเสีย

อย่างไรก็ตามข้อควรระวังในการออกแบบวงจรกรองล็อกโดเมน (กรณี I) ก็คือปัญหาเสถียรภาพไฟตรงของวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (lossless integrator) ดังแสดงในรูปที่ 9 ทั้งนี้เนื่องจากทรานส์คอนดักเตอร์ดังกล่าวเป็นคลาส A ฉะนั้นทรานส์คอนดักเตอร์ทุกตัวจึงต้องการกระแสไบอัส จากรูปที่ 9 จะเห็นได้ว่ากระแส i_c จะไหลได้ทางเดียวทำให้ ตัวเก็บประจุไม่สามารถถูกดิสชาร์จได้ วงจรจึงขาดเสถียรภาพ ด้วยเหตุนี้เราจึงจำเป็นต้องหลีกเลี่ยงไม่ให้วงจรล็อกโดเมนที่ถูกสังเคราะห์มีวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสียเป็นส่วนประกอบภายใน อย่างไรก็ตามทรานส์คอนดักเตอร์ในกรณีที่ II และ III เป็นคลาส AB จึงไม่มีปัญหาเสถียรภาพทางไฟตรง

4 วิธีการคาสเคดวงจรกรองไบควอด (Biquad Filter)

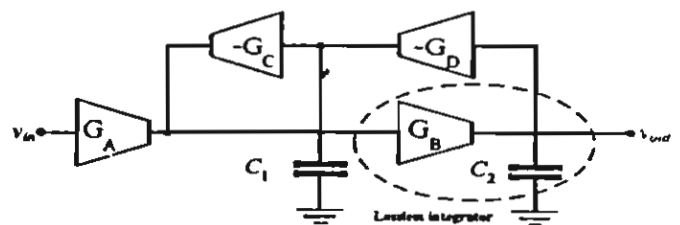
โครงสร้างวงจรกรองไบควอด สามารถต่อได้สองแบบดังรูปที่ 10 แต่เนื่องจากวงจรในรูปที่ 10 (ก) มีปัญหาทางเสถียรภาพไฟตรง เนื่องจากวงจรมีส่วนที่ประกอบของวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสีย ทำให้เกิดปัญหาเสถียรภาพทางไฟตรงดังที่กล่าวไปแล้วข้างต้น จึงไม่เหมาะสม จึงเลือกวงจรกรองไบควอดในรูปที่ 10 (ข) ซึ่งมีทรานส์เฟอร์ฟังก์ชันคือ

$$H_{bq}(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{K_O \omega_o^2}{s^2 + \frac{\omega_o}{Q}s + \omega_o^2} \quad (17)$$

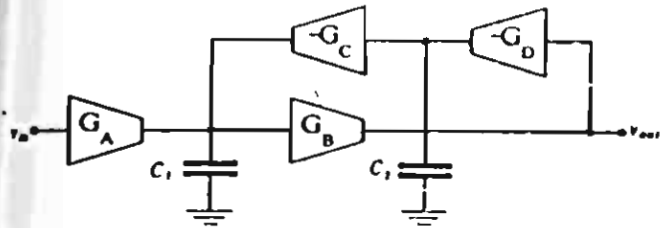
โดย

$$K_O = \frac{G_A}{G_C} \cdot \omega_o = \sqrt{\frac{G_B G_C}{C_1 C_2}} \text{ และ } Q = \frac{\sqrt{G_B G_C}}{G_D} \sqrt{\frac{C_1}{C_2}}$$

เป็นต้นแบบในการสังเคราะห์วงจร

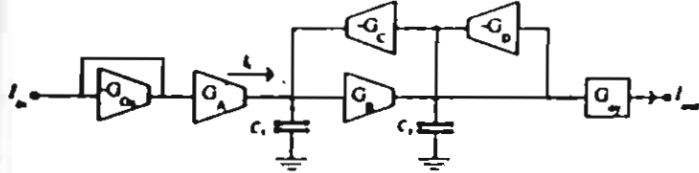


(ก) วงจรกรองไบควอดแบบที่หนึ่ง



(จ) วงจรกรองโวลเทจแบบที่สอง
รูปที่ 10 โครงสร้างวงจรกรองโวลเทจแบบ Gm-C

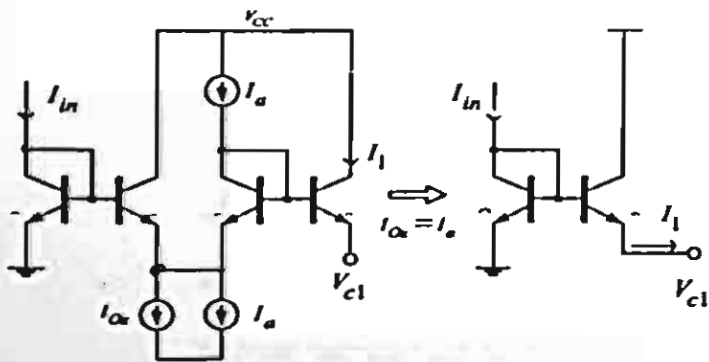
สำหรับการเปลี่ยนอุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวให้เป็นทรานส์คอนดักเตอร์แบบพิเศษและค่าอุปกรณ์ทรานส์คอนดักเตอร์ G_{Ox} และ G_{Oy} เข้าที่พอร์คอินพุตและเอาต์พุตของวงจรในรูปที่ 10 (จ) จะได้ดังรูปที่ 11



รูปที่ 11 การแปลงวงจรกรอง Gm-C ให้กลายเป็นวงจรกรองกระแส
เชิงเส้นที่ใช้ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น
กระแส I_1 ของวงจรในรูปที่ 11 ในกรณีเลือกใช้ทรานส์คอนดักเตอร์แบบ I จะมีค่าเท่ากับ

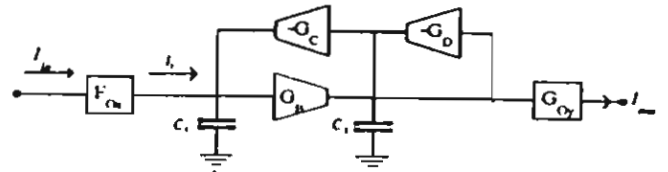
$$I_1 = G_a (\phi_{ox}^{-1}(I_{in})) = \frac{I_{in} I_a}{I_{Ox} \exp(V_{c1}/V_T)} \quad (18)$$

เราสามารถสังเคราะห์วงจรที่สร้างกระแส I_1 ตามสมการที่ (18) ได้โดยวงจรทางด้านซ้ายมือของรูปที่ 12 หากกำหนดค่าให้กระแส I_a เท่ากับ I_{Ox} ทำให้แรงดันที่ขั้วขาของทรานซิสเตอร์ Q2 และ Q3 มีค่าเท่ากัน จึงสามารถดูวงจรได้ โดยการต่อขาของ Q1 เข้า Q4 ได้โดยตรง ดังแสดงในวงจรด้านขวามือของรูปที่ 12



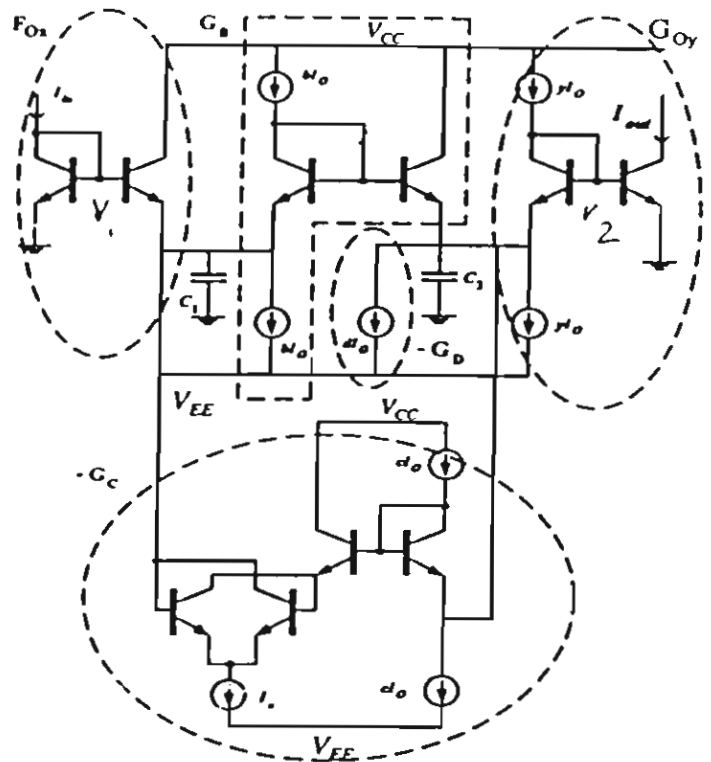
รูปที่ 12 การดูวงจร G_{in} และ G_a

เรียกชื่อย่อใหม่ว่า F_{Ox} ดังแสดงในรูปที่ 13



รูปที่ 13 ระบบสุดท้ายที่ใช้สังเคราะห์

แทนบล็อกของทรานคอนดักเตอร์ด้วยอุปกรณ์ทรานคอนดักเตอร์ในกรณีที่ 1 ลงในรูปที่ 13 จะได้วงจรกรองถ้อยโคเมนโวลเทจดังรูปที่ 14 ซึ่งมีทรานส์เฟอร์ฟังก์ชันเท่ากับ

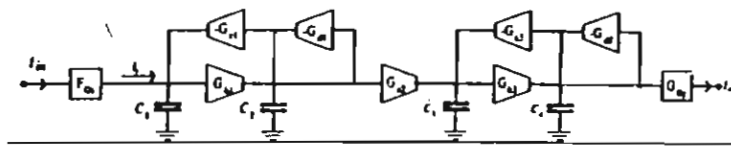


รูปที่ 14 วงจรกรองถ้อยโคเมนโวลเทจโดย

$$b = G_a/G_{in}, c = G_c/G_a, d = G_d/G_a \text{ และ } I_a = G_a V_{c1}$$

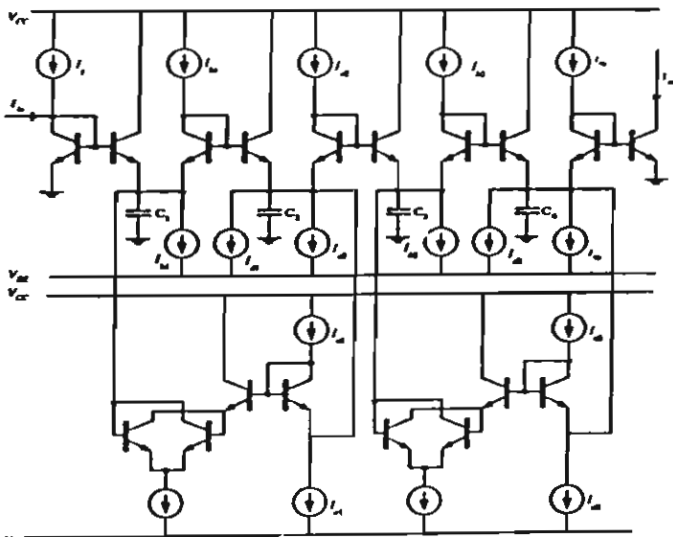
$$\frac{I_{out}(s)}{I_{in}(s)} = yH_{bq}(s) \quad (19)$$

หากต้องการสังเคราะห์วงจรที่มีอันดับสูงที่เป็นอันดับคู่ ก็สามารถนำวงจรกรองโวลเทจมาต่อกันแบบคาสเคด ตัวอย่างการสังเคราะห์วงจรกรองความถี่ต่ำผ่านอันดับสี่ซึ่งสร้างได้จากการนำวงจรกรองโวลเทจมาต่อกันแบบคาสเคดดังแสดงในรูปที่ 15



รูปที่ 15 วงจรรองความถี่ต่ำผ่านอันดับที่ 3

เมื่อแทนที่บล็อกของทรานส์คอนดักเตอร์ในรูปที่ 15 ด้วยอุปกรณ์ทรานส์คอนดักเตอร์ในกรณีที่ 1 ก็จะได้วงจรรองความถี่ต่ำผ่านอันดับที่ 3 ดังรูปที่ 16



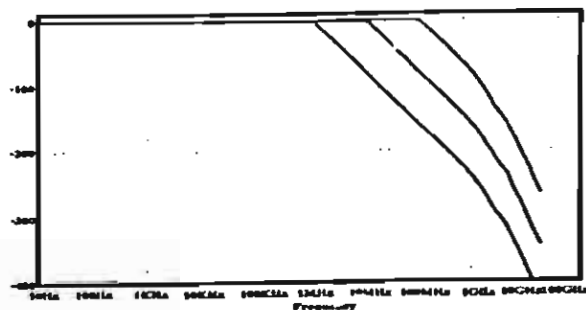
รูปที่ 16 แสดงวงจรรองความถี่ต่ำผ่านอันดับที่ 3

$$I_1 = I_{O1} = 200 \mu A, I_{D1} = 76 \mu A, I_{D2} = 180 \mu A$$

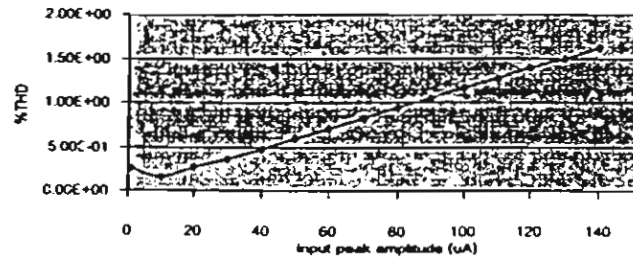
$$I_{D3} = I_{D4} = I_{D5} = I_{D6} = I_{D7} = I_{D8} = 100 \mu A$$

$$C_1 = C_2 = C_3 = C_4 = C$$

โดยความถี่ -3 dB cut-off ของวงจรจะมีค่าเท่ากับ 1, 10 และ 100 MHz เมื่อ C มีค่าเท่ากับ 500, 50 และ 5 pF ตามลำดับ



รูปที่ 17 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 16



รูปที่ 18 THD ของกระแสเอาต์พุตของวงจรในรูปที่ 16 เมื่อ $C = 500 \text{ pF}$ และ ความถี่อินพุตเท่ากับความถี่คัตออฟ

รูปที่ 17 และ 18 แสดงผลการจำลองการทำงานของวงจรในรูปที่ 16 ด้วยโปรแกรม PSPICE

สรุป

บทความนี้แสดงให้เห็นถึงวิธีการสังเคราะห์วงจรกรองที่เป็นเชิงเส้นแบบ ELIN จากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เป็นเชิงเส้น พร้อมทั้งได้ยกตัวอย่างวงจรที่ใช้ในการสังเคราะห์อุปกรณ์ทรานส์คอนดักเตอร์เหล่านี้แบบต่างๆ วิธีการที่นำเสนอนี้เป็นวิธีการที่เป็นประโยชน์เนื่องจากจะสามารถทำให้ผู้ออกแบบสามารถใช้โครงสร้างของวงจรรอง Gm-C มาตราฐานได้โดยคงโดยไม่จำเป็นต้องออกแบบโครงสร้างของวงจรใหม่เองทั้งหมดเช่นวิธีที่ใช้การสังเคราะห์ปฏิกิริยา

บทความอ้างอิง

1. E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous-time monolithic filters," *Electron. Letts.*, vol. 26, pp. 2046-2047, Nov. 1990.
2. D. R. Fery, "Exponential State Space Filters: A generic Current Mode Design Strategy," *IEEE Trans. Circuits Syst.-I*, vol. 43, pp. 34-42, Jan. 1996.
3. D. Perry and G. W. Roberts, "The design of Log-domain filters based on the operational simulation of LC ladders," *IEEE Trans. Circuits Syst.-II*, vol. 43, pp. 763-774, Nov. 1996.
4. Y. Tzividis, "Externally linear, time-invariant systems and their application to companding signal processors," *IEEE Trans. Circuits Syst.-II*, vol. 44, pp. 65-85, Feb. 1997.

5. J. Mahattanakul and C. Toumazou, "Instantaneous companding and expressing: A dual approach to linear integrator synthesis," *Electron. Letts.*, vol. 33, pp. 4-5, Jan 1997.
6. J. Mahattanakul and C. Toumazou, "Modular log-domain filters," *Electronic Lett.*, vol. 33, pp. 1130-1131, June 1997.

Fully-Balanced Log-Domain Integrator

Y. Piputtawutchai and J. Mahattanakul

Dept. of Electronic Engineering, Mahanakorn University of Technology,

Address: 51 Cheum-Sampan Rd, Nong Chok, Bangkok, 10530, Thailand.

Phone: (662) 988-3655 ext 211, Fax: (662) 988-3687, Email jirayut@mut.ac.th

Abstract

In this paper an all-NPN differential log-domain integrator based upon cross-coupled Gm-C filter structure is proposed. Unlike its predecessors, the main advantage of this circuit lies in its linear common-mode response, which relaxes the need for the common-mode rejection circuitry to enhance the common-mode rejection ratio. Simulation results of the proposed integrator are given and the common-mode output for arithmetically balanced input cases are shown.

Introduction

Lossless integrator is an essential part in various filtering circuits. However, due to DC instability problem, it is not possible to realise the single-capacitor integrator using log-domain technique. Fully-differential all-NPN log-domain integrator employing cross-coupled structure has firstly been proposed in [1] while its modified BiCMOS version can be found in [2]. Although these reported integrators exhibit good linearity in the differential-mode (DM) operation, their common-mode (CM) transfer characteristics are not well understood. The lack of this crucial knowledge has made it difficult to design the CM feedback (CMFB) circuitry [3]. In this paper we propose an all-NPN fully differential log-domain integrator which has an advantage that its CM input and output are linearly related. Hence the CM rejection ratio (CMRR) of the proposed integrator may be improved by the use of the

conventional CMFB or common-mode feedforward (CMFF) techniques [4].

Seevinck's fully-Differential Log-domain Integrator

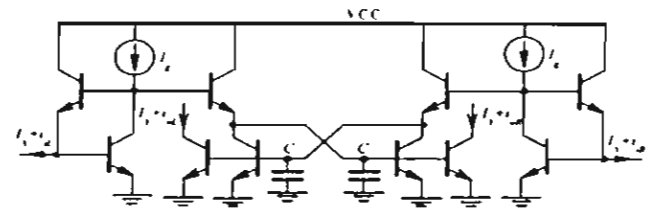


Fig. 1 Fully-differential log-domain integrator

Figure 1 shows the fully-differential log-domain integrator proposed in [1]. The relationship between the DM input current $i_{od} = i_{oL} - i_{oR}$ and the DM output current $i_{id} = i_{iL} - i_{iR}$ of the circuit in fig. 1 as well as its modified version in [2] can be found to be

$$i_{od} = \omega_u \int i_{id} dt \quad (1)$$

where $\omega_u = I_T / CV_T$. If we use i_{ic} and i_{oc} to denote the CM input and output currents respectively, i.e. $i_{ic} = (i_{iL} + i_{iR})/2$ and $i_{oc} = (i_{oL} + i_{oR})/2$, it can be shown that i_{oc} is the solution of the differential equation

$$\dot{i}_{oc} + \left(\omega_u / I_g \right)^2 i_{oc} = \omega_u i_{ic} + \left(\omega_u / 4 I_g \right)^2 i_{id}^2 \quad (2)$$

where the dot denotes time derivative. Furthermore, it is easy to show that the output dc current, I_Y is dependent on the square root of the input bias current I_X , i.e. $I_Y = \sqrt{I_g I_X}$.

Since (2), which belongs to the special class of nonlinear differential equation known as the Ricatti's equation [5], does not generally have a closed-form solution, the design of the CMFB circuit for these integrators would be complicated.

Fully balanced log-domain integrator

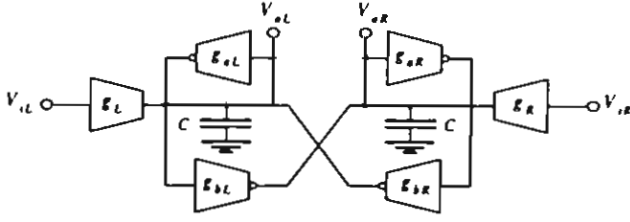


Fig. 2 Cross-coupled fully-differential Gm-C integrator

Fig. 2 shows a cross-coupled fully-differential Gm-C integrator where the trapezoids with and without the bubbles at their output terminals represent the inverting and non-inverting transconductors, respectively. Assuming that $g_L = g_R = kg_{aL} = kg_{aR} = kg_{bL} = kg_{bR} = G$, we can show that

$$V_{od} = \omega_u \int V_{id} dt \quad (3)$$

where $\omega_u = G/C$, $V_{od} = V_{oL} - V_{oR}$ and $V_{id} = V_{inL} - V_{inR}$. According to (3) the DM voltage transfer function can be found to be

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (4)$$

And we can show that the relationship between the CM input voltage, $V_{ic} = (V_{inL} + V_{inR})/2$, and the CM output voltage, $V_{oc} = (V_{oL} + V_{oR})/2$, can be described by the linear differential equation

$$\dot{V}_{oc} + \left(\frac{2}{k}\right)\omega_u V_{oc} = \omega_u V_{ic} \quad (5)$$

According to (5) the CM voltage transfer function can be found to be

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6)$$

According to (4) and (6) the CMRR of the fully-differential integrator of fig. 2 is

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (7)$$

By using the transformation technique proposed in [6], the linear Gm-C circuit of Fig. 2 can be transformed into its log-domain counterpart by replacing all the transconductor blocks with the non-linear transconductors of special type, i.e. the transconductor whose output current is a function of the exponential of the difference between its input and output voltage.

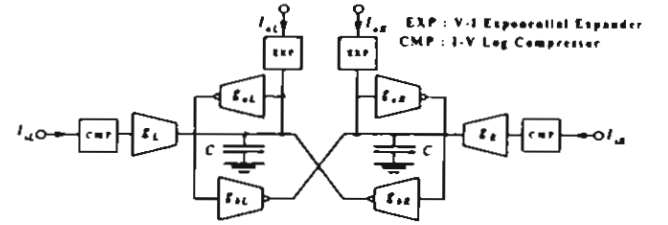


Fig. 3 Block diagram of log-domain integrator transformed from the Gm-C integrator of fig. 2

Fig. 3 shows a block diagram representation of the resulting integrator, together with its pre-compressing and post-expanding blocks. The transistor-level realisation is shown in Fig. 4. Naturally the integrator of Fig. 4 would inherit the characteristic of its Gm-C prototype, i.e.

$$\frac{L\{e^{v_{id}/V_T} - e^{v_{od}/V_T}\}}{L\{e^{v_{id}/V_T} - e^{v_{od}/V_T}\}} = H_{dm}(s) \quad (8)$$

and

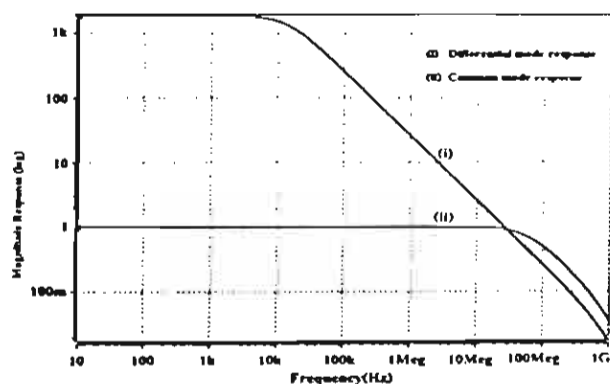
$$\frac{L\{e^{v_{ic}/V_T} + e^{v_{oc}/V_T}\}}{L\{e^{v_{ic}/V_T} + e^{v_{oc}/V_T}\}} = H_{cm}(s) \quad (9)$$

where $L\{\}$ denotes Laplace transform and $H_{dm}(s)$ and $H_{cm}(s)$ are identical to the functions described in (4) and (6) where $\omega_u = I_x/CV_T$ respectively.

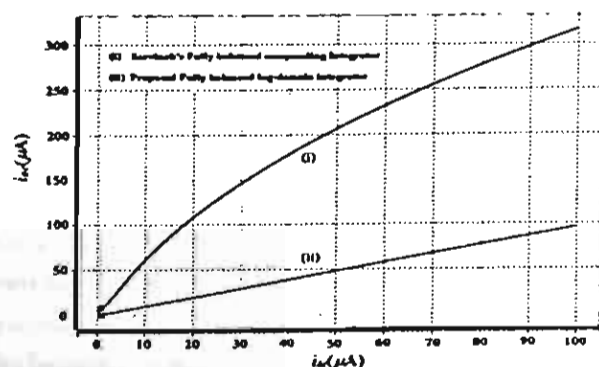
imperfectly balanced input, device mismatches and drifting. Nevertheless, due to the linear CM response of the circuit, such a variation can be effectively suppressed by either the conventional CMFB method or CMFF cancellation technique.

Simulation Results

Simulation results obtained from HSPICE for the integrator of Fig. 5 using 1HJ process parameters ($f_T = 27$ GHz) for $V_{CC} = -V_{EE} = -1$ V, $I_X = I_Y = 100 \mu\text{A}$, $k = 2$, $n = 4$ and $C = 10$ pF are shown in Fig. 4. If the DC gain of differential mode response is adjusted to 40dB, for balanced input where $|I_{xp}|/I_{xp} = 0.5$, the THD of I_{ol} and I_{ok} at ω_H (53 MHz) are about -47dB while that of I_{ow} is -60dB.



(a) DM and CM magnitude response



(b) CM transfer characteristics

Fig. 6 Simulation results of the integrator of Fig. 5

Conclusion

The CM response of the previously published differential all-NPN log-domain integrators using cross-coupled structure are not linear. This would

make it difficult to design the CM rejection circuits for these integrators. On the other hand, the CM response of the fully-differential integrator proposed in this paper is linear with the fixed gain of 1 from DC to around ω_H . As a result, it is much easier to employ conventional CMFB or CMFF circuits to enhance its CMRR.

Acknowledgements: This work was supported by Thailand Research Fund under Grant No. PDF4280041.

References

1. E. Seevinck, "Companding current - mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
2. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1998.
3. R. M. Fox, Y. Ro, H. J. Ko, F. Yuan, K. Kamik, and W. R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Syts.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
4. A. Baschoirotto, F. Rezza and R. Castello, "Low-voltage balanced transconductor with high input common-mode rejection," *Electron. Letts.*, vol. 30, no. 20, pp. 1669-1671, Sept. 1994.
5. F. B. Hilderbrand, "Advanced calculus for application," (Prentice-hall, Englewood Cliffs, 1976), p. 52.
6. J. Mahattanakul and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999.

วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีอัตราการจัดผลร่วมสูง

High CMRR Fully Differential Log-Domain Integrator

ยุทธนา พิพัฒน์รัชชัย และ จิรยุทธ มัทธนกุล

ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร

51 ถนนเชื่อมสัมพันธ์ เขตหนองจอก กรุงเทพฯ 10530

โทรศัพท์: (662) 02-988-3655 (ต่อ 211) โทรสาร: (662) 02-988-3687, Email: y.mut@hotmail.com, jirayut@mut.ac.th

บทคัดย่อ

บทความนี้เสนอวงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีโครงสร้างในลักษณะคู่ไขว้ ซึ่งวงจรมีข้อได้เปรียบคือมีผลตอบสนองสัญญาณผลร่วมเป็นเชิงเส้น ซึ่งช่วยให้สามารถออกแบบวงจรกำจัดสัญญาณผลร่วมได้ง่าย ส่งผลให้วงจรมีอัตรากำจัดสัญญาณผลร่วมสูง ในบทความยังได้นำเสนอวงจรถ่ายสัญญาณผลร่วมแบบป้อนกลับและจำลองผลการทำงานด้วยโปรแกรม HSPICE

คำสำคัญ: วงจรอินทิเกรเตอร์, วงจรนาฬิกา, วงจรกรองรีโกลโดเมน

Abstract

In this paper, fully differential log-domain integrator based upon cross-coupled Gm-C filter structure is proposed. Unlike its predecessors, the main advantage of this circuit lies in its linear common-mode response. As a result, when the traditional common-mode feedback circuitry is incorporated into the proposed integrator, the resulting circuit exhibits very high common-mode rejection ratio

Keywords: Integrator, Analog Circuit, Log-domain filter

1. คำนำ

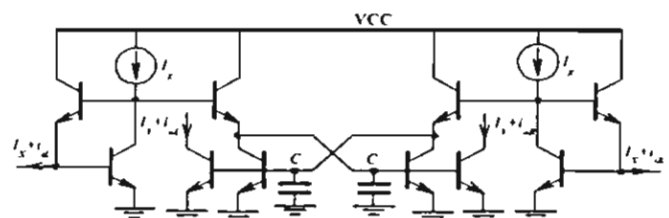
ในปัจจุบันวงจรรองการคอมแพนดซ์ขณะหนึ่ง(instantaneous companding filter) ได้รับความสนใจเป็นอย่างมาก เนื่องจากสามารถออกแบบวงจรรองที่มีความเป็นเชิงเส้นสูงได้จากอุปกรณ์ที่ไม่เป็นเชิงเส้น วงจรรองการคอมแพนดซ์ขณะหนึ่งที่ได้รับความสนใจมาก ได้แก่ วงจรรองรีโกลโดเมน(log domain filter) หรือเรียกอีกอย่างว่า วงจรรองทรานส์ลิเนียร์พลวัต(dynamic translinear)

วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน(fully differential) ได้ถูกเสนอครั้งแรกโดย Sevinck[1] และต่อมา Punzenberger และ Enz ได้พัฒนาวงจรถ่ายสัญญาณที่แรงดันไฟฟ้าเลี้ยงต่ำโดยใช้เทคโนโลยี BiCMOS[2] อย่างไรก็ตามถึงแม้ว่าผลตอบสนองสัญญาณผลต่าง(differential mode response) ของวงจรถ่ายสัญญาณ

เราสามารถแสดงได้ว่าผลตอบสนองของสัญญาณผลร่วม(common mode response) ของวงจรถ่ายสัญญาณไม่เป็นเชิงเส้นอีกทั้งยังแปรผันตามสัญญาณผลต่างด้วย ด้วยเหตุนี้การออกแบบวงจรถ่ายสัญญาณผลร่วม(common mode feedback circuit: CMFB) สำหรับวงจรถ่ายสัญญาณ[1,2] จึงมีความยุ่งยาก[3]

บทความนี้ได้เสนอวงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลร่วมเป็นเชิงเส้น อีกทั้งผลตอบสนองสัญญาณผลร่วมและสัญญาณผลต่างไม่ขึ้นต่อกัน จึงทำให้ง่ายต่อการออกแบบวงจรถ่ายสัญญาณผลร่วม ซึ่งจะส่งผลให้วงจรมีอัตรากำจัดผลร่วม(common mode rejection ratio: CMRR) สูง สุดท้ายบทความได้เสนอวงจรถ่ายสัญญาณผลร่วมแบบป้อนกลับสำหรับวงจรรีโกลโดเมนอินทิเกรเตอร์ที่เสนอ และได้จำลองผลการทำงานของวงจรถ่ายสัญญาณด้วยโปรแกรม HSPICE เปรียบเทียบกับวงจรรีโกลโดเมนอินทิเกรเตอร์ที่เสนอใน[1]

2. รีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียแบบผลต่างสองด้านที่เสนอโดย Sevinck's



รูปที่ 1 วงจรรีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียที่เสนอโดย Sevinck's

รูปที่ 1 แสดงวงจรรีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียแบบผลต่างสองด้านใน[1] เราสามารถแสดงความสัมพันธ์ระหว่างสัญญาณผลต่างกระแสอินพุต $i_{in} = i_{in+} - i_{in-}$ และสัญญาณผลต่างกระแสเอาต์พุต $i_{out} = i_{out+} - i_{out-}$ ของวงจรรูปที่ 1 ได้ว่า

$$i_{od} = \omega_u \int i_{id} dt \quad (1)$$

เมื่อ $\omega_u = I_u / CV_T$

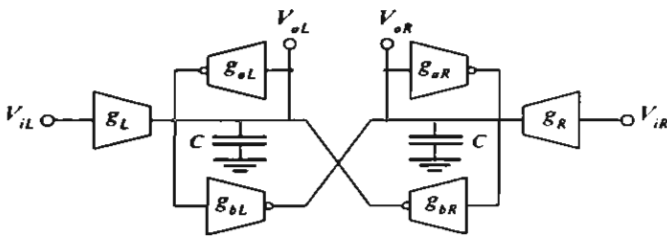
ถ้ากำหนดให้ i_{+} และ i_{-} แสดงสัญญาณผลร่วมกระแสอินพุต $i_{+} = (i_{in+} + i_{in-})/2$ และสัญญาณผลร่วมกระแสเอาต์พุต $i_{-} = (i_{out+} + i_{out-})/2$ ตามลำดับ เราสามารถแสดงได้ว่า i_{+} ของวงจรรูปที่ 1 เป็นคำตอบของสมการ

$$\dot{i}_{oc} + (\omega_u / I_g)^2 = \omega_u i_{ic} + (\omega_u / 4 I_g)^2 \quad (2)$$

โดยเครื่องหมาย • แสดงอนุพันธ์เทียบกับเวลา

ทั้งนี้สมการที่(2) เป็นสมการเชิงอนุพันธ์ไม่เป็นเชิงเส้นที่เรียกว่าสมการ Riccati's [4] ซึ่งไม่สามารถหาคำตอบทั่วไป(general solution) ของสมการได้ นอกจากนี้จะเห็นได้ว่า i_u แปรผันตาม i_v ซึ่งทำให้การออกแบบวงจรกำจัดสัญญาณผลร่วมนี้อยู่ยาก[3] และจากสมการที่(2) เราสามารถแสดงให้เห็นความสัมพันธ์ระหว่างกระแสไฟตรงอินพุต I_x และกระแสไฟตรงเอาต์พุต I_r ได้ว่า $I_r = \sqrt{I_x I_v}$

3. วงจรล็อกโคเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลร่วมนเป็นเชิงเส้น



รูปที่ 2 โครงสร้างของวงจรกรองคั่นแบบที่สร้างจากทรานส์คอนดักเตอร์เชิงเส้นและตัวเก็บประจุ

รูปที่ 2 แสดงโครงสร้างของวงจรอินทิเกรเตอร์แบบผลต่างสองด้านที่สร้างจากอุปกรณ์ทรานส์คอนดักเตอร์เชิงเส้นและตัวเก็บประจุ (Gm-C filter) คั่นแบบที่มีโครงสร้างในลักษณะคู่ไขว้ โดยประกอบด้วยอุปกรณ์ทรานส์คอนดักเตอร์สองประเภทคือ อุปกรณ์ทรานส์คอนดักเตอร์แบบบวกที่มีสัญลักษณ์เป็นรูปสี่เหลี่ยมคางหมู และอุปกรณ์ทรานส์คอนดักเตอร์แบบลบที่มีสัญลักษณ์เป็นรูปสี่เหลี่ยมคางหมูและมีเครื่องหมาย o ที่เอาต์พุต โดยสมมุติให้ $g_L = g_R = k g_{uL} = k g_{uR} = k g_{uL} = k g_{uR} = G$ เราจะสามารถหาความสัมพันธ์ระหว่างสัญญาณผลต่างแรงดันอินพุตและสัญญาณผลต่างแรงดันเอาต์พุตดังสมการ

$$V_{od} = \omega_u \int V_{id} dt \quad (3)$$

เมื่อ $\omega_u = G/C$, $V_{id} = V_{uL} - V_{uR}$ และ $V_{od} = V_{oL} - V_{oR}$ จากสมการที่(3) จะสามารถหาฟังก์ชันถ่ายโอนสัญญาณผลต่างของวงจรดังนี้

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (4)$$

นอกจากนี้เราสามารถหาความสัมพันธ์ระหว่างสัญญาณผลรวมแรงดันอินพุต $V_u = (V_{uL} + V_{uR})/2$ และสัญญาณผลรวมแรงดันเอาต์พุต $V_o = (V_{oL} + V_{oR})/2$ ได้ว่า

$$\dot{V}_{oc} + \left(\frac{2}{k}\right) \omega_u V_{oc} = \omega_u V_{ic} \quad (5)$$

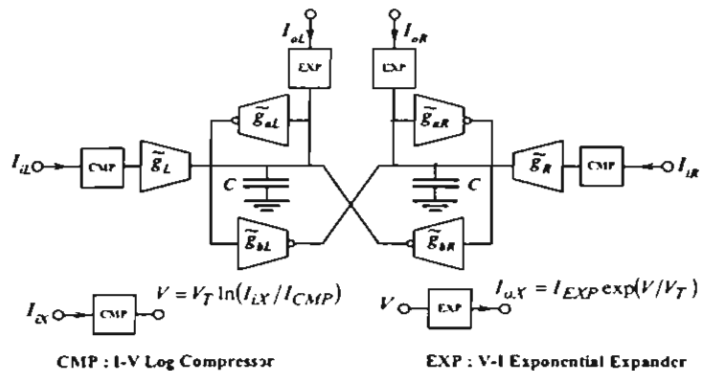
จากสมการที่(5) เราสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณผลรวมของวงจรได้ดังนี้

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6)$$

และจากสมการที่ (4) และสมการที่ (6) เราสามารถหาอัตราส่วนกำจัดผลร่วมน(common mode rejection ratio) ได้ว่า

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (7)$$

จากเทคนิคที่เสนอใน[5] เราสามารถแปลงโครงสร้างของวงจรในรูปที่ 2 ให้เป็นวงจรกรองล็อกโคเมนได้ โดยการแทนทรานส์คอนดักเตอร์เชิงเส้นทุกตัวในรูปที่ 2 ด้วยทรานส์คอนดักเตอร์แบบพิเศษ ซึ่งกระแสเอาต์พุตแปรผันตามเอ็กโปเนนเชียลของผลต่างระหว่างแรงดันอินพุตและเอาต์พุตของทรานส์คอนดักเตอร์ จากนั้นเพิ่มบล็อกอัดสัญญาณ (compressing block) และบล็อกกลีสัญญาณ (expanding block) ที่อินพุตและเอาต์พุตของวงจรตามลำดับผลการแปลงดังรูปที่ 3



CMP : I-V Log Compressor

EXP : V-I Exponential Expander

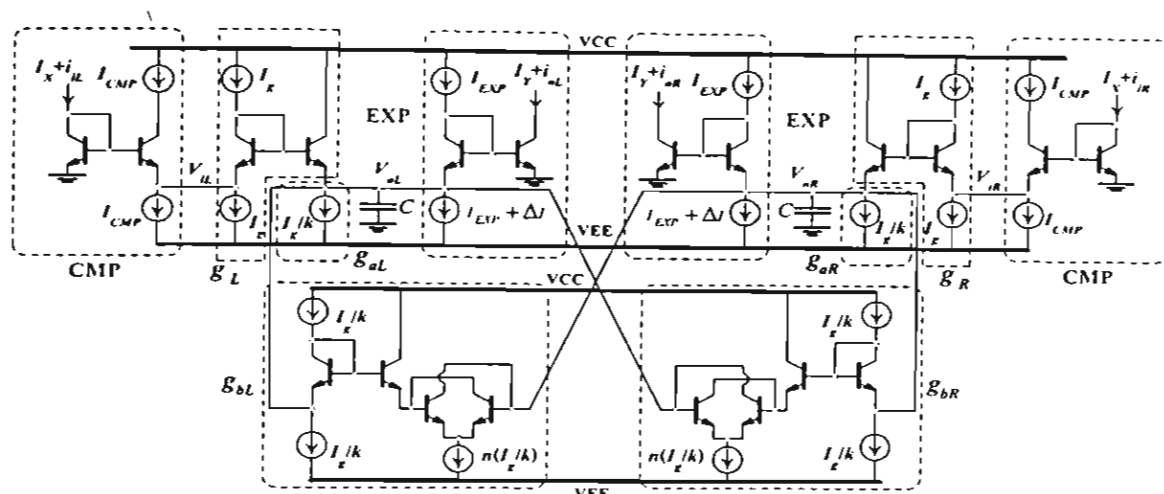
รูปที่ 3 ผลการแปลงโครงสร้างวงจรในรูปที่ 2 เป็นโครงสร้างของวงจรกรองล็อกโคเมน

ทั้งนี้เราสามารถหาสมการฟังก์ชันถ่ายโอนของสัญญาณผลต่างวงจรในรูปที่ 3 ได้ดังสมการ

$$\frac{i_{od}(s)}{i_{id}(s)} = \left(\frac{I_{CMP}}{I_{EXP}}\right) \cdot H_{dm}(s) \quad (11)$$

เมื่อ $\omega_u = I_x / CV_T$ โดยที่ i_u , i_v แสดงสัญญาณผลต่างของกระแสอินพุตและสัญญาณผลต่างของกระแสเอาต์พุตตามลำดับ และสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณโหมควมของวงจรได้ว่า

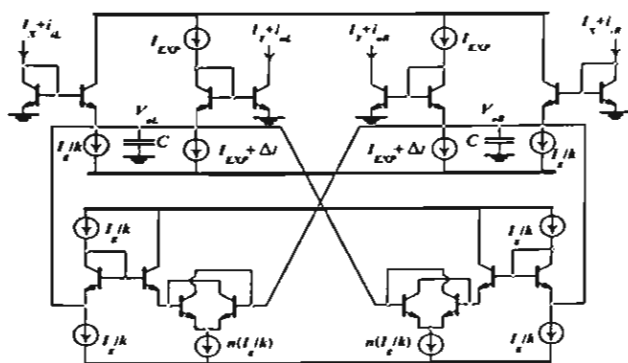
$$\frac{i_{oc}(s)}{i_{ic}(s)} = \left(\frac{I_{CMP}}{I_{EXP}}\right) \cdot H_{cm}(s) \quad (12)$$



โดยกำหนดให้ i_+ และ i_- แสดงสัญญาณผลรวมของกระแส
อินพุต $i_+ = (i_{L+} + i_{R+})/2$ และเอาต์พุต $i_- = (i_{L-} + i_{R-})/2$ ตามลำดับ จากสมการที่
(12) เราสามารถแสดงความสัมพันธ์ระหว่างกระแสไฟตรงอินพุตและ
กระแสไฟตรงเอาต์พุต ดังสมการ

$$I_Y = \left(\frac{I_{CMP}}{I_{EXP}} \right) (k/2) I_X. \quad (13)$$

เมื่อแทนค่าและบล็อกรานส์คอนดัคเตอร์ในรูปที่ 3 ด้วยวงจร
ที่สร้างจากทรานซิสเตอร์จะได้วงจรในรูปที่ 4 ในกรณีพิเศษหากกำหนด
ให้ $I_{CMR} = I_{EXP} = I_K$ เราจะสามารถลดรูปวงจรรูปที่ 4 ลงได้ดังแสดงใน
รูปที่ 5



เราสามารถหาสมการฟังก์ชันถ่ายโอนของวงจรอินทิเกรเตอร์ในรูปที่ 5 ได้ โดยการแทน $I_{CMP} = I_{EX} = I_N$ ลงในสมการที่(11)และ (12) ดังสมการ

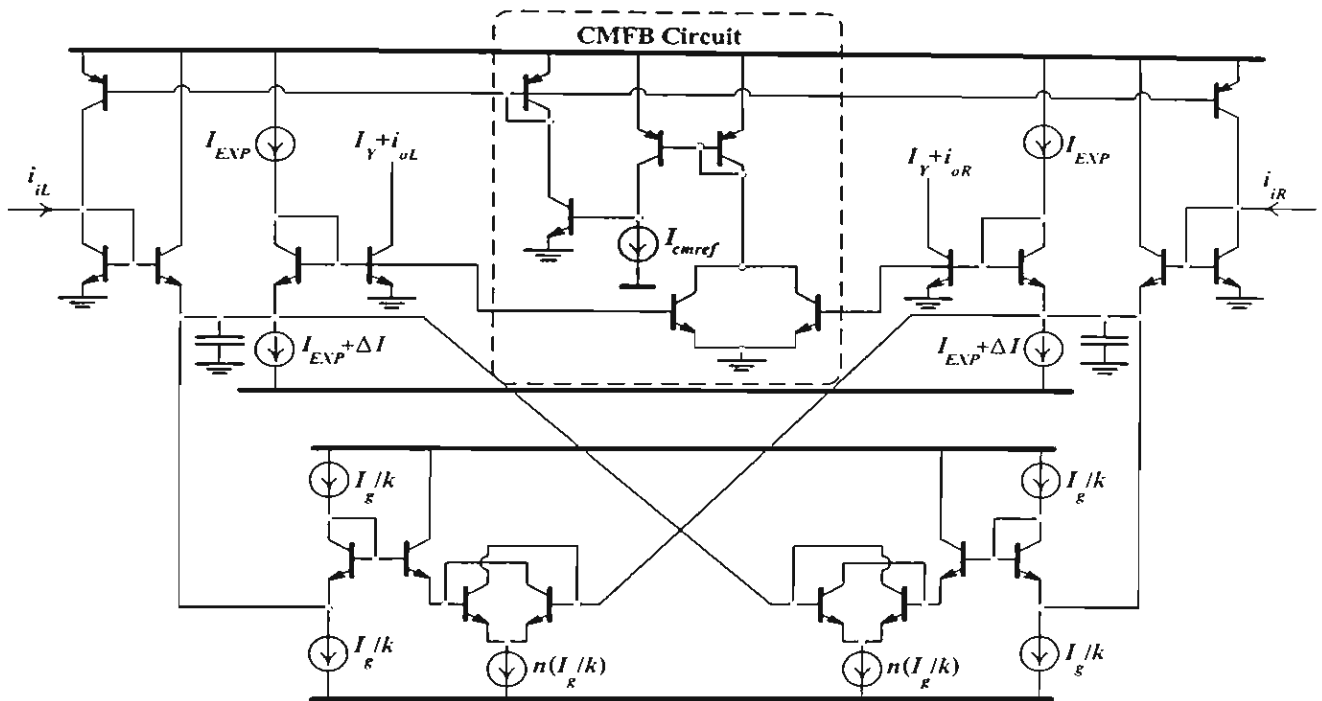
$$\frac{i_{od}(s)}{i_{id}(s)} = \frac{\omega_u}{s} \quad \text{and} \quad \frac{i_{oc}(s)}{i_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_v/k}} \quad (14)$$

ทั้งนี้จะสามารถปรับค่า Q ของวงจรอินทิเกรเตอร์ในรูปที่ 5 อย่างละเอียด
โดยการปรับกระแส ΔI_s ภายในบล็อกคลัสต์เฉพาะ

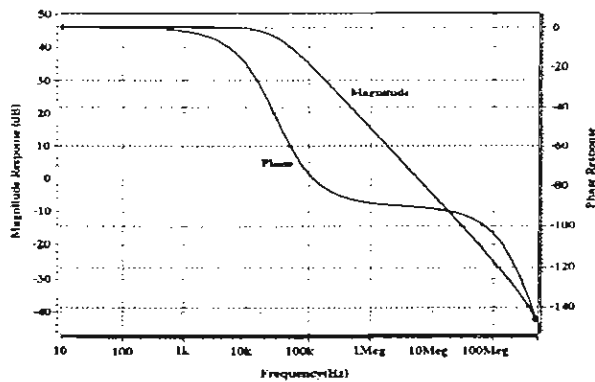
4. วงจรลือกโคเมนอินทิเกรเตอร์ที่มีอัตราการกำจัดสัญญาณ
ผลร่วมสูง

ในทางปฏิบัติสัญญาณผลรวมของวงจรแบบผลต่างสองด้าน อาจมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความไม่เป็นอุดมคติของสมมูลกระแสอินพุต ความไม่สมนัยของอุปกรณ์(mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต(process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง วงจรในรูปที่ 6 แสดงวงจรล็อกโคแมอนอินทิเกรเตอร์ที่ค่อร่วมอยู่กับวงจรกำจัดสัญญาณผลรวม(แสดงในกรอบสี่เหลี่ยมเส้นประ) ซึ่งอาศัยผลบวกของกระแสเอาท์พุตในการสร้างแรงดันผลรวม(V_x) แล้วจึงป้อนกลับมากควบคุมแรงดันที่ขาอินพุตของทรานส์ซิสเตอร์อินพุต

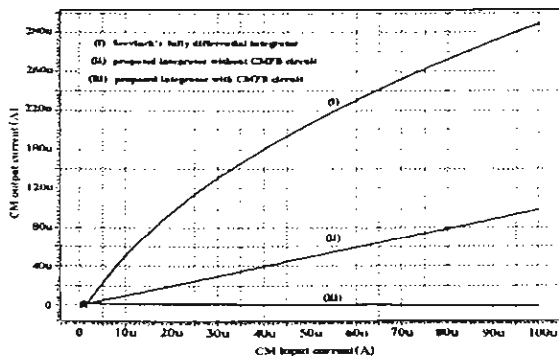
รูปที่ 7 แสดงผลการจำลองการทำงานของวงจรโลกโคเมน อินทิเกรเตอร์ด้วยโปรแกรม HSPICE โดยใช้พารามิเตอร์การผลิตแบบ HJ ของบริษัท GEC Plessey ที่มีค่า f_T ของทรานซิสเตอร์ชนิด NPN และ PNP เท่ากับ 27 GHz และ 20 GHz ตามลำดับ เมื่อกำหนดให้ $V_{CC} = -V_{EE} = 1V$, $I_X = I_C = 100 \mu A$, $k = 2$, $n = 4$ และ $C = 0.1$ nF จากรูปที่ 7(ข) จะเห็นได้ว่าวงจรอินทิเกรเตอร์ในรูปที่ 1 มีผลตอบสนองสัญญาณผลรวมไม่เป็นเชิงเส้น แคว้งจรอินทิเกรเตอร์ในรูปที่ 5 มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น ส่วนวงจรอินทิเกรเตอร์ในรูปที่ 6 มีความสามารถในการกำจัดสัญญาณผลรวมของวงจรได้เป็นอย่างดี



รูปที่ 6 วงจรล็อกโคเมนอินทิเกรเตอร์ที่มีอัตราการกำจัดสัญญาณผลรวมสูง



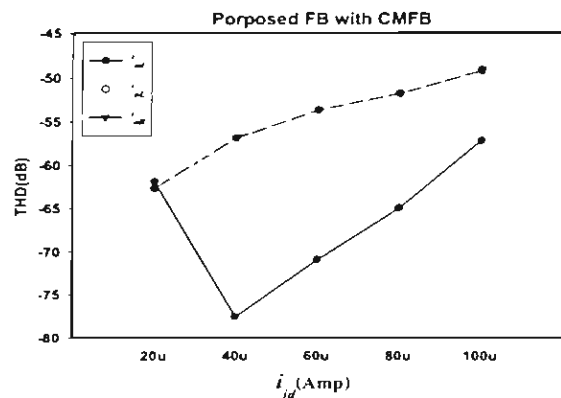
(ก) ผลตอบสนองความถี่เชิงขนาดของสัญญาณผลต่างวงจรในรูปที่ 6



(ข) คุณลักษณะทางไฟตรงของสัญญาณผลรวมของวงจรรูปที่ 1 รูปที่ 5 และรูปที่ 6

รูปที่ 7 ผลจำลองการทำงานของวงจรอินทิเกรเตอร์แบบผลต่างสองด้าน

จากการทดสอบหาค่าความเพี้ยนฮาร์โมนิครวม (total harmonic distortion: THD) โดยการป้อนสัญญาณกระแสด้านเป็นแบบสมมูลที่ความถี่เฉพาะเจาะจงเท่ากับหนึ่ง ($f_{in} = 5.3 \text{ MHz}$) แสดงในรูปที่ 8



รูปที่ 8 ความเพี้ยนฮาร์โมนิครวมวงจรรูปที่ 6

5. สรุป

เนื่องจากวงจรกรองล็อกโคเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีโครงสร้างในลักษณะคูไวท์ที่เสนอในบท[1,2] มีผลตอบสนองสัญญาณผลรวมไม่เป็นเชิงเส้น ซึ่งเป็นอุปสรรคต่อการออกแบบวงจรกำจัดสัญญาณผลรวม บทความจึงได้เสนอวงจรที่มีโครงสร้างคล้ายกันแต่มีผลตอบสนองของสัญญาณผลรวมเป็นเชิงเส้นในช่วงขนาดของสัญญาณผลรวมกระแสด้านเท่ากับศูนย์จนขนาดเท่ากับ I_x ซึ่งช่วยให้

‘๒๓ ออกแบบวงจรกำจัดสัญญาณผลรวม และจากผลการจำลองการทำงานได้แสดงให้เห็นว่าวงจรอินทิเกรเตอร์ที่เสนอในบทความเมื่อต่อกับวงจรกำจัดสัญญาณผลรวม จะมีความสามารถในการกำจัดสัญญาณผลรวมของ วงจรได้เป็นอย่างดี ส่งผลให้วงจรมีอัตราการจัดผลรวม(CMRR) สูง

กิตติกรรมประกาศ

ขอขอบคุณสำนักงานกองทุนสนับสนุนงานวิจัย ภายใต้งานวิจัย หมายเลข PDF4280041

6. เอกสารอ้างอิง

1. E. Seevinck, "Companding current - mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
2. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1998.
3. R. M. Fox, Y. Ro, H.J. Ko, F. Yuan, K. Kamik, and W.R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Sys.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
4. F. B. Hilderbrand, "Advanced calculus for application," (Prentice-hall, Englewood Cliffs, 1976), p. 52.
5. J. Mahattanakul and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999



ยุทธนา พิพัฒน์รัชชัย จบการในระดับศึกษาระดับปริญญาตรี ในสาขาวิศวกรรมอิเล็กทรอนิกส์ จากมหาวิทยาลัยเทคโนโลยีมหานครปี พ.ศ. 2541 ในปัจจุบันกำลังศึกษาต่อในระดับปริญญาโท ที่มหาวิทยาลัยเทคโนโลยีมหานคร สนในงานวิจัย การออกแบบวงจรกรองความถี่สูงในโหมดกระแสที่มี

ความเพี้ยนต่ำด้วยเทคนิคบล็อกโคเมนและวงจรกรองทรานส์ลิเนียร์พลวัต (Dynamic translinear)



ผศ. ดร. จิรยุทธ มัทธนกุล จบการศึกษา ระดับปริญญาตรี สาขาวิศวกรรมอิเล็กทรอนิกส์ จากสถาบันพระจอมเกล้าเจ้าคุณทหารลาดกระบังในปี พ.ศ. 2533 ปริญญาโทจาก Florida Institute of Technology ในปี พ.ศ. 2535 ปริญญาเอกจาก Imperial College of Science Technology ในปี พ.ศ. 2541 ระหว่างปี พ.ศ. 2535 – 2537 เคยดำรง

ตำแหน่งวิศวกรฝ่ายวางแผนวิศวกรรม ของบริษัท Telecom Asia Corp. จากนั้นดำรงตำแหน่งเป็นอาจารย์ประจำภาควิชาวิศวกรรมอิเล็กทรอนิกส์ ปัจจุบันดำรงตำแหน่งผู้อำนวยการหลักสูตรบัณฑิตศึกษาวิศวกรรมไฟฟ้า ของมหาวิทยาลัย เทคโนโลยีมหานคร

Fully-differential Log-domain Integrator with Orthogonal Common-mode and Differential-Mode Responses

J. Mahattanakul and Y. Piputtawutchai

Dept. of Electronic Engineering, Mahanakorn University of Technology,

Address: 51 Cheum-Sampan Rd., Nong Chok, Bangkok, 10530, Thailand,

Phone: (662) 988-3655 ext 211, Fax: (662) 988-3687, E-mail: jirayut@mut.ac.th, ymut@hotmail.com

ABSTRACT

In this paper, an all NPN fully-differential log-domain integrator is proposed. The common-mode response of the proposed integrator, unlike those of the previously reported ones, is linear and independent on differential signal. This makes the proposed integrator less susceptible to the variations of the common-mode signal than its predecessors. Simulation results of both differential-mode and common-mode responses are given.

1. INTRODUCTION

Differential-mode log-domain filters have currently received considerable interests. Utilizing companding technique, such filters are capable of processing high frequency signal in a linear fashion. Also processing signals in differential form have many advantages, e.g. lower distortion and more robustness to interference. Fully-differential all-NPN log-domain integrator employing cross-coupled structure has firstly been proposed in [1] while its modified BiCMOS version are presented in [2]. Variations of fully-differential log-domain integrator can also be found in [3].

These reported integrators exhibit good linearity in the differential-mode (DM) operation. However, as will be shown here, their common-mode (CM) transfer characteristics are not linear and signal dependent. This has made it difficult to design the CM feedback circuitry [4]. In this paper we propose an all-NPN fully differential log-domain integrator which has an advantage that its CM input and output are linearly related.

2. CM RESPONSES OF FULLY-DIFFERENTIAL LOG-DOMAIN INTEGRATORS

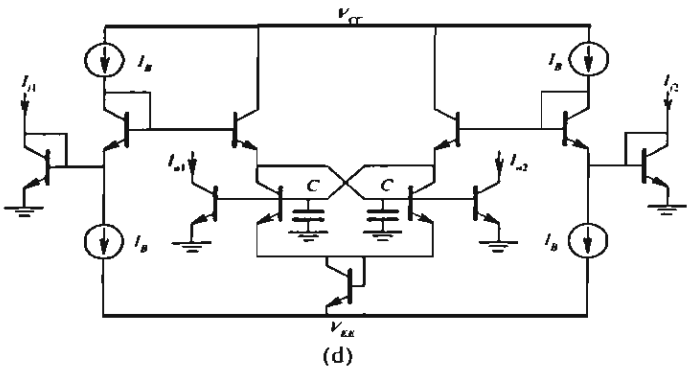
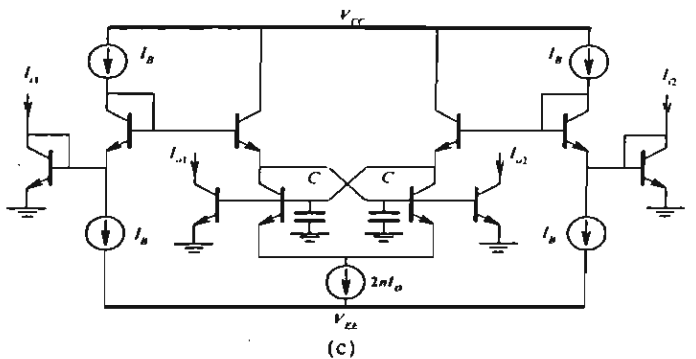
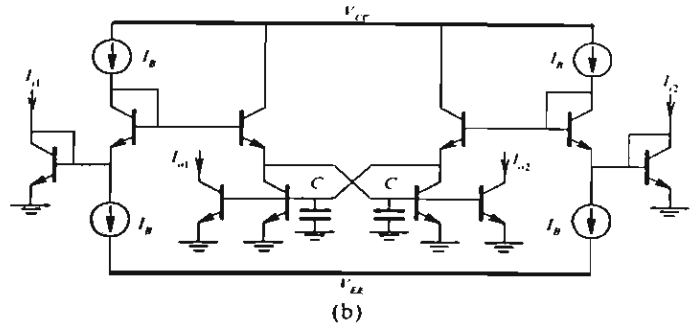
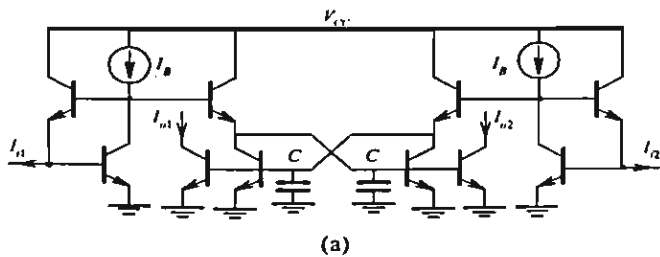


Fig. 1. Fully-differential log-domain integrator

Fig. 1(a) and Fig. 1(b)-(d) show the fully-differential log-domain integrators proposed in [1] and [3], respectively. The relationship between $I_{od} = I_{o1} - I_{o2}$ and $I_{id} = I_{i1} - I_{i2}$ of all the circuits in Fig. 1 can be found to be

$$I_{od}(t) = \omega_u \int I_{id}(t) dt \quad (1)$$

where $\omega_u = I_b / CV_T$.

If we use I_u and I_w to denote the CM input and output currents, i.e. $I_u = (I_{u1} + I_{u2})/2$ and $I_w = (I_{w1} + I_{w2})/2$, it can be shown that I_w of Fig. 1(a), (b), (c) and (d) are solutions of the differential equations

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) I_{od}^2 \quad (2a)$$

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) I_{od}^2 \quad (2b)$$

$$\dot{I}_{oc} + 2n\omega_u I_{oc}^2 = \omega_u I_{ic} + \left(\frac{n\omega_u}{4I_B}\right) I_{od}^2 \quad (2c)$$

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) \sqrt{\frac{I_S}{2I_{oc}e^{V_{EE}/V_T}}} I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) \sqrt{\frac{I_S}{2I_{oc}e^{V_{EE}/V_T}}} I_{od}^2 \quad (2d)$$

where the dot denotes time derivative, respectively.

Since equations 2(a) – (d) are non-linear, they do not generally have closed-form solution. It is thus apparent that the CM responses of all of the analyzed circuits are non-linear and dependent on DM signals.

3. BASIC BUILDING BLOCKS FOR LOG-DOMAIN INTEGRATORS

Companing circuits require the input and output signals to be pre-compressed and post-expanded, respectively. Fig. 2(a) and (b) show symbols representing such pre and post processing blocks where I_{CMP} and I_{EXP} are fixed currents, V_a is a fixed voltage, $f(\cdot)$ is a strictly monotonic continuous function. For $f(\cdot) = \exp(\cdot)$, companing circuit becomes log-domain circuit and the realization of the logarithmic compression and exponential expansion blocks are shown in Fig. 3(a) and (b), respectively.

$$I \rightarrow \boxed{H_{cmp}} \rightarrow V = V_a f^{-1}(I/I_{CMP}) \quad (a)$$

$$V \rightarrow \boxed{G_{exp}} \leftarrow I = I_{EXP} f(V/V_a) \quad (b)$$

Fig. 2. Symbolic representation of (a) pre-compression and (b) post-expansion blocks

As shown in [5], companing filter can generally be synthesized from a Gm-C filter prototype by replacing linear transconductors with non-linear transconductors of special kinds. Fig. 4 shows symbols representing such transconductors and their realization for log-domain filters, i.e. for $f(\cdot) = \exp(\cdot)$, are shown in Fig. 5.

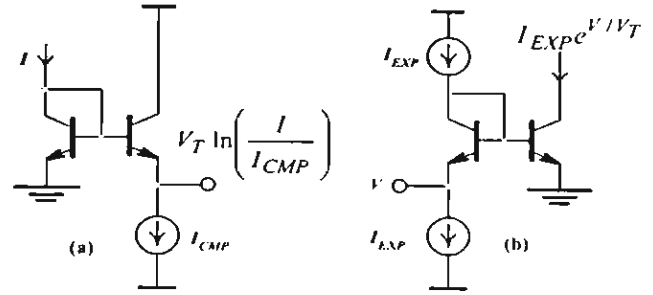


Fig. 3. Realization of (a) log-compression block and (b) exp-expansion blocks

$$I = I_X \frac{f(V_1/V_a)}{f'(V_2/V_a)}$$

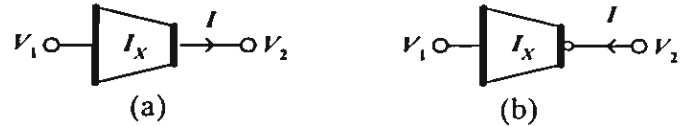


Fig. 4. Symbolic representation of non-linear transconductors used in companing filters where $f'(x) = df(x)/dx$

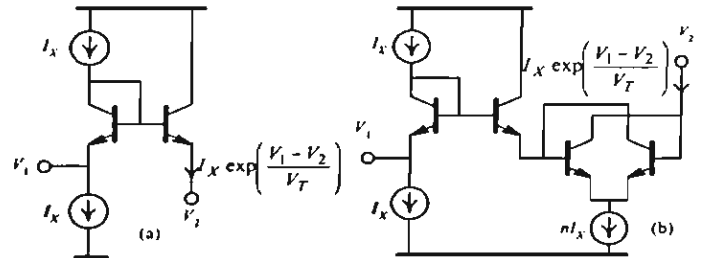


Fig. 5. Realization of the transconductors in Fig. 4.

4. PROPOSED FULLY-DIFFERENTIAL LOG-DOMAIN INTEGRATORS

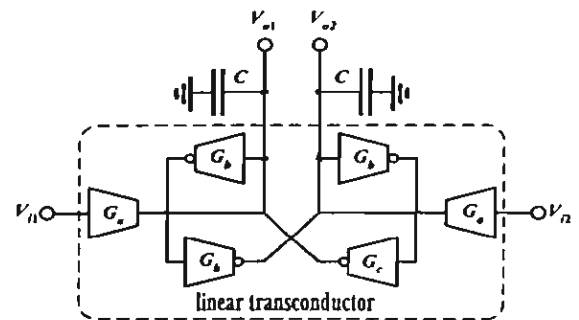


Fig. 6. Cross-coupled fully-differential Gm-C integrator

Fig. 6 shows a fully-differential Gm-C integrator where the trapezoids with and without the bubbles at the output represent the inverting and non-inverting transconductor respectively. Assuming that $G_b = G_c = G_d/k$, we can show that for $V_{od} = V_{o1} - V_{o2}$ and $V_{ic} = V_{i1} - V_{i2}$

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_{int}}{s} \quad (3)$$

And for $V_{ic} = (V_{i1} + V_{i2})/2$ and $V_{oc} = (V_{o1} + V_{o2})/2$,

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_{int}/k}} \quad (4)$$

where $\omega_{int} = G_d/C$.

The linear Gm-C circuit of Fig. 6 can be transformed into its log-domain counterpart by replacing all the transconductor blocks with the non-linear transconductors shown in Fig. 4 [5]. Fig. 7 shows a block diagram representation of the resulting integrator, together with its pre-compressing and post-expanding blocks.

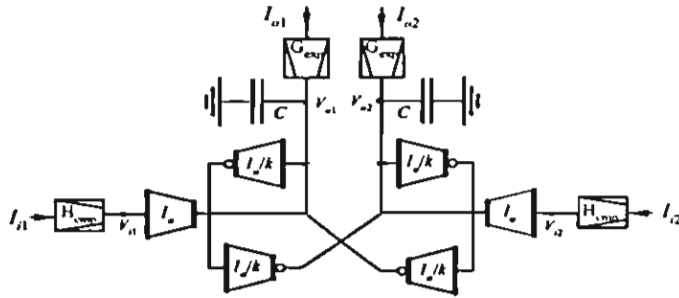


Fig. 7. Block diagram of the proposed integrator

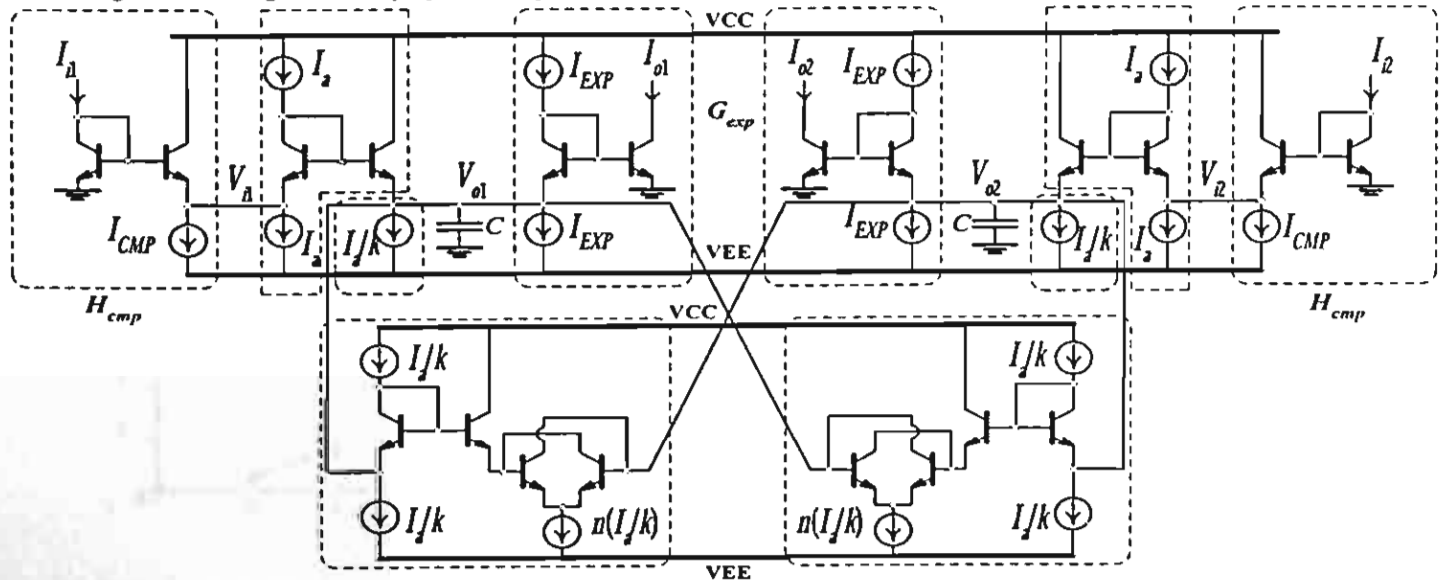


Fig. 8. Transistor realization of the block diagrams in Fig. 7.

The transistor-level realization of the block diagram in Fig. 7 is shown in Fig. 8. As shown in [5], the integrator of Fig. 8 inherits the characteristic of its Gm-C prototype, i.e.

$$\frac{I_{od}(s)}{I_{id}(s)} = \left(\frac{I_{EXP}}{I_{CMP}} \right) H_{dm}(s) \quad (5)$$

and

$$\frac{I_{oc}(s)}{I_{ic}(s)} = \left(\frac{I_{EXP}}{I_{CMP}} \right) H_{cm}(s) \quad (6)$$

where $\omega_{int} = I_a / CV_T$.

Hence for $I_{EXP} = I_{CMP}$, the CM and DM responses of the integrator shown in Fig. 8 can be described by the equations,

$$I_{od}(t) = \omega_u \int I_{id}(t) dt \quad (7)$$

and

$$\dot{I}_{oc}(t) + \left(\frac{2}{k} \right) \omega_u I_{oc}(t) = \omega_u I_{ic}(t) \quad (8)$$

respectively, where $\omega_u = \omega_{int} = CV_T / I_a$. It can be clearly seen from (8) that the CM response of the integrator of Fig. 8 is linear and independent on DM signal.

Under the condition $I_{EXP} = I_{CMP} = I_a$, the integrator shown in Fig. 8 can be simplified to the one shown in Fig. 9. Note that the integrator's Q can be fine-tuned by adjusting ΔI 's.

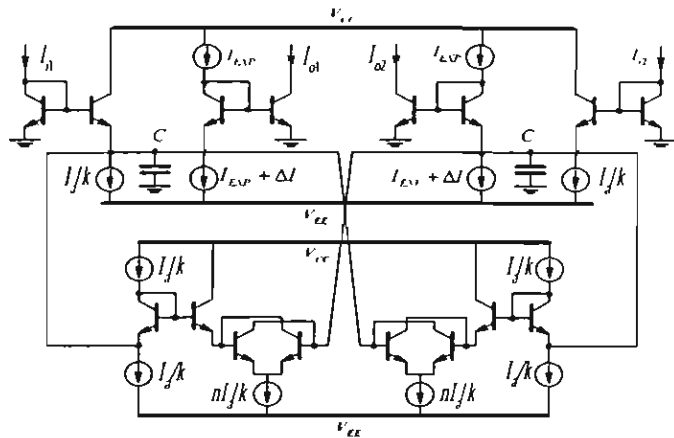


Fig. 9. Proposed fully-differential log-domain integrator

5. SIMULATION RESULTS

Simulation results obtained from HSPICE using HJ process parameters ($f_T = 27$ GHz) of the integrator of Fig 9 for $I_{ic} = 100\mu A$, $V_{CC} = -V_{EE} = 1V$, $n = 4$, $k = 2$ and $C = 10pF$ are shown in Fig. 10. According to Fig. 10(b), the interdependent between the CM and DM responses of the proposed integrator is evident.

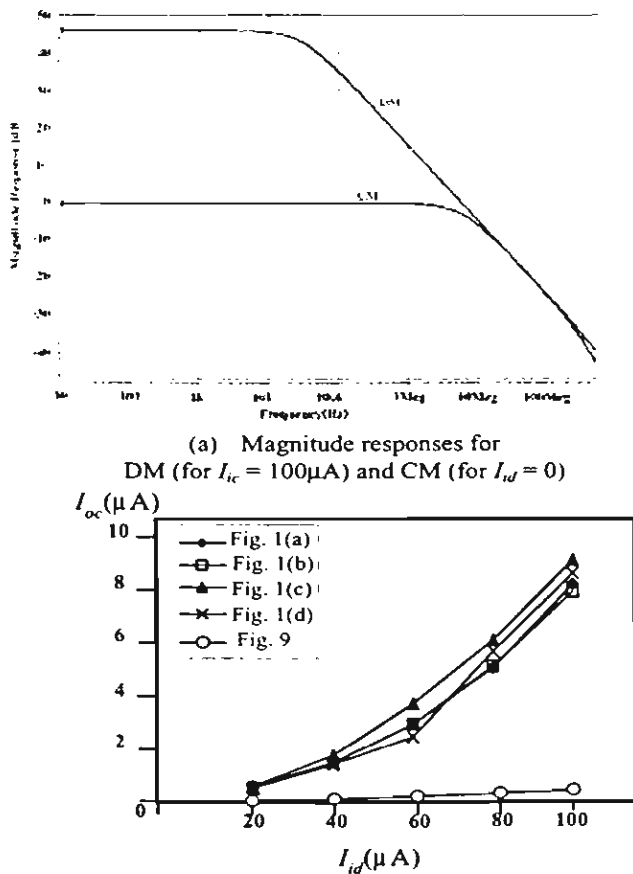


Fig. 10. Simulation results of the proposed integrator

Furthermore, for $I_{ic} = 100\mu A$ and $|I_{id}|_{peak}/I_{ic} = 0.6$, the THD of I_{o1} and I_{o2} at unity-gain frequency (5.3MHz) are about -54dB while that of I_{oc} is -72dB.

6. CONCLUSION

The CM responses of the previously published differential all-NPN log-domain integrators using cross-coupled structure are not linear and dependent on DM signals. This would make these circuits susceptible to the variations of the CM signal, which can be caused by imperfectly balanced input, device mismatches and drifting. On the other hand, the CM response of the fully-differential integrator proposed in this paper is independent on DM signal and linear. As a result, it is less susceptible to the variation of the CM signal. Furthermore, if required, its CM rejection ratio can be further improved by the use of conventional common-mode feedback or common-mode feedforward techniques [6].

Acknowledgements

This work was supported by Thailand Research Fund under Grant No. PDF4280041.

7. REFERENCES

- [1] E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
- [2] M. Punzenberger, and C.C. Enz, "A 1.2V low power BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1991.
- [3] E. L. El-Marsy and J. Wu, "Fully-Differential Class AB Log Domain Integrator," *Journal of Analog Integrated Circuit and Signal Processing*, Vol. 25, pp. 35-46, 2000.
- [4] R. M. Fox, Y. Ro, H. J. Ko, F. Yuan, K. Kamik, and W. R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Syts.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
- [5] J. Mahattanakul, and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999.
- [6] A. Baschoirotto, F. Rezzi and R. Castello, "Low-voltage balanced transconductor with high input common-mode rejection," *Electron. Letts.* Vol. 30, no. 20, pp. 1669-1671, Sep. 1994.