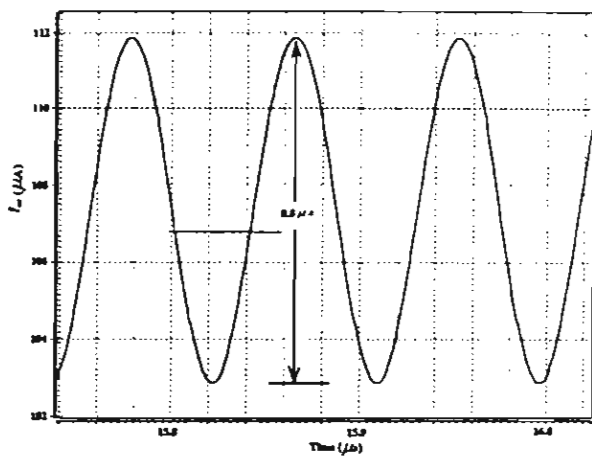
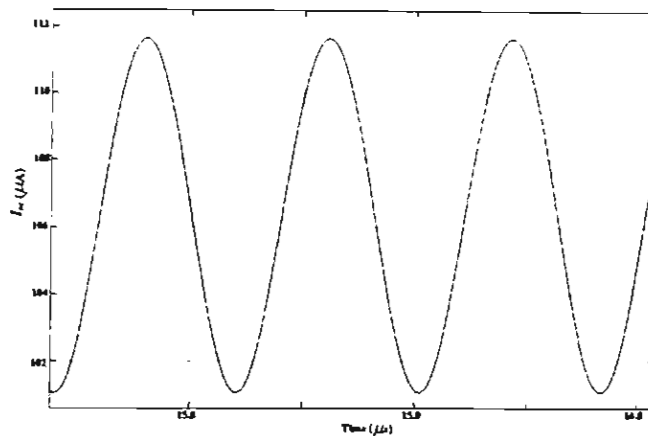


กรณีที่ 3

สัญญาณอินพุตแบบสมดุลย์เชิงเลขคณิต(Arithmetically Balanced input)

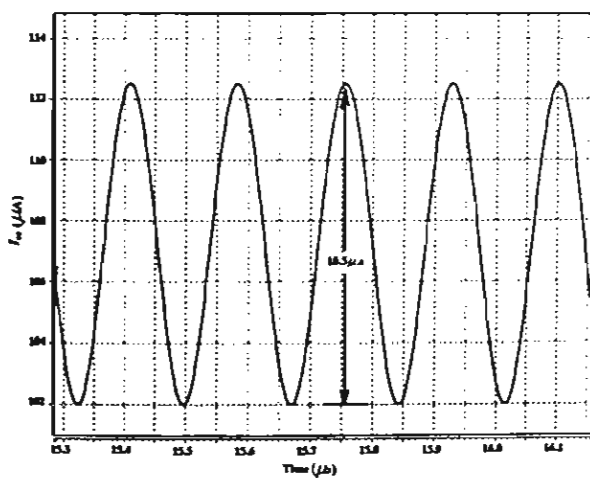


โปรแกรม Hspice

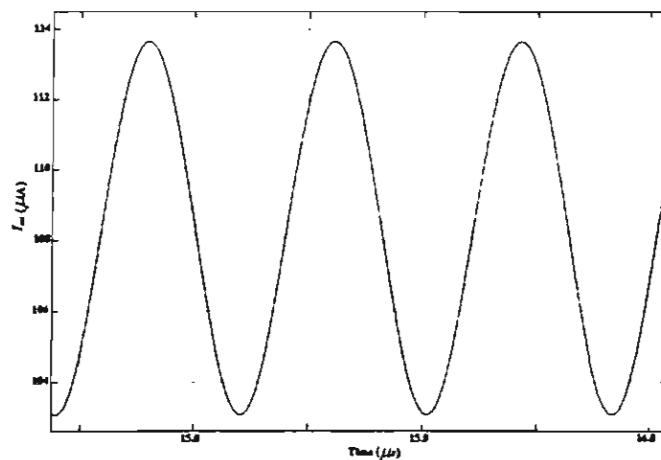


โปรแกรม simulink Matlab

สัญญาณอินพุตแบบสมดุลย์เชิงเรขาคณิต(Geometrically Balanced input)



โปรแกรม Hspice

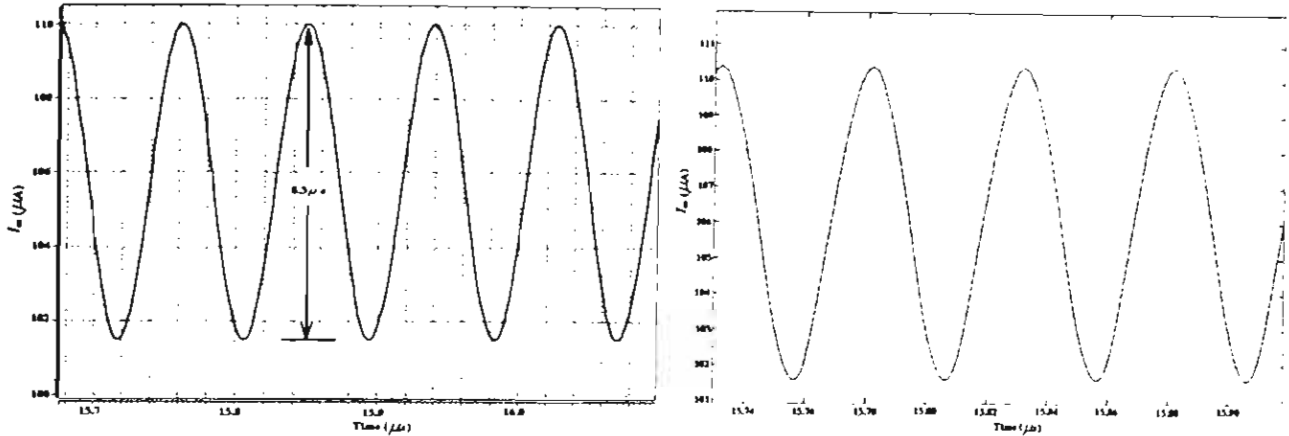


โปรแกรม simulink Matlab

รูปที่ 5.15 สัญญาณผลรวมอาร์ตพุทของวงจรรูปที่ 5.11

กรณีที่ 4

สัญญาณอินพุตแบบสมดุลเชิงเลขคณิต(Arithmetically Balanced input)

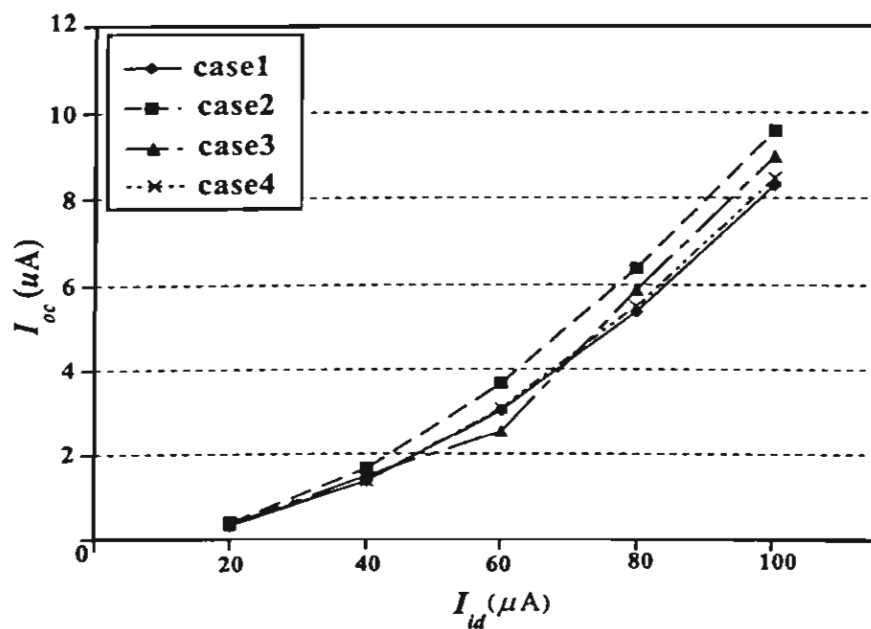


โปรแกรม Hspice

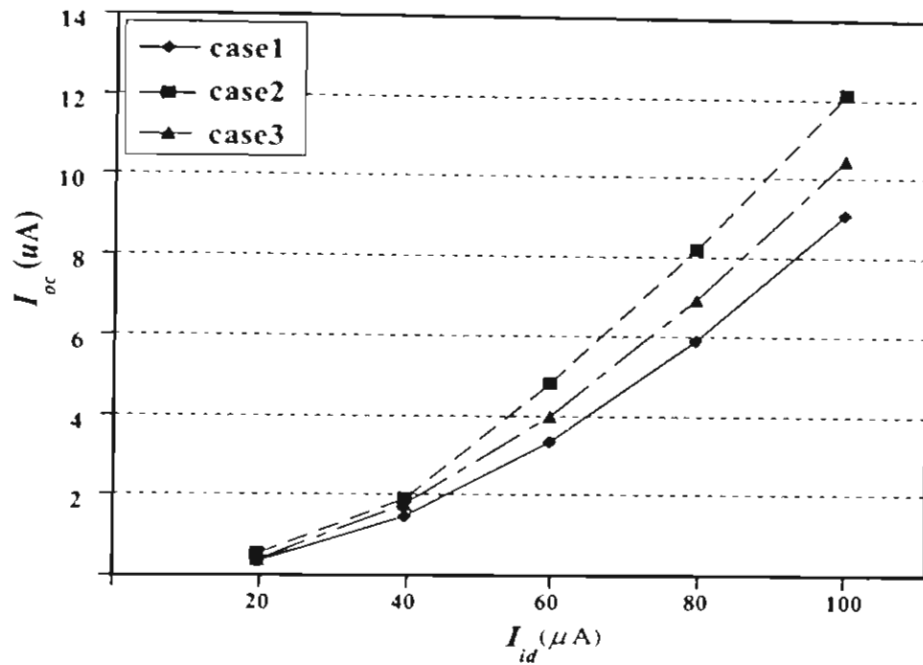
โปรแกรม simulink Matlab

รูปที่ 5.16 สัญญาณผลรวมเอาต์พุตของวงจรรูปที่ 5.12

จากผลการจำลองการทำงานเปรียบเทียบระหว่างโปรแกรม Hspice และโปรแกรม simulink Matlab จากรูปที่ 5.13 ถึงรูปที่ 5.16 แสดงให้เห็นว่าขนาดของ I_{oc} ที่ได้จากทั้งสองโปรแกรมมีผลการจำลองการทำงานใกล้เคียงกันอย่างมาก และจากของวงจรทั้งสี่ตารางที่ 5.1 พบว่าสัญญาณผลรวมเอาต์พุตของทั้งสี่กรณีแปรผันตามขนาดของสัญญาณผลต่างเอาต์พุตจึงได้ทำการจำลองการทำงานด้วยโปรแกรม Hspice เมื่อป้อนสัญญาณอินพุตมีขนาดเท่ากับ $I_{id} \sin \omega t$ โดยเปลี่ยนค่า I_{id} จาก $20 \mu A$ - $100 \mu A$ เมื่อป้อนสัญญาณด้วยวงจรป้อนสัญญาณทั้งแบบเชิงเลขคณิตและแบบเชิงเรขาคณิตผลการจำลองการทำงานที่ได้ดังรูปที่ 5.17 และรูปที่ 5.18 ตามลำดับ



รูปที่ 5.17 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุตที่สมดุลย์แบบเลขคณิต



รูปที่ 5.18 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุต ที่สมดุลงบแบบเรขาคณิต

จากรูปที่ 5.13 ถึงรูปที่ 5.16 จะพบว่าผลการจำลองการทำงานระหว่างโปรแกรม Hspice และ โปรแกรม simulink นั้นให้ผลขนาดของ I_{oc} มีขนาดใกล้เคียงกัน และจากรูปที่ 5.17 และรูปที่ 5.18 แสดงให้เห็นว่าขนาดของ I_{oc} มีขนาดใหญ่ขึ้นตามขนาดของสัญญาณผลต่างอินพุต ซึ่งอาจส่งผลให้ จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงาน ได้อย่างถูกต้อง และด้วยพฤติกรรมที่ไม่เป็นเชิงเส้นของสัญญาณผลรวมอีกทั้งแปรผันตามสัญญาณ ผลต่างนี้เองนี้เอง อาจจะทำให้การออกแบบวงจรกำจัดสัญญาณผลรวมประสบความสำเร็จยากและซับซ้อน และพบว่าวงจรในกรณีที่ 3. นั้นมีขนาดของสัญญาณผลรวมเอาต์พุตสูงกว่าในแบบอื่นๆ อีกทั้งวง จรดังกล่าวยังมีความไวมากต่อการเปลี่ยนแปลงของแหล่งจ่ายไฟเลี้ยงวงจร ซึ่งอาจจะไม่เหมาะ สำหรับการนำมาใช้งานในทางปฏิบัติ

ฉะนั้นในบทถัดไปจึงได้เสนอโครงสร้างใหม่ ซึ่งจะมีผลตอบสนองแบบเป็นเชิงเส้นและ สามารถอธิบายผลตอบสนองของสัญญาณผลรวมได้อย่างชัดเจนดังจะกล่าวในบทถัดไป

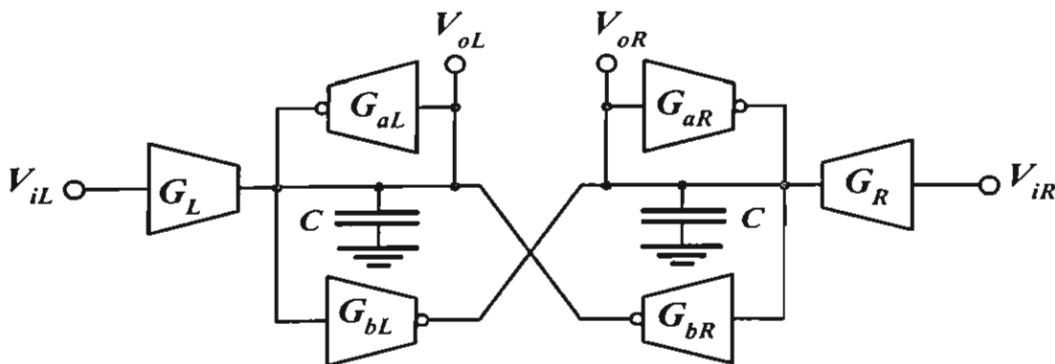
บทที่ 6

โครงสร้างใหม่ของวงจรกรองล๊อคโดเมนแบบผลต่างสองด้าน

วงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่ได้ถูกเสนอครั้งแรกโดย Sevinck[22] และต่อมา Punzenberger และ Enz ได้พัฒนางจรให้สามารถทำงานที่แรงดันไฟเลี้ยงต่ำโดยใช้เทคโนโลยี BiCMOS[35-38] อย่างไรก็ตามถึงแม้ว่าผลตอบสนองสัญญาณผลต่าง(differential mode response) ของวงจรเป็นเชิงเส้น แต่ในบทที่ 5 ได้แสดงให้เห็นว่าวงจรดังกล่าวล้วนแต่มีผลตอบสนองของสัญญาณผลรวม(common mode response) แปรผันตามสัญญาณผลต่างและไม่เป็นเชิงเส้น

บทที่ 6 ของโครงงานวิจัยนี้จึงเสนองวงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น อีกทั้งผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างไม่ขึ้นต่อกัน จึงทำให้ง่ายต่อการออกแบบวงจรกำจัดสัญญาณผลรวม ซึ่งจะส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูง และยังเสนองวงจรกำจัดสัญญาณผลรวมแบบป้อนกลับสำหรับวงจรอินทิเกรเตอร์ที่เสนอ โดยได้จำลองผลการทำงานของวงจรด้วยโปรแกรม HSPICE ซึ่งแสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานได้ที่ความถี่สูง

6.1 วงจรล๊อคโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น



รูปที่ 6.1 โครงสร้างของวงจรกรองต้นแบบ Gm – C[42]

รูปที่ 6.1 แสดงโครงสร้างของวงจร Gm-C อินทิเกรเตอร์ต้นแบบที่มีโครงสร้างในลักษณะคู่ไขว้ โดยประกอบด้วยอุปกรณ์ทรานส์คอนดักเตอร์สองประเภทคือ อุปกรณ์ทรานส์คอนดักเตอร์แบบบวก(g_L, g_R) และอุปกรณ์ทรานส์คอนดักเตอร์แบบลบ($kg_{aL}, g_{aR}, g_{bL}, g_{bR}$) โดยสมมุติให้ $g_L = g_R = kg_{aL} = kg_{aR} = kg_{bL} = kg_{bR} = G$ เราจะสามารถหาความสัมพันธ์ระหว่างสัญญาณผลต่างแรงดันอินพุตและสัญญาณผลต่างแรงดันเอาต์พุตดังสมการ

$$V_{od} = \omega_u \int V_{id} dt \quad (6.1)$$

เมื่อ $\omega_u = G/C$, $V_{od} = V_{oL} - V_{oR}$ และ $V_{id} = V_{iL} - V_{iR}$ จากสมการที่(6.1) จะสามารถหาฟังก์ชันถ่ายโอนสัญญาณผลต่างของวงจรดังนี้

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (6.2)$$

นอกจากนี้เราสามารถความสัมพันธ์ระหว่างสัญญาณผลรวมแรงดันอินพุต $V_{ic} = (V_{iL} + V_{iR})/2$ และสัญญาณผลรวมแรงดันเอาต์พุต $V_{oc} = (V_{oL} + V_{oR})/2$ ได้ดังสมการ

$$V_{oc}^* + \left(\frac{2}{k}\right)\omega_u V_{oc} = \omega_u V_{ic} \quad (6.3)$$

จากสมการที่(5.3) เราสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณผลรวมของวงจรได้ดังนี้

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6.4)$$

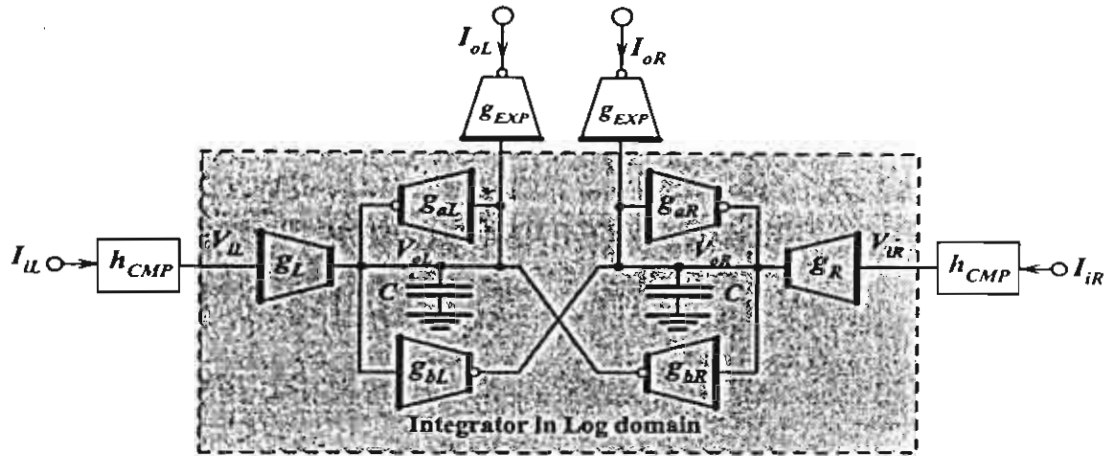
และจากสมการที่ (6.2) และสมการที่ (6.4) เราสามารถหาอัตราส่วนกำจัดผลรวม(common mode rejection ratio) ได้ว่า

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (6.5)$$

จากผลการวิเคราะห์โครงสร้างในรูปที่ 6.1 นั้นแสดงให้เห็นเป็นผลตอบสนองผลต่างและผลรวมซึ่งเป็นเชิงเส้นและอิสระต่อกัน ในหัวข้อถัดไปจะนำเสนอวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่สังเคราะห์จากวงจรต้นแบบในรูปที่ 6.1

6.2 วงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่เสนอ

จากเทคนิคที่เสนอในบทที่ 3 เราสามารถแปลงโครงสร้างของวงจรในรูปที่ 6.1 ให้เป็นวงจรกรองล็อกโดเมนได้ โดยการแทนทรานส์คอนดักเตอร์เชิงเส้นทุกตัวในรูปที่ 6.1 ด้วยทรานส์คอนดักเตอร์แบบพิเศษซึ่งกระแสเอาต์พุตแปรผันตามเอ็กโปเนนเชียลของผลต่างระหว่างแรงดันอินพุตและเอาต์พุตของทรานส์คอนดักเตอร์ และเพิ่มจิ้งบลิค h_{CMP} และบลิค g_{EXP} ที่อินพุตและเอาต์พุตของวงจรตามลำดับผลการแปลงดังรูปที่ 6.2



รูปที่ 6.2 ผลการแปลงโครงสร้างวงจรในรูปที่ 6.1 เป็นโครงสร้างของวงจรกรองลือกโดเมน

ทั้งนี้สมการฟังก์ชันถ่ายโอนของสัญญาณผลต่างวงจรในรูปที่ 6.2 ได้ดังสมการ

$$\frac{I_{od}(s)}{I_{id}(s)} = \left(\frac{I_{CMP}}{I_{EXP}} \right) \cdot H_{dm}(s) \quad (6.6)$$

เมื่อ $\omega_u = I_g / CV_T$ และสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณโหมตรงร่วมของวงจรได้

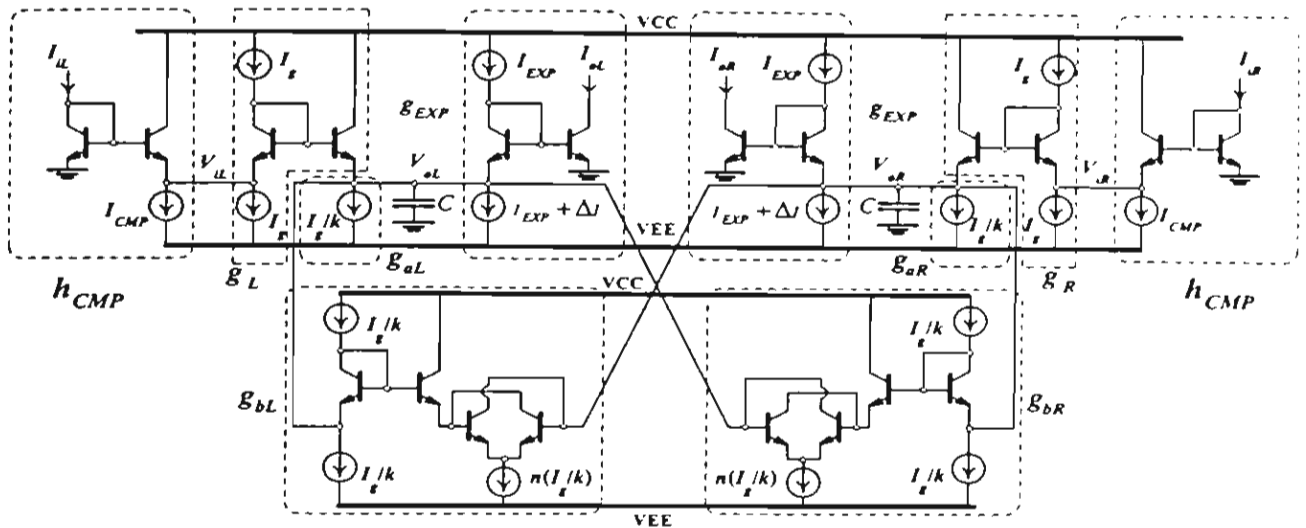
ว่า

$$\frac{I_{oc}(s)}{I_{ic}(s)} = \left(\frac{I_{CMP}}{I_{EXP}} \right) \cdot H_{cm}(s) \quad (6.7)$$

จากสมการที่(6.7) เราสามารถแสดงความสัมพันธ์ระหว่างกระแสไฟตรงอินพุตและกระแสไฟตรงเอาต์พุต ดังสมการ

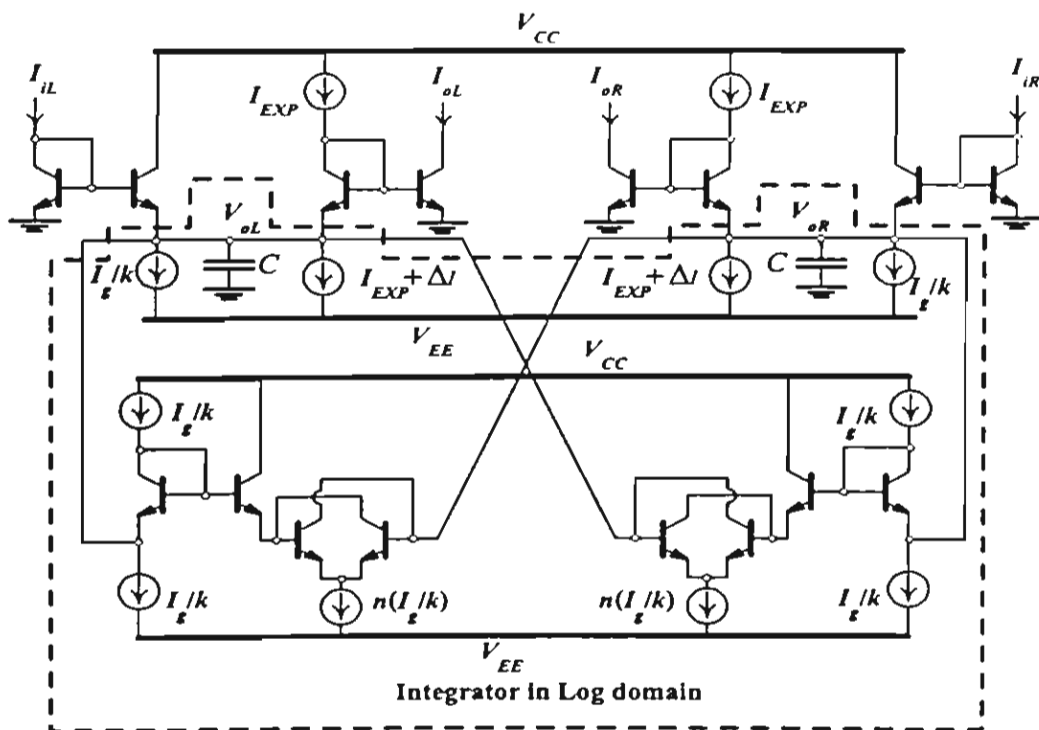
$$I_Y = \left(\frac{I_{CMP}}{I_{EXP}} \right)^{(k/2)} I_X \quad (6.8)$$

เมื่อ I_Y และ I_X คือกระแสไฟตรงอินพุตและกระแสไฟตรงเอาต์พุตตามลำดับ หากแทนบล็อกอุปกรณ์ทรานส์คอนดักเตอร์ทรานส์คอนดักเตอร์แบบพิเศษด้วยวงจรกรณี 1 ในรูปที่ 3.6, วงจร h_{CMP} และ g_{EXP} กรณีที่ 1 (ตารางที่ 3.1 และ ตารางที่ 3.2) และแทนลงในรูปที่ 6.2 จะได้วงจรกรองลือกโดเมนความถี่ต่ำผ่านอันดับสี่ดังรูปที่ 6.3



รูปที่ 6.3 วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่สร้างจากบล็อกไดอะแกรมในรูปที่ 6.2

ในกรณีพิเศษหากกำหนดให้ $I_{CMP} = I_{EXP} = I_g$ เราจะสามารถลดรูปวงจรรูปที่ 6.3 ลงได้ดังแสดงในรูปที่ 6.4



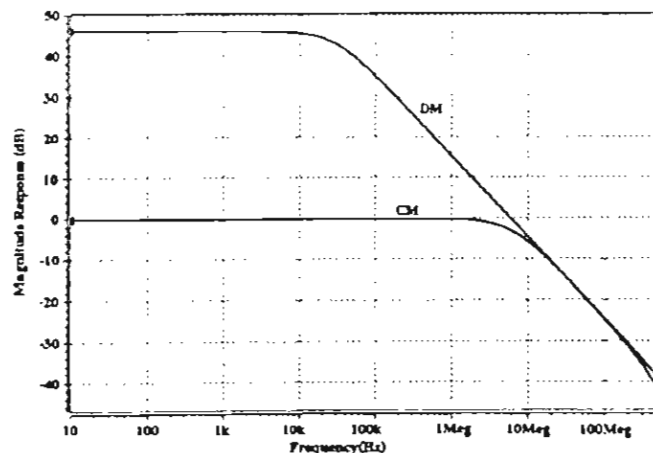
รูปที่ 6.4 วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่เสนอ

เราสามารถหาสมการฟังก์ชันถ่ายโอนของวงจรรีโกลโดเมนอินทิเกรเตอร์ในรูปที่ 6.4 ได้โดยการแทน $I_{CMP} = I_{EXP} = I_g$ ลงในสมการที่ (6.6) และ (6.7) ดังสมการ

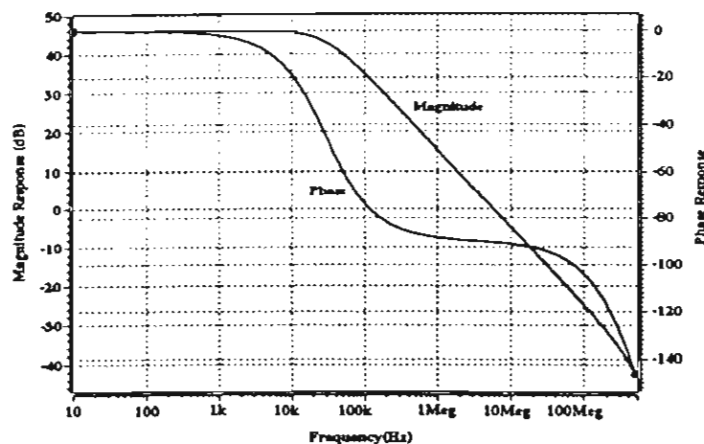
$$\frac{I_{od}(s)}{I_{id}(s)} = \frac{\omega_u}{s} \quad \text{และ} \quad \frac{I_{oc}(s)}{I_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6.9)$$

ทั้งนี้จะสามารถปรับค่าอัตราขยายไฟตรงของวงจรอินทิเกรเตอร์ในรูปที่ 6.4 อย่างละเอียด โดยการปรับกระแส ΔI 's ภายในบล็อกคลัสสัญญาณ ซึ่งจากสมการที่(6.9) จะพบว่าที่ความถี่เท่ากับ ศูนย์นั้น วงจรจะมีผลตอบสนองขนาดเท่ากับอนันต์ แต่จากผลการจำลองการทำงานของวงจรพบว่า ที่ความถี่เท่าศูนย์นั้นขนาดของผลตอบสนองเท่ากับ 46 dB เหตุเนื่องจากผลของ β ที่มีค่าจำกัด ของทรานซิสเตอร์

ผลจำลองการทำงานด้วยโปรแกรม HSPICE ด้วย HJ process parameters ($f_T = 27 \text{ GHz}$) โดยกำหนดให้ $V_{CC} = -V_{EE} = -1\text{V}$, $I_X = I_o = I_x = 100\mu\text{A}$, $k = 2$, $n = 4$ และ $C = 100\text{pF}$ ผลตอบสนอง ความถี่เชิงขนาดของสัญญาณผลต่างและสัญญาณผลรวมของวงจรในรูปที่ 6.4 เมื่อป้อนอินพุตเป็น แบบสมมูลเลขคณิตและทำการปรับให้วงจรมีอัตราขยายไฟตรงในโหมดผลต่างเท่ากับ 46 dB ผลตอบสนองความถี่เชิงขนาดของสัญญาณผลรวมดังรูปที่ 6.5 ซึ่งตรงดังสมการที่(6.9) และที่ผลตอบสนองผลต่างที่ $\omega_u (2 \cdot \pi \cdot (5.3 \text{ MHz}))$ ผลตอบสนองความถี่เชิงขนาดมีค่าเฟสเลื่อนเท่ากับ 88.9° ดังรูปที่ 6.6



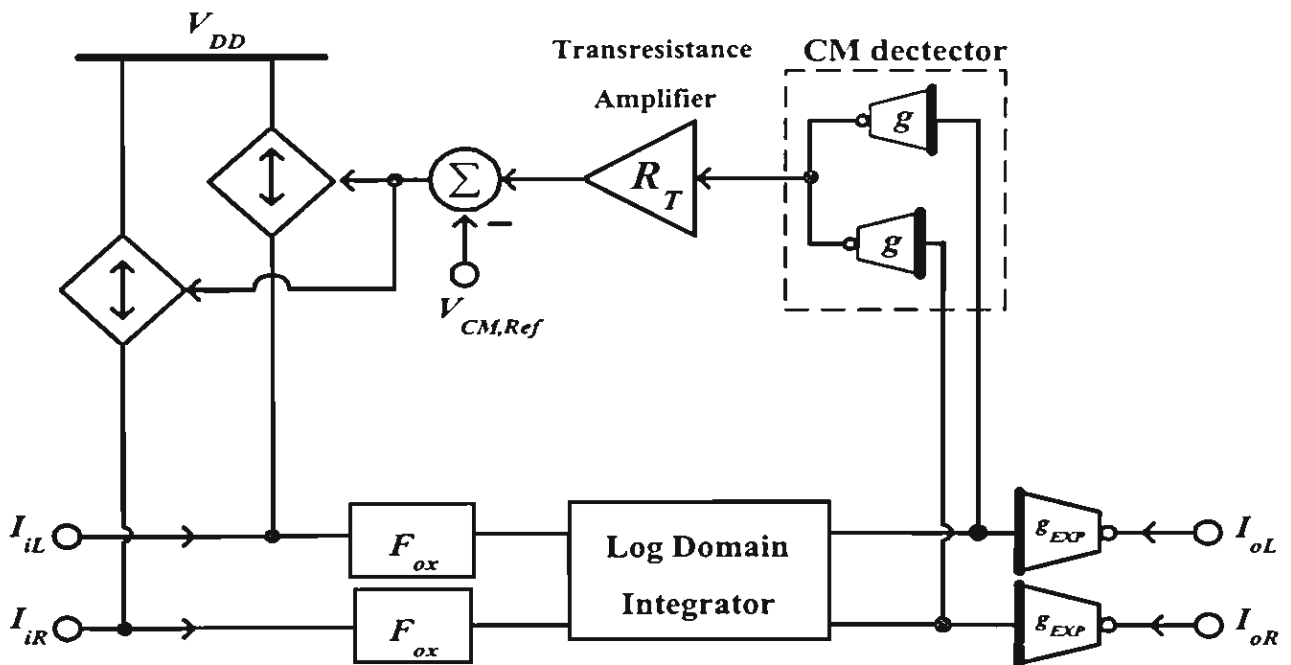
รูปที่ 6.5 ผลตอบสนองเชิงขนาดของสัญญาณผลรวมและสัญญาณผลต่าง



รูปที่ 6.6 ผลตอบสนองเชิงขนาดและเฟสของสัญญาณผลต่างของวงจร

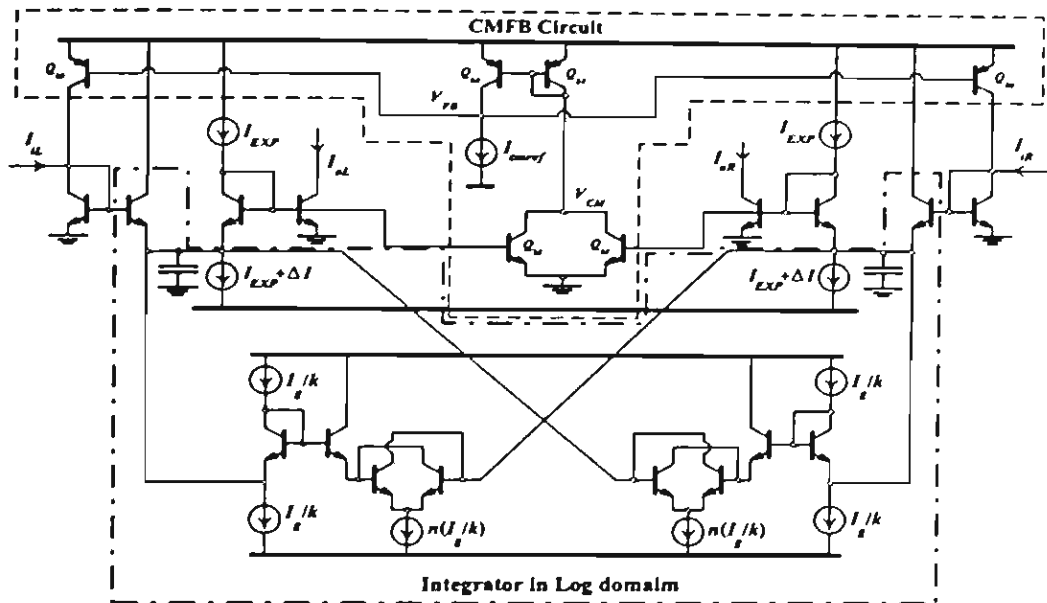
6.3 วงจรล็อกโดเมนอินทิเกรเตอร์ที่มีอัตราการจัดสัญญาณผลรวมสูง

ในทางปฏิบัติสัญญาณผลรวมของวงจรแบบผลต่างสองด้านอาจมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความเป็นออุดมคติของสมมูลกระแสอินพุต ความไม่สมนัยของอุปกรณ์ (mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต (process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง ดังนั้นวงจรดังกล่าวจึงต้องการวงจรกำจัดสัญญาณผลรวมที่ไม่ต้องการ ซึ่งวงจรที่ทำหน้าที่ดังกล่าวก็คือ วงจรป้อนกลับสัญญาณผลรวม(Common mode feedback circuits) นั่นเอง และสำหรับวงจรอินทิเกรเตอร์ที่ได้เสนอในโครงงานวิจัยฉบับนี้ได้ใช้หลักการกำจัดสัญญาณโหมตรงมดงรูปที่ 6.7[43] โดยมีกลไกการทำงานกล่าวคือ เมื่อมีสัญญาณแรงดันปรากฏที่เอาต์พุตของอินทิเกรเตอร์ก็นำไปหาค่าสัญญาณผลรวมกระแสเอาต์พุตโดยบล็อกตรวจจับสัญญาณโหมตรงมดง(CM dector) จากนั้นค่าสัญญาณผลรวมกระแสเอาต์พุตที่ได้จะถูกขยายด้วยวงจรขยาย(transresistance amplifier) แล้วเอาต์พุตที่ได้ลบจากแรงดันอ้างอิง เพื่อนำแรงดันผลต่างไปควบคุมแหล่งกระแส(Voltage Control Current Source: VCCS) ที่ต่ออยู่ที่อินพุตของวงจรอินทิเกรเตอร์



รูปที่ 6.7 หลักการของวงจรกำจัดสัญญาณผลรวม

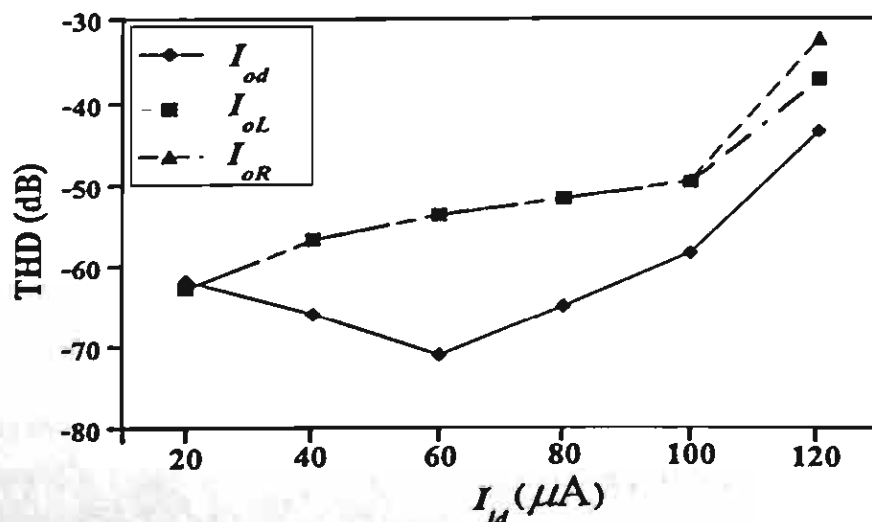
จากหลักการในรูปที่ 6.7 สามารถออกแบบวงจรป้อนกลับสัญญาณผลรวม



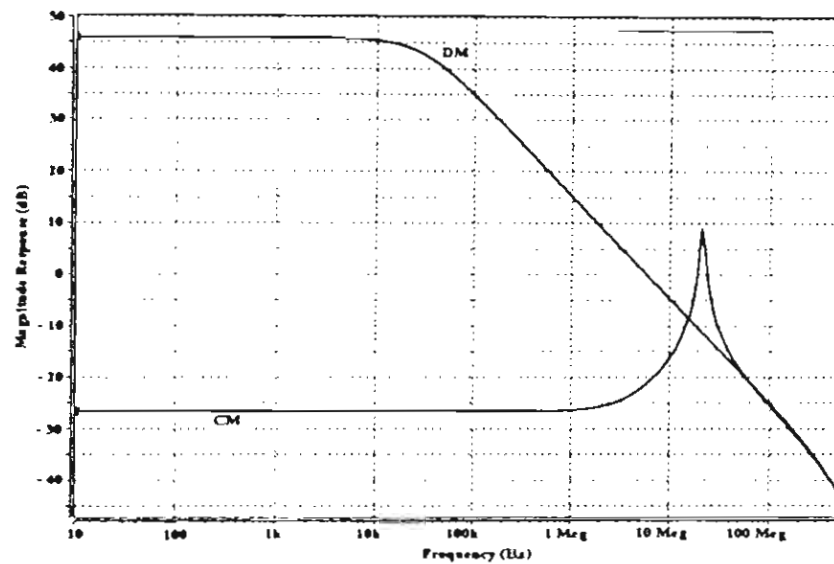
รูปที่ 6.8 วงจรล็อกโดเมนอินทิเกรเตอร์ที่มีค่าอัตราการจัดสัญญาณโหมคร่วมสูง

วงจรในรูปที่ 6.8 แสดงวงจรล็อกโดเมนอินทิเกรเตอร์ ที่ต่อรวมอยู่กับวงจรกำจัดสัญญาณผลร่วม(แสดงในกรอบสี่เหลี่ยมเส้นประ) ซึ่งอาศัยผลบวกของกระแสเอาต์พุตในการสร้างแรงดันผลร่วม(V_x) แล้วจึงป้อนกลับมาควบคุมแรงดันที่ขาอินพุตของทรานส์ซิสเตอร์อินพุต

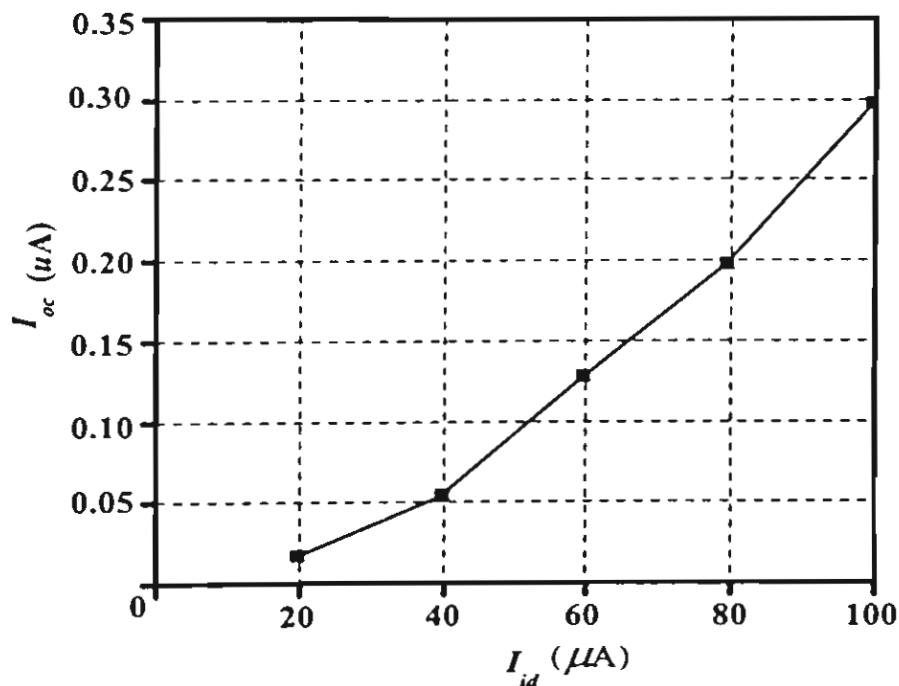
ผลจำลองการทำงานด้วยโปรแกรม HSPICE ด้วย HJ process parameters ($f_T = 27 \text{ GHz}$) โดยกำหนดให้ $V_{CC} = -V_{EE} = -1 \text{ V}$, $I_x = I_o = I_g = 100 \mu\text{A}$, $k = 2$, $n = 4$ และ $C = 100 \text{ pF}$ ค่าความเพี้ยนฮาร์โมนิครวมเมื่อต่อรวมกับวงจร CMFB ของวงจรในรูปที่ 6.8 ดังรูปที่ 6.9 สำหรับที่ขนาดของสัญญาณเท่ากับ $|i_{in}|/I_o = 0.6$ ค่าฮาร์โมนิครวมของ I_{oL} และ I_{oR} ที่ $\omega_u (2 \cdot \pi \cdot (5.3 \text{ MHz}))$ จะมีค่าเท่าเพียงประมาณ -54 dB แต่สำหรับ I_{od} จะมีค่าเพียง -72 dB เท่านั้น และผลตอบสนองความถี่ของสัญญาณผลต่างและสัญญาณผลรวมของวงจรในรูปที่ 6.8 ดังรูปที่ 6.10



รูปที่ 6.9 ค่าฮาร์โมนิครวม



รูปที่ 6.10 ผลตอบสนองเชิงขนาดของสัญญาณผลรวมและสัญญาณผลต่าง



รูปที่ 6.11 ความแปรตามของสัญญาณผลรวมเอาต์พุตต่อสัญญาณผลต่างอินพุตของวงจรรูปที่ 6.8

6.4 สรุปผลจำลองการทำงาน

จากผลการจำลองการทำงานของวงจรล็อกโดเมนอินทิเกรเตอร์ แสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานที่ความถี่สูงมากได้เป็นอย่างดี และมีผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างไม่ขึ้นต่อกัน และวงจรกำจัดสัญญาณผลรวมที่เสนอเมื่อต่อร่วมกับวงจรอินทิเกรเตอร์ที่เสนอส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูง

บทที่ 7

สรุป

7.1 สรุปผลการวิจัย

วงจรรอสล็อกโดเมนผลต่างสองด้านเป็นวงจรที่กำลังได้รับความสนใจอย่างมาก เนื่องจากวงจรผลิตสัญญาณเอาต์พุตที่มีความเพี้ยนต่ำมากและทนทานต่อสัญญาณรบกวนมากขึ้น ซึ่งได้มีผู้เสนอไว้หลายวงจรด้วยกันดังได้ยกตัวอย่างไว้ในบทที่ 5 ซึ่งในบทความที่เสนอได้แสดงให้เห็นไว้เฉพาะความสัมพันธ์ระหว่างสัญญาณผลต่างอินพุตและสัญญาณผลต่างเอาต์พุตซึ่งเป็นเชิงเส้นเท่านั้น ในโครงการวิจัยฉบับนี้จึงได้วิเคราะห์ผลตอบสนองของสัญญาณผลรวม ซึ่งพบว่าวงจรรอสล็อก-โดเมนอินทิเกรเตอร์ที่มีโครงสร้างดังในรูปที่ 5.3 มีสัญญาณผลรวมเป็นคำตอบของสมการเชิงอนุพันธ์ไม่เป็นเชิงเส้นและไม่สามารถหาคำตอบทั่วไปของสมการดังกล่าวได้ และยังพบอีกว่าขนาดของสัญญาณผลรวมก็แปรผันตามขนาดของสัญญาณผลต่างอย่างไม่เป็นเชิงเส้นอีกด้วย ซึ่งในทางปฏิบัติสัญญาณผลรวมจะถูกกำหนดมีขนาดที่เหมาะสม เพื่อให้วงจรมีคุณสมบัติบางประการ อาทิ ย่านการแกว่งของสัญญาณอินพุตและเอาต์พุตสูงที่สุด แต่เนื่องจากพฤติกรรมของสัญญาณผลรวมที่ได้กล่าวในข้างต้นทำให้ไม่สามารถกำหนดขนาดของสัญญาณผลรวมที่เหมาะสมสำหรับวงจรดังกล่าวได้

โดยเฉพาะในการบีบสัญญาณแบบเรขาคณิต ซึ่งมีข้อดีคือช่วยให้วงจรมีความสามารถรับสัญญาณอินพุตที่มีขนาดใหญ่กว่ากระแสไบแอสได้ จากการวิเคราะห์ห้้นวงจรตัวอย่างในบทที่ 5 ที่ใช้เทคนิคการบีบสัญญาณดังกล่าวพบว่าสัญญาณผลรวมเอาต์พุตมีขนาดที่แปรผันไปตามขนาดของสัญญาณผลต่างอินพุตและขนาดของสัญญาณผลต่างเอาต์พุต ในกรณีที่สัญญาณอินพุตมีขนาดใหญ่ซึ่งไม่เป็นปัญหาสำหรับวงจรที่อาศัยเทคนิคการบีบสัญญาณแบบดังกล่าว แต่กลับส่งผลให้สัญญาณผลรวมเอาต์พุตมีขนาดใหญ่อาจจนส่งผลให้อุปกรณ์ภายในวงจรเปลี่ยนจุดทำงาน (operating point) ไปจนทำให้วงจรไม่สามารถทำงานอย่างถูกต้องได้

จากการวิเคราะห์สัญญาณผลรวมของวงจรตัวอย่างในบทที่ 5 ได้ทำการพิสูจน์ผลการวิเคราะห์ด้วยการทำงานระหว่างโปรแกรม Hspice เปรียบเทียบกับโปรแกรม simulink ซึ่งจากรูปที่ 5.14 ถึงรูปที่ 5.17 แสดงจะพบขนาดของ I_{∞} มีได้จากโปรแกรมทั้งสองมีขนาดใกล้เคียงกันและมีขนาดใหญ่และจากรูปที่ 5.18 และรูปที่ 5.19 แสดงให้เห็นว่าขนาดของ I_{∞} มีขนาดใหญ่ขึ้นตามขนาดของสัญญาณผลต่างอินพุต ซึ่งตรงกับสมมุติฐานที่ได้จากสมการที่ได้ทำการวิเคราะห์

ในโครงการวิจัยจึงได้เสนอวงจรรอสล็อกโดเมนในโหมดผลต่างที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น จากผลการวิเคราะห์แสดงให้เห็นอย่างชัดเจนว่าวงจรมีผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างเป็นอิสระจากกัน ผลการจำลองการทำงานของวงจรรอสล็อกโดเมนอินทิเกรเตอร์แสดงให้เห็นว่าวงจรมีความเป็นเชิงเส้นสูงมากและสามารถทำงานที่ความถี่สูงมากได้เป็นอย่างดี ในทางปฏิบัติสัญญาณผลรวมของวงจรจะมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความไม่เป็น

อุดมคติของสมมูลกระแสอินพุต ความไม่สมนัยของอุปกรณ์(mismatch) การเลื่อนของอุณหภูมิ(thermal drift) และผลความแปรปรวนในกระบวนการผลิต(process variation) ซึ่งส่งผลให้จุดทำงาน(operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง จึงต้องมีวงจรที่คอยกำจัดสัญญาณผลรวมที่เกิน ในโครงการวิจัยจึงได้เสนอวงจรกำจัดสัญญาณผลรวมสำหรับวงจรอินทิเกรเตอร์ดังกล่าว โดยเมื่อต่อร่วมกับวงจรอินทิเกรเตอร์ที่เสนอส่งผลให้วงจรมีค่าอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูงและจากผลการวัดค่าความเพี้ยนของสัญญาณเอาต์พุตแต่ละข้างของวงจรอินทิเกรเตอร์ที่ได้เสนอพบว่ามีค่าต่ำ และค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก ซึ่งแตกต่างจากวงจรในบทที่ 5 เนื่องจากตัวอย่างของวงจรอินทิเกรเตอร์ดังกล่าวมีค่าความเพี้ยนของสัญญาณเอาต์พุตในแต่ละข้างสูงมาก(THD มีค่าที่เกินกว่า 1% หรือ - 40 dB) แต่กลับมีค่าความเพี้ยนของผลต่างสัญญาณเอาต์พุตมีค่าต่ำมาก จึงสามารถสรุปได้ว่าวงจรอินทิเกรเตอร์ในบทที่ 5 สัญญาณเอาต์พุตแบบไม่สมมูลย์เลขคณิตถึงแม้จะป้อนอินพุตเป็นแบบสมมูลย์เลขคณิตก็ตาม แต่วงจรอินทิเกรเตอร์ที่ได้เสนอในโครงการวิจัยจะให้เอาต์พุตออกมาแบบสมมูลย์เลขคณิต เมื่อป้อนสัญญาณอินพุตเป็นแบบสมมูลย์เลขคณิต ซึ่งสมมูลย์แบบเลขคณิตสามารถเรียกอีกชื่อหนึ่งซึ่งเป็นที่รู้จักว่า balanced จึงสามารถสรุปได้ว่า ตัวอย่างวงจรอินทิเกรเตอร์ที่ในบทที่ 5 นั้นเป็นวงจรอินทิเกรเตอร์แบบผลต่างสองด้าน(Fully differential log domain integrator) และวงจรที่เสนอในบทที่ 6 เป็นวงจรอินทิเกรเตอร์แบบสมมูลย์ผลต่างสองด้าน(Fully balanced log domain integrator) นั้นเอง

7.2 ข้อเสนอแนะสำหรับวิจัยในอนาคต

ในโครงการวิจัยฉบับได้เสนอวงจรล็อกโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน ที่มีผลตอบสนองของสัญญาณผลรวมเป็นเชิงเส้น และมีค่าอัตรากำจัดผลรวมสูง ซึ่งยังสามารถนำวงจรดังกล่าวมาทำการปรับปรุงและพัฒนาเพิ่มเติมได้อีก อาทิเช่น

1. การปรับปรุงวงจรให้สามารถสร้างได้จากทรานซิสเตอร์ไบโพลาร์ที่มีอยู่ในเทคโนโลยี CMOS เนื่องจากเทคโนโลยีดังกล่าวมีราคาถูก
2. การนำโครงสร้างของวงจรอินทิเกรเตอร์ที่ได้เสนอไว้ในโครงการวิจัยมาดัดแปลงโดยใช้ MOS ทรานซิสเตอร์ที่ทำงานในย่าน weak inversion ซึ่งจะทำให้วงจรที่กินกำลังต่ำมาก ซึ่งนำไปใช้กับระบบที่ต้องการวงจรกรองที่มีค่าความถี่ตัดย่านความถี่เสียง
3. การศึกษาและวิเคราะห์ผลของสัญญาณรบกวนของวงจร
4. นำเอาวงจรอินทิเกรเตอร์ดังกล่าวมาออกแบบเป็นวงจรกรอง เพื่อนำไปประยุกต์ใช้กับวงจรในส่วนหน้า(front end) ภาครับของเส้นใยแก้วนำแสง

เอกสารอ้างอิง

1. C. C. Enz and E. A. Vittoz, "CMOS low power analog circuit design," in *Emerging Technologies*, Tutorial for 1996 *IEEE International Symposium Circuit & Systems*, R.Cavin and W.Lui, Eds., IEEE Service Center, Piscataway, NJ, ch.1.2, pp 79-133, 1996.
2. F. R. Graells, "VLSI CMOS Subthreshold Log Companding Analog Circuit Techniques for Low Voltage Application," Ph.D. Thesis University of Politecnica de Catalunya, Spain, 2001.
3. A. A. El-Adawy and A. M. Soliman, "A Low Voltage Single Input Class AB Transconductor with Rail to Rail Input Range," *IEEE Trans. Circuits and Systems-II*, Vol. 47, No. 2, pp. 236-242, Feb. 2000.
4. J. F. Duque - Carrillo, J. L. Alusin, G. Torelli, J. M. Valverde and M. A. Dominguez, "1-V Rail to Rail operational amplifier in Standard CMOS Technology," *IEEE J. Solid State Circuit*, Vol. SC-35, No.1, pp. 33-34, Jan. 2000.
5. C. Lin and M. Ismail, "Robust Design of LV/LP Low distortion CMOS Rail to Rail input stage," *Journal of Analog integrated circuit and signal processing*, Kluwer Academic Publishers, Vol. 21, pp. 153-161, 1999.
6. K. J. deLangen and J. H. Huising, "Compact Low - Voltage Low – Power Efficient operational amplifier Cells for VLSI," *IEEE J. Solid State Circuit*, Vol. SC-31, No.10, pp. 1482-1496, Oct. 1998.
7. G. Ferri, W. Sansen and V. Peluso, " A Low Voltage Fully Differential Constant Gm Rail to Rail CMOS Operational Amplifier," *Journal of Analog Integrated Circuit and signal processing*, Kluwer Academic Publishers, Vol. 16, pp. 5-15, 1998.
8. G. Xu, S. H. K. Embabi, P. Hao and E. Sanchez - Sinencio, "A Low Voltage Fully Differential Nested G_m Capacitance amplifier: Analysis and design," in *Proc. IEEE International Symposium Circuit & Systems*, pp. 606-609, 1999.
9. S. Setty and C. Toumazou, "N Folded Cascode Technique for High Frequency Operation of Low Voltage Opamp," *Electron. Letts.*, vol.32, No.11, pp. 955-956, May. 1996.
10. J. Shin, I. Chung and H. Min, "A New Charge Pump Without Degradation in Threshold Voltage Due to Body Effect," *IEEE J. Solid State Circuit*, vol. SC-35, No.8, pp. 1227-1230, Aug. 2000.

11. A. Durham, W. Redman-White, J. Hughes, "Circuit architectures for high linearity monolithic continuous time filtering," *IEEE Trans. Circuits and Systems-II*, vol. 39, pp. 651-657, Sep. 1992.
12. M. Banu and Y. Tsividis, "An Elliptical Continuous time CMOS filter with on chip automatic tuning," *IEEE J. Solid State Circuit*, vol. SC-21, No.1, pp. 15-29, Feb. 1986.
13. M. Banu, Y. Tsividis and J. Khoury "Continuous time MOSFET – C filter in VLSI," *IEEE Trans. Circuits and Systems-II*, vol. 33, pp. 125-139, Feb. 1986.
14. U.K. Moon, "Linear Improvement Technique for CMOS continuous time filters," Ph.D. thesis University of Illinois at Urbana-Champaign, 1994
15. E. Sanchez – Sinencio and J.S. Martinez, "CMOS Transconductance Amplifier, architectures and active filter tutorial," *IEE Proc.- Circuits Devices Syst.*, vol. 147, No. 1, pp. 406 – 416, Feb. 2000
16. J.E. Kardontchik, "Introduction to the design of transconductor capacitor filters," Kluwer Academic publishers, 1992
17. P. G. Fontollet, "Telecommunication Systems," Chapter 6, Artech House, 1986
18. Y.P Tsividis, V. Gopinathan, L. Toth, "Combanding in signal processing", *Electron. Letts.*, vol.26, No.17, pp. 1331 – 1332, Aug. 1990.
19. L. W. Couch II, "Digital and Analog Communication systems", Chapter 3, Prentice Hall, 1993
20. J. Mulder, Wouter A. Serdijn, Albert C. van der Woerd and Arthur H.M. van Roermund, "Dynamic Translinear and Log – Domain Circuit *Analysis and Synthesis*," Kluwer Academic Publishers, 1999
21. R.W. Adams, "Filtering in the Log domain," Presented at 63 rd AES Conference, New York, May 1979, Preprint 1470.
22. E. Seevinck, "Combanding current mode integrator: A new circuit principle for continuous time monolithic filters," *Electron. Letts.*, vol.26, pp. 2046 – 2047, Nov. 1990.
23. D.R. Frey, "Log domain filtering: approach to current mode filtering," *IEE Proc.G.*, vol. 140, pp. 406 - 416, Dec. 1993
24. D.R. Frey, "Exponential State Space Filters: A Generic Current Mode Design Strategy," *IEEE Trans. Circuits and Systems-II*, vol. 43, pp. 34-42, Jan. 1996.
25. D.R. Frey, "State Space Synthesis and Analysis of Log Domain Filters," *IEEE Trans. Analog and digital signal processing*, vol. 45, No. 9, pp. 1205-1211, Sep. 1998.

26. D. Perry and G.W. Robert, "The design of Log domain filters based on the operational simulation of LC ladder," *IEEE Trans. Circuits and Systems-II*, vol. 43, No.11, pp. 763-774, Nov. 1996.
27. D. Perry and G.W. Robert, "Very High Frequency Log domain Bandpass Filters," *IEEE Trans. Analog and digital signal processing*, vol. 45, No. 9, pp. 1188-1198, Sep. 1998.
28. G.W. Robert, "Design and Analysis of Integrator Based Log Domain filter circuit," Kluwer Academic Publishers, 2000
29. E.M. Drakakis, A.J. Payne and C. Toumazou, "Log Domain Filtering and the Bernoulli Cell," *IEEE Trans. Fundamental Theory and applications*, vol. 46, No.5, pp. 559-571, May. 1999.
30. J. Mahatthanakul and C. Toumazou, "Modular Log Domain Filters Based upon Linear Gm – C Filter Synthesis," *IEEE Trans. Fundamental Theory and applications*, vol. 46, No.12, pp. 1421-1430, Dec. 1999.
31. J. Mahatthanakul, " High Frequency, Low Distortion Current Mode Filters," Ph.D. thesis Imperial college of the university of London, 1998
32. D.R. Frey and Y.P. Tsvividis "Syllabically companding log domain filter using biasing," *Electron. Letts.*, vol.33, No.18, pp. 1506 – 1507, Aug. 1997.
33. J. Mahatthanakul and C. Toumazou, "Modular Log Domain," *Electron. Letts.*, vol.33, pp. 1330 – 1331, June. 1997.
34. R. Schaumann, M.S. Ghausi and K.R. Laker, " Design of Analog Filters," Prentice Hall, Englewood Cliffs, New Jersy,1990
35. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, No.12, pp. 1968-1978, Dec. 1998.
36. M. Punzenberger, and C. C. Enz, "A compact lowpower BiCMOS log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-33, No.7, pp. 1123-1129, July. 1998.
37. C. C. Enz, M. Punzenberger, and D.Python, "Low - voltage log-domain filter processing in CMOS and BiCMOS," *IEEE Trans. Circuits and Systems-II*, vol. 46, No.3, pp. 279 - 289, March. 1999.
38. D.R. Frey and A.T. Tola, "A State Space Formulation for Externally Linear Class AB Dynamic Circuits," *IEEE Trans. Analog and digital signal processing*, vol. 46, No. 3, pp. 306-314, Mar. 1999

39. Ezz I. El – Masry and J. Wu, "Fully Differential Class AB Log Domain Integrator," *Journal of Analog integrated circuit and signal processing*, Kluwer Academic Publishers, vol. 25, pp. 35-46, 2000.
40. J E. Seevinck, "Analysis and Synthesis of translinear Integrated Circuits," ELSEVIER, 1988
41. F.B. Hillberbrand, " Advanced calculus for application," Prentice – Hall , Englewood Cliffs, 1976
42. B. Nauta," Analog CMOS Filters for Very High Frequencies," Kluwer Academic Publishers, 1993
43. P.R. Gray , P.J. Hurst, S.H. Lewis and R.G. Meyer, " Analysis and Design of Analog Integrated circuit," Fourth Edition, New York: John Wiley & Sons, 2001

ผลงานที่ได้จากการวิจัย

1. ผลการวิเคราะห์สัญญาณโหมตร่วมของวงจรล็อกโดเมนอินทิเกรเตอร์ของโครงสร้างต่างๆ ที่ถูกเคยเสนอก่อนหน้านี้ ซึ่งไม่เคยมีผู้เสนอไว้ก่อน
2. โครงสร้างใหม่ของวงจรล็อกโดเมนอินทิเกรเตอร์ที่มีผลตอบสนองที่เป็นเชิงเส้นที่เป็นที่ต้องการอย่างมากในระบบที่ต้องการความแม่นยำที่ต่ำมากและทนต่อสัญญาณโหมตร่วม
3. บทความทั้งในและต่างประเทศดังนี้

- [1] Y. Piputthawutchai and J. Mahattanakul, " Synthesis linear filter based upon non linear transconductor ," *Proc. IEEE Colloquim On Active Filter Circuits Theory and Design*, Thailand Chapter, KMIL, Oct. 2000.
- [2] Y. Piputthawutchai and J. Mahattanakul, " Fully Balanced Log Domain Integrator," *Proc. IEEJ International Analog VLSI Workshop, Bangkok, Thailand*, pp. 178-181, May 2001.
- [3] Y. Piputthawutchai and J. Mahattanakul, " High CMRR Fully differential Log Domain Integrator," 24th Conference of Electrical Engineering of Thailand, KMITL, Nov. 2001.
- [4] J. Mahattanakul and Y. Piputthawutchai, " Fully differential Log – domain Integrator with Osthogonal Common – mode and Differential mode Response," *ISCAS 2003*, pp. I553 – I556, Bangkok, Thailand, May. 2003

ภาคผนวก

วิธีการสังเคราะห์วงจรกรองเชิงเส้นจากอุปกรณ์ทรานส์คอนดักเตอร์แบบไม่เชิงเส้น

Method for synthesizing linear filters from non-linear transconductors

จิรายุทธ มหัทธนกฤต และ อุทรา นทิพัฒน์วิรัช

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร

51 หมู่ 1 ถนนเชื่อมสัมพันธ์ หนองจอก กรุงเทพฯ 10530

โทร (02)988-3655 ต่อ 211 โทรสาร (02) 988-3655 ต่อ 239 E-mail: jirayut@mut.ac.th

บทคัดย่อ

บทความนี้ได้นำเสนอวิธีการสังเคราะห์วงจรกรองเชิงเส้นจากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เชิงเส้น วิธีการนี้มีประโยชน์มากเนื่องจากจะทำให้เราสามารถแปลงวงจรกรองแบบ $Gm-C$ แบบมาตรฐานให้กลายเป็นวงจรกรองแบบ ELIN ที่สามารถกรองสัญญาณแบบเป็นเชิงเส้นได้

Abstract

A novel method for synthesizing linear filters from different kinds of non-linear transconductors is proposed. The method is particularly useful since it allows the traditional $Gm-C$ filter structures to be transformed into the ELIN type circuits, e.g. log-domain and instantaneous companding filters, which are linear in their filtering function.

1. คำนำ

เป็นที่ทราบกันดีว่าวงจรกรอง $Gm-C$ เป็นวงจรกรองรวม (integrated filter) สำหรับประมวลสัญญาณความถี่สูงที่ได้รับความนิยมมากที่สุดในปัจจุบัน อย่างไรก็ตามปัญหาที่สำคัญของวงจรกรองประเภทนี้คือความไม่เป็นเชิงเส้นของการประมวลสัญญาณอันเนื่องมาจากความไม่เป็นเชิงเส้นของอุปกรณ์ทรานส์คอนดักเตอร์ที่ใช้ในวงจร แม้ในปัจจุบันนี้จะสามารถสร้างอุปกรณ์ทรานส์คอนดักเตอร์ที่มีความเป็นเชิงเส้นสูงได้จากทรานซิสเตอร์ประเภทมอสเฟต (MOSFET) แต่สำหรับอุปกรณ์ทรานส์คอนดักเตอร์ที่สร้างจากทรานซิสเตอร์ประเภทไบโพลาร์ (BJT) นั้นโดยธรรมชาติแล้วไม่สามารถทำให้มีความเป็นเชิงเส้นที่ดีได้

ในระยะไม่กี่ปีมานี้วงจรกรองการคอมแพนดิงแบบหนึ่ง (instantaneous companding filter) เป็นวงจรกรองที่ได้รับความนิยมเป็นอย่างมาก [1-6] โดยได้มีการแสดงให้เห็นว่าโดยใช้เทคนิคการคอมแพนดิงแบบหนึ่ง (instantaneous companding technique) เราสามารถสร้างวงจรกรองสัญญาณที่เป็นเชิงเส้นได้จากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เป็นเชิงเส้น [6] อีกทั้งมีคำคิดเห็นฮาร์โมนิกรวมของ

สัญญาณค่า วงจรกรองการคอมแพนดิงแบบหนึ่งประเภทที่ได้รับความนิยมมากได้แก่ วงจรกรองแบบล็อกโดเมน (log-domain filter) หรือที่บางครั้งเรียกว่าวงจรกรองแบบทรานส์ลิเนียร์พลวัต (dynamic translinear filter)

วิธีการสังเคราะห์วงจรกรองการคอมแพนดิงแบบหนึ่งที่เป็นที่นิยมวิธีหนึ่งคือวิธีการสังเคราะห์ปริภูมิสถานะแบบเอ็กซ์โปเนนเชียล (exponential state-space) [2] อย่างไรก็ตามวิธีการสังเคราะห์ดังกล่าวจะต้องใช้การแปลงเมตริกซ์ที่ค่อนข้างยุ่งยากซับซ้อนและไม่เหมาะกับการนำมาใช้ออกแบบวงจรกรองอันดับสูง ๆ ในทางปฏิบัติ วิธีการสังเคราะห์วงจรกรองการคอมแพนดิงแบบอื่น ๆ เช่น วิธีสังเคราะห์โดยอาศัยวงจรกรองคั่นแบบที่มีโครงสร้างประกอบด้วยขดลวดเหนี่ยวนำและตัวเก็บประจุที่คั่นแบบขั้นบันได (LC Ladder) วิธีที่ได้เสนอใน [3] แต่วิธีดังกล่าวยังมีปัญหา เนื่องจากวงจรคั่นแบบโดยปกติจะมีค่าอัตราขยายทางแรงดันไฟฟ้าตรง (dc gain) น้อยกว่าหนึ่งเสมอ ทำให้วงจรที่ได้จากการสังเคราะห์ด้วยวิธีดังกล่าวไม่สามารถกำหนดค่าอัตราขยายไฟฟ้าจึงมีค่าอัตราขยายน้อยกว่าหนึ่งเช่นกัน กับวงจรคั่นแบบ

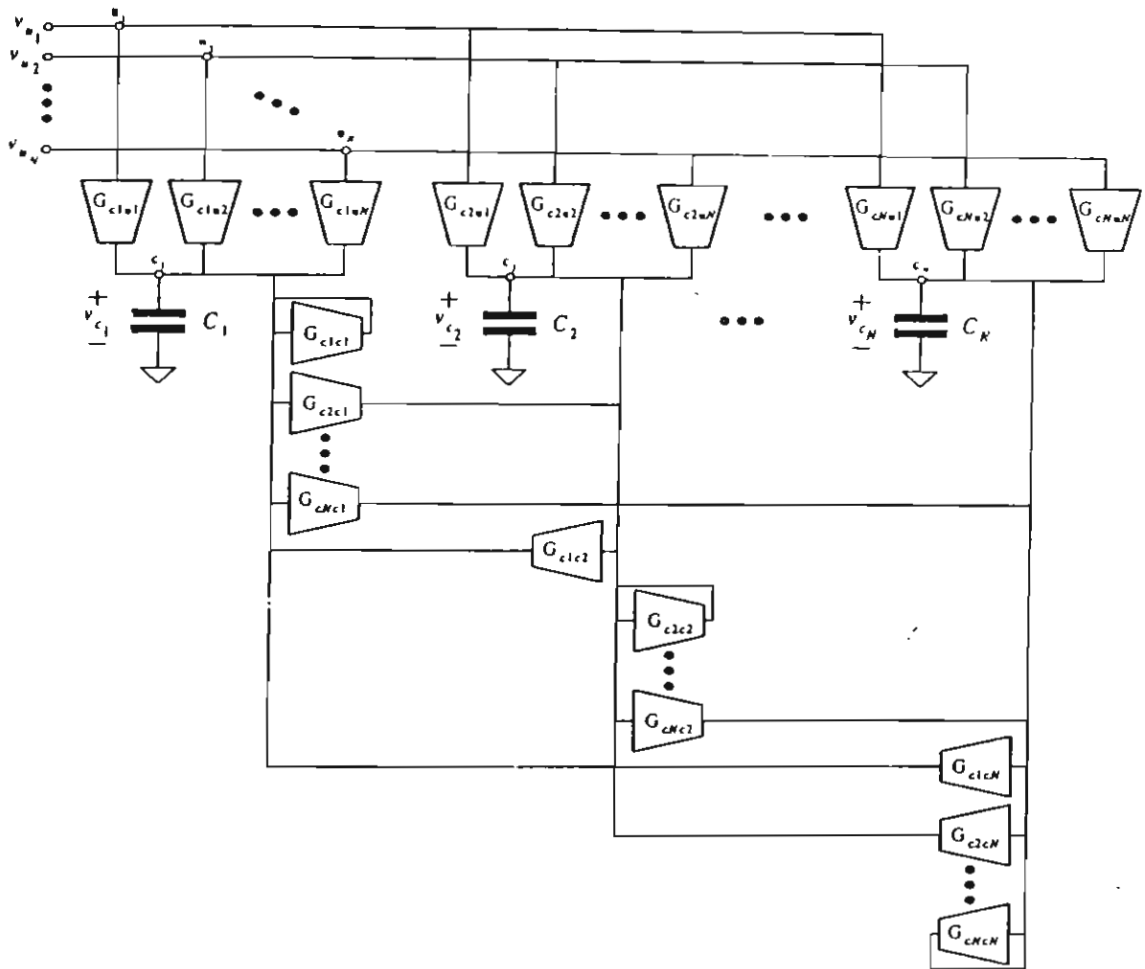
2. ทฤษฎี

โดยทั่วไปเราสามารถแสดงระบบเชิงเส้นแบบไม่แปรเปลี่ยนตามเวลา (linear time-invariant system) ในปริภูมิสถานะ (state space) ได้ด้วยสมการ

$$\dot{x} = Ax + Bu \quad (1)$$

โดย เวกเตอร์ $x = [x_1 \ x_2 \ \dots \ x_N]^T$ คือเวกเตอร์สถานะที่ประกอบไปด้วยตัวแปรสถานะ (state variable) จำนวน N ตัวแปร u คืออินพุต เวกเตอร์ขนาด $1 \times n$ A คือเมตริกซ์ของระบบ (system matrix) ขนาด $N \times N$ และ B คืออินพุตเมตริกซ์ขนาด $N \times N$ วงจรกรอง $Gm-C$ แบบเชิงเส้น

เราสามารถใส่สมการที่ (1) ในการอธิบายวงจรกรองเชิงเส้นแบบ $Gm-C$ อันดับ N ในรูปที่ 1 โดยกำหนดให้ตัวแปรสถานะคือแรงดันที่ตกคร่อมตัวเก็บประจุทุกตัวได้ดังนี้



รูปที่ 1 แสดงวงจรกรอง Gm-C แบบเชิงเส้น

$$\dot{v}_c(t) = \omega_A v_c(t) + \omega_B v_u(t) \text{ หรือ}$$

$$\begin{bmatrix} \dot{v}_{c1}(t) \\ \dot{v}_{c2}(t) \\ \vdots \\ \dot{v}_{cN}(t) \end{bmatrix} = \begin{bmatrix} \omega_{A11} & \omega_{A12} & \cdots & \omega_{A1N} \\ \omega_{A21} & \omega_{A22} & \cdots & \omega_{A2N} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{AN1} & \omega_{AN2} & \cdots & \omega_{ANN} \end{bmatrix} \begin{bmatrix} v_{c1}(t) \\ v_{c2}(t) \\ \vdots \\ v_{cN}(t) \end{bmatrix} + \begin{bmatrix} \omega_{B11} & \omega_{B12} & \cdots & \omega_{B1N} \\ \omega_{B21} & \omega_{B22} & \cdots & \omega_{B2N} \\ \vdots & \vdots & \ddots & \vdots \\ \omega_{BN1} & \omega_{BN2} & \cdots & \omega_{BNN} \end{bmatrix} \begin{bmatrix} v_{u1}(t) \\ v_{u2}(t) \\ \vdots \\ v_{uN}(t) \end{bmatrix} \quad (2)$$

โดยเครื่องหมายจุดบนตัวแปรแสดงอนุพันธ์เมื่อเทียบกับเวลา (time derivative) และ

$$\omega_{Ajk} = \frac{Gm_{c_j c_k}}{C_j} \quad \omega_{Bjk} = \frac{Gm_{c_j u_k}}{C_j} \quad (3)$$

โดย $Gm_{c_j c_k}$ แสดงค่าทรานส์คอนดักแตนซ์ (transconductance) ของ ทรานส์คอนดักเตอร์ (transconductor) เชิงเส้น $G_{c_j c_k}$ ที่มีอินพุตและเอาต์พุตเทอร์มินัลต่อกับโหนด c_k และโหนด c_j ตามลำดับ ในทำนองเดียวกัน $Gm_{c_j u_k}$ คือค่าทรานส์คอนดักแตนซ์ของทรานส์คอนดักเตอร์เชิงเส้น $G_{c_j u_k}$ ที่มีอินพุตและเอาต์พุตเทอร์มินัลต่อกับโหนด u_k และโหนด c_j ตามลำดับ ถ้าเราทำการแปลงลาปลาซ (Laplace transform) สมการที่ (2) และทำการจัดรูปเมทริกซ์ที่ได้เราจะได้

$$v_c(s) = H(s) v_u(s) \text{ หรือ}$$

$$\begin{bmatrix} V_{c1}(s) \\ V_{c2}(s) \\ \vdots \\ V_{cN}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \begin{bmatrix} V_{u1}(s) \\ V_{u2}(s) \\ \vdots \\ V_{uN}(s) \end{bmatrix} \quad (4)$$

โดย

$$H(s) = (sI - \omega_a)^{-1} \omega_b \quad (5)$$

ถ้ากำหนดให้

$$x(t) \leftrightarrow X(s)$$

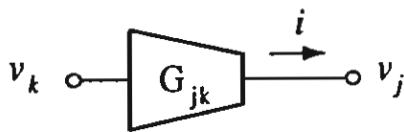
แสดงว่า $X(s)$ คือลาปลาซทรานส์ฟอร์มของ $x(t)$ แล้ว จากสมการที่ (2)และ (4) เราสามารถแสดงได้ว่าสำหรับ $j = 1, 2, \dots, N$

$$v_{c_j}(t) = \int \sum_{k=1}^N [\omega_{ajk} v_{c_k}(t) + \omega_{bjk} v_{u_k}(t)] dt \quad (6)$$

$$V_{c_j}(s) = \sum_{k=1}^N H_{jk}(s) V_{u_k}(s)$$

วงจรกรอง Gm-C แบบพิเศษ (วงจรกรอง Gm-C)

สำหรับในกรณีพิเศษที่ฟังก์ชันการแปลงแรงดันเป็นกระแสของทรานส์คอนดักเตอร์ในวงจรรูปที่ 1 เป็นแบบไม่เป็นเชิงเส้น โดยที่กระแสเอาต์พุตของทรานส์คอนดักเตอร์ G_x เป็นฟังก์ชันของแรงดันอินพุต v_i และแรงดันเอาต์พุต v_j ของตัวมันเองดังนี้ (ดูรูปที่ 2)



รูปที่ 2 ทรานส์คอนดักเตอร์แบบพิเศษ

$$i = G_{jk}(v_k, v_j) = I_{jk} \frac{f(v_k/V_a)}{f'(v_j/V_a)} \quad (7)$$

โดย I_{jk} และ V_a คือกระแสและแรงดันคงที่ตามลำดับ (I) คือฟังก์ชันต่อเนื่องแบบโมโนโทนิก (monotonic) และ $f'(x) = df(x)/dx$ จากสมการที่ (7) จะเห็นได้ว่ากระแสรวมที่ไหลผ่านตัวเก็บประจุ C_j คือ

$$i_{C_j}(t) = C_j \dot{v}_{c_j}(t) = \sum_{k=1}^N \left[I_{c_j c_k} \frac{f(v_{c_k}/V_a)}{f'(v_{c_j}/V_a)} + I_{c_j u_k} \frac{f(v_{u_k}/V_a)}{f'(v_{c_j}/V_a)} \right] \quad (8)$$

เมื่อจัดรูปสมการข้างบนใหม่จะได้

$$\frac{f'(v_{c_j}/V_a) \dot{v}_{c_j}(t)}{V_a} = \sum_{k=1}^N \left[\frac{I_{c_j c_k}}{C_j V_a} f(v_{c_k}/V_a) + \frac{I_{c_j u_k}}{C_j V_a} f(v_{u_k}/V_a) \right] \quad (9)$$

หรืออาจเขียนได้ว่า

$$\dot{p}_{c_j}(t) = \sum_{k=1}^N \omega_{Ajk} p_{c_k}(t) + \omega_{Bjk} p_{u_k}(t) \quad (10)$$

โดย

$$p_{c_k}(t) = f(v_{c_k}/V_a) \quad p_{u_k}(t) = f(v_{u_k}/V_a) \quad (11)$$

และ

$$\omega_{Ajk} = I_{c_j c_k} / C_j V_a \quad \omega_{Bjk} = I_{c_j u_k} / C_j V_a \quad (12)$$

จากสมการที่ (10) เราสามารถแสดงได้ว่า

$$p_{c_j}(t) = \int \sum_{k=1}^N [\omega_{Ajk} p_{c_k}(t) + \omega_{Bjk} p_{u_k}(t)] dt \quad (13)$$

จึงเมื่อเปรียบเทียบกับสมการที่ (10) กับ (6) จะเห็นได้ว่า

$$P_{c_j}(s) = \sum_{k=1}^N H_{jk}(s) P_{u_k}(s) \quad (14)$$

โดย

$$p_{c_k}(t) = f(v_{c_k}(t)/V_a) \leftrightarrow P_{c_k}(s)$$

และ

$$p_{u_k}(t) = f(v_{u_k}(t)/V_a) \leftrightarrow P_{u_k}(s)$$

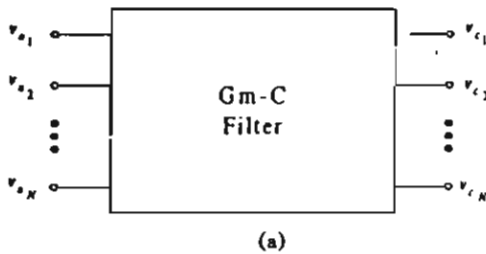
ดังนั้น เราสามารถสรุปได้ว่าถ้าวงจรในรูปที่ 1 ถูกสร้างขึ้นจากทรานส์คอนดักเตอร์แบบเชิงเส้นและมีความสัมพันธ์ระหว่างแรงดันอินพุต-เอาต์พุตสามารถแสดงได้ดังสมการที่ (4) แล้ว วงจรที่ 1 ที่ถูกสร้างขึ้นจาก ทรานส์คอนดักเตอร์ที่มีคุณลักษณะการแปลงแรงดันเป็นกระแสเป็นไปตามสมการที่ (7) จะสามารถอธิบายได้ด้วยสมการ

$$P_c(s) = H(s)P_u(s) \text{ หรือ}$$

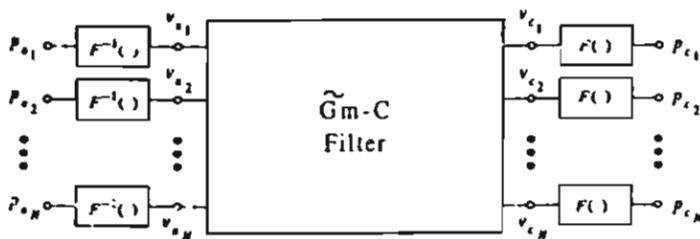
$$\begin{bmatrix} P_{c1}(s) \\ P_{c2}(s) \\ \vdots \\ P_{cN}(s) \end{bmatrix} = \begin{bmatrix} H_{11}(s) & H_{12}(s) & \cdots & H_{1N}(s) \\ H_{21}(s) & H_{22}(s) & \cdots & H_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ H_{N1}(s) & H_{N2}(s) & \cdots & H_{NN}(s) \end{bmatrix} \begin{bmatrix} P_{u1}(s) \\ P_{u2}(s) \\ \vdots \\ P_{uN}(s) \end{bmatrix}$$

(15)

นั่นคือถึงแม้ว่าวงจรกรอง Gm-C แบบพิเศษนี้จะเป็นวงจรไม่เป็นเชิงเส้น แต่เราสามารถอธิบายการทำงานของวงจรดังกล่าวได้ด้วยสมการปริภูมิสถานะแบบเชิงเส้นได้โดยการกำหนดค่าให้ตัวแปรสถานะของระบบคือฟังก์ชัน $f(\cdot)$ ของแรงดันที่ตกคร่อมตัวเก็บประจุในวงจร (แทนที่จะเป็นแรงดันที่ตกคร่อมตัวเก็บประจุ) ทั้งนี้เราจะเรียกววงจรกรองแบบพิเศษนี้ว่าวงจรกรอง $\tilde{G}m-C$ เพื่อการเปรียบเทียบกับที่ชัดเจนพิจารณารูปที่ 3(a) ซึ่งแสดงระบบที่สร้างจากวงจร Gm-C ที่อธิบายได้ด้วยสมการที่ (2) และรูปที่ 3(b) ซึ่งแสดงระบบที่สร้างจากวงจรกรอง $\tilde{G}m-C$ ที่อธิบายได้ด้วยสมการที่ (15)



(a)



(b)

รูปที่ 3 ระบบที่อธิบายได้ด้วย (a) สมการที่ (2) และ

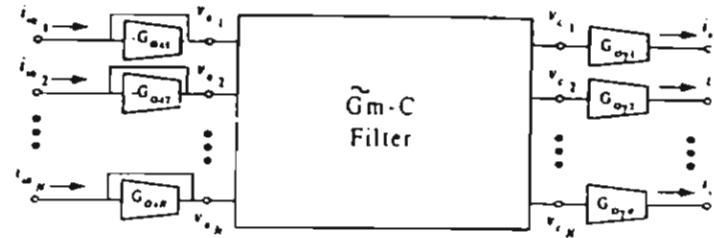
(b) สมการที่ (15) โดย $F(v) = f(v/V_a)$

ถ้ากำหนดให้ทรานส์คอนดักเตอร์ G_0 มีฟังก์ชันการเปลี่ยนแรงดันเป็นกระแสเท่ากับ

$$G_x(v) = I_x + (v/V_a) \\ \pm G_0(v) = \pm I_0 f(v/V_a) \\ H_y(v) = V_a f^{-1}(\cdot / I_y)$$

เมื่อ v คือแรงดันอินพุตของทรานส์คอนดักเตอร์ และเครื่องหมาย $\pm$ แสดงว่าทรานส์คอนดักเตอร์นั้นเป็นแบบบวกหรือลบ เรา

สามารถนำ ทรานส์คอนดักเตอร์ G_0 มาคู่ร่วมกับวงจร $\tilde{G}m-C$ เพื่อสร้างวงจรกรองกระแส (current filter) ได้ดังแสดงในรูปที่ 4 โดย



รูปที่ 4 วงจรกรองกระแสแบบเชิงเส้น

$$I_{out}(s) = T(s)I_{in}(s) \text{ หรือ}$$

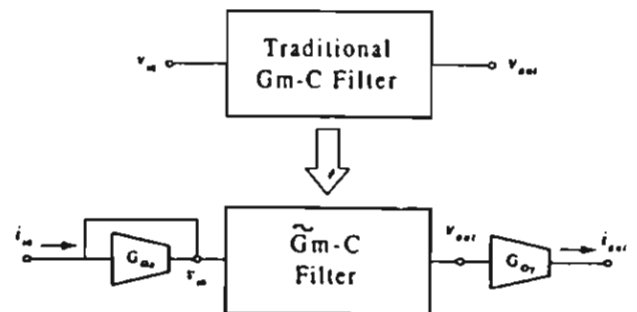
$$\begin{bmatrix} I_{out1}(s) \\ I_{out2}(s) \\ \vdots \\ I_{outN}(s) \end{bmatrix} = \begin{bmatrix} T_{11}(s) & T_{12}(s) & \cdots & T_{1N}(s) \\ T_{21}(s) & T_{22}(s) & \cdots & T_{2N}(s) \\ \vdots & \vdots & \ddots & \vdots \\ T_{N1}(s) & T_{N2}(s) & \cdots & T_{NN}(s) \end{bmatrix} \begin{bmatrix} I_{in1}(s) \\ I_{in2}(s) \\ \vdots \\ I_{inN}(s) \end{bmatrix}$$

(16)

$$T_{jk}(s) = \left(\frac{I_{Oy_j}}{I_{Ox_k}} \right) H_{jk}(s)$$

จะเห็นได้ว่าวงจรกรองเชิงเส้นในโหมดกระแสสามารถสร้างขึ้นมาจากทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น ทั้งนี้การสังเคราะห์วงจรดังกล่าวสามารถทำได้เป็นขั้นตอนดังนี้

- เลือกวงจรกรอง Gm-C แบบมาตรฐานที่มีฟังก์ชันการถ่ายโอนอย่างที่ต้องการ
- ทำการเปลี่ยนอุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวให้เป็นทรานส์คอนดักเตอร์แบบพิเศษ (ซึ่งจากสมการที่ (3) และ (12) พบว่าเราจะต้องกำหนดให้ $I_{jk} = Gm_{jk}V_a$) ทำให้ได้วงจรกรองแบบ $\tilde{G}m-C$
- ค่อดูอุปกรณ์ทรานส์คอนดักเตอร์ G_{Ox} และ G_{Oy} เข้าที่พอร์ตอินพุตและเอาต์พุตของวงจร



รูปที่ 5 การแปลงวงจรกรอง Gm-C แบบหนึ่งอินพุต-หนึ่งเอาต์พุตให้กลายเป็นวงจรกรองกระแสเชิงเส้นที่ใช้ทรานส์คอนดักเตอร์พิเศษ

$v \rightarrow I$
 $I \rightarrow v$

รูปที่ 5 แสดงการแปลงวงจรกรองแรงดัน Gm-C แบบหนึ่งอินพุต-หนึ่งเอาต์พุต ให้เป็นวงจรกรองกระแสแบบเป็นเชิงเส้นที่ไทม์ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น โดยทั้งนี้ตัววงจร Gm-C ดันแบบมีทราบดีเฟอรัฟังกชันเท่ากับ $V_{out}(s)/V_{in}(s) = H(s)$ วงจรกรองกระแสที่ได้จะมีทราบดีเฟอรัฟังกชันเท่ากับ

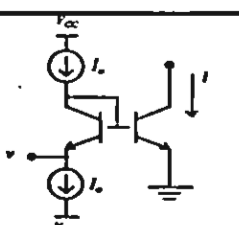
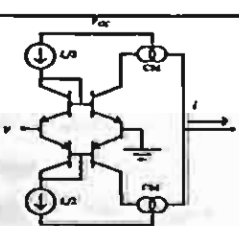
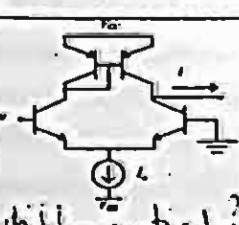
$$\frac{I_{out}(s)}{I_{in}(s)} = \left(\frac{I_{Oy}}{I_{Ox}} \right) H(s) \quad (17)$$

จากสมการที่(17) จะเห็นว่าสามารถเลือกค่าอัตราขยายของวงจรกรองโดยเลือกอัตราส่วนของกระแส I_{Oy} และ I_{Ox} ซึ่งอาจจะเป็นส่วนที่ได้เปรียบของวิธีการสังเคราะห์ด้วยวิธีที่ได้นำเสนอ

3. การออกแบบวงจรทรานส์คอนดักเตอร์ G_O และ G_{jk}

ตารางที่ 1 แสดงตัวอย่างของวงจรทรานส์คอนดักเตอร์ G_O ที่มีฟังก์ชัน $f(x)$ เป็นแบบต่าง ๆ โดยกรณีที่ I ฟังก์ชัน $f(x)$ คือฟังก์ชันเอ็กซ์โปเนนเชียล กรณีที่ II และ III ฟังก์ชัน $f(x)$ คือฟังก์ชันไฮเพอร์โบลิกซายน์ (hyperbolic sine) และไฮเพอร์โบลิกแทนเจนต์ (hyperbolic tangent) ส่วนตารางที่ 2 แสดงฟังก์ชัน $G_{jk}(V_k, V_j)$ ที่สอดคล้องกับฟังก์ชัน $f(x)$ ใน ตารางที่ 1

ตารางที่ 1 วงจรสำหรับทรานส์คอนดักเตอร์ G_O

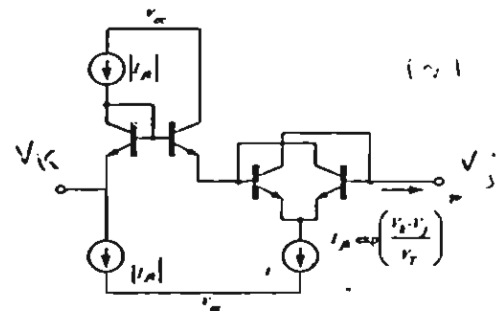
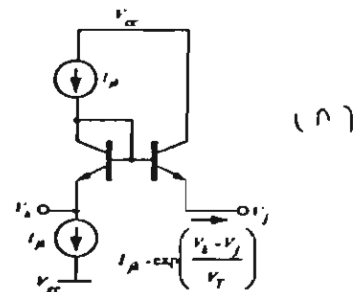
	วงจร	$i = G_O(v)$	$f(x)$	V_x
I		$I_o \exp\left(\frac{v}{V_T}\right)$	$\exp(x)$	V_T
II		$I_o \sinh\left(\frac{v}{V_T}\right)$	$\sinh(x)$	V_T
III		$I_o \tanh\left(\frac{v}{2V_T}\right)$	$\tanh(x)$	$2V_T$

ตารางที่ 2 ฟังก์ชัน $G_{jk}(V_k, V_j)$

	$f(x)$	$f'(x)$	$G_{jk}(V_k, V_j)$
I	$\exp(x)$	$\exp(x)$	$I_{jk} \cdot \exp\left(\frac{V_k - V_j}{V_T}\right)$
II	$\sinh(x)$	$\cosh(x)$	$I_{jk} \frac{\sinh(V_k/V_T)}{\cosh(V_j/V_T)}$
III	$\tanh(x)$	$\frac{2}{1 + \cosh(2x)}$	$\frac{I_{jk}}{2} \tanh\left(\frac{V_k}{2V_T}\right) \left\{ 1 + \cosh\left(\frac{V_j}{V_T}\right) \right\}$

ต่อไปเราจะพิจารณาวงจรที่ใช้ในการสังเคราะห์อุปกรณ์ทรานส์คอนดักเตอร์ G_{jk} ที่สอดคล้องกับฟังก์ชัน $G_{jk}(V_k, V_j)$ ในแต่ละกรณีดังนี้

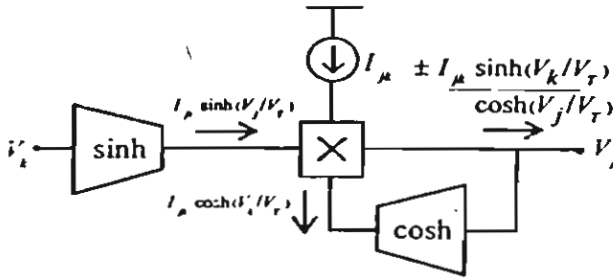
• กรณีที่ I



รูปที่ 6 วงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ I เมื่อ (ก) $I_{jk} > 0$ และ (ข) $I_{jk} < 0$

รูปที่ 6 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ I จะเห็นว่าวงจรดังกล่าวต้องการเฉพาะทรานซิสเตอร์แบบ npn เท่านั้น

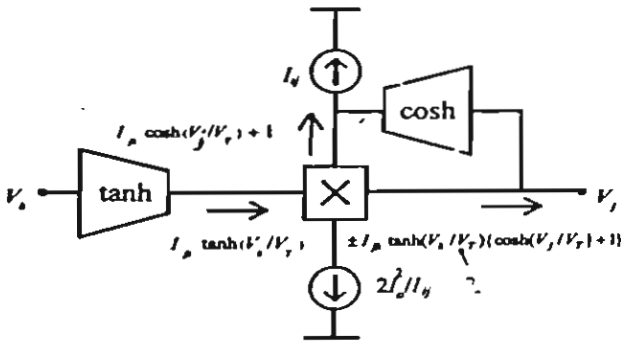
• กรณีที่ II



รูปที่ 7 ทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ II

รูปที่ 7 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ II โดยจะเห็นได้ว่าวงจรดังกล่าวต้องการทรานส์คอนดักเตอร์แบบ sinh และ cosh ซึ่งสามารถสร้างได้โดยการใช้อั้ววงจรทรานส์ลิเนียร์แบบผสม (mixed-translinear circuit)

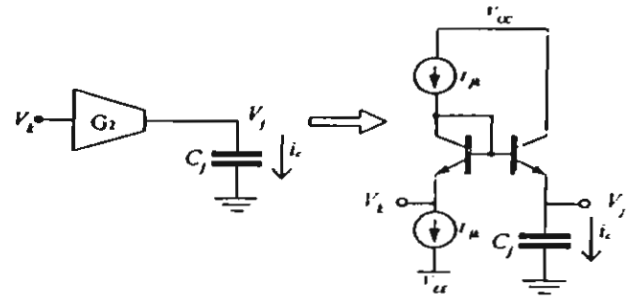
• กรณีที่ III



รูปที่ 8 ทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ III

รูปที่ 8 แสดงวงจรทรานส์คอนดักเตอร์ G_{jk} ในกรณีที่ III โดยจะเห็นได้ว่าวงจรดังกล่าวต้องการทรานส์คอนดักเตอร์แบบ cosh และ tanh ซึ่งสามารถสร้างได้โดยจากวงจรทรานส์ลิเนียร์แบบผสมและวงจรขยายสัญญาณดิฟเฟอเรนเชียล differential amplifier แบบไบโพลาร์ตามลำดับ

ทั้งนี้เราสามารถแสดงได้ว่าถ้าฟังก์ชัน $f(x)$ ที่ใช้คือฟังก์ชันเอ็กซ์โปเนนเชียล วงจรกรองที่ได้ด้วยวิธีที่เสนอนี้จะเป็นวงจรกรองแบบล็อกโดเมน (log-domain filter) และถ้าฟังก์ชัน $f(x)$ เป็นฟังก์ชันแบบการขยาย (expanding function) วงจรที่ได้จะเป็นวงจรกรองแบบการคอมเพรสชันชั่วขณะหนึ่ง (instantaneous compressing filter) ส่วนในกรณีที่ฟังก์ชัน $f(x)$ เป็นฟังก์ชันแบบกดอัด (compressing function) วงจรที่ได้จะเป็นวงจรกรองการเอ็กซ์เพรสชันชั่วขณะหนึ่ง (instantaneous expanding filter) [5] โดยเราอาจสรุปได้ว่าวงจรกรองที่ได้จากวิธีนี้จะเรียกว่าวงจรกรองที่เป็นเชิงเส้นภายนอกไม่เป็นเชิงเส้นภายใน (externally linear-internally nonlinear หรือ ELIN)



รูปที่ 9 วงจรอินทิเกรเตอร์แบบไม่สูญเสีย

อย่างไรก็ตามข้อควรระวังในการออกแบบวงจรกรองล็อกโดเมน (กรณี I) ก็คือปัญหาเสถียรภาพไฟตรงของวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (lossless integrator) ดังแสดงในรูปที่ 9 ทั้งนี้เนื่องจากทรานส์คอนดักเตอร์ดังกล่าวเป็นคลาส A ฉะนั้นทรานส์คอนดักเตอร์ทุกตัวจึงต้องการกระแสไบอัส จากรูปที่ 9 จะเห็นได้ว่ากระแส i_c จะไหลได้ทางเดียวทำให้ ตัวเก็บประจุไม่สามารถถูกดิสชาร์จได้ วงจรจึงขาดเสถียรภาพ ด้วยเหตุนี้เราจึงจำเป็นต้องหลีกเลี่ยงไม่ให้วงจรล็อกโดเมนที่ถูกสังเคราะห์มีวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสียเป็นส่วนประกอบภายใน อย่างไรก็ตามทรานส์คอนดักเตอร์ในกรณีที่ II และ III เป็นคลาส AB จึงไม่มีปัญหาเสถียรภาพทางไฟตรง

4 วิธีการคาสเคดวงจรกรองไบควอด (Biquad Filter)

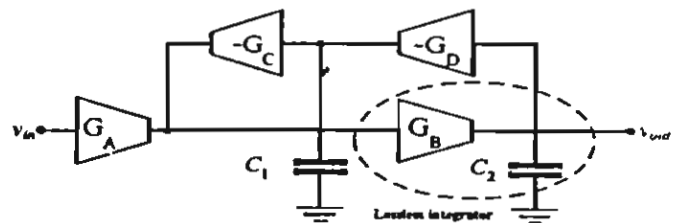
โครงสร้างวงจรกรองไบควอด สามารถต่อได้สองแบบดังรูปที่ 10 แต่เนื่องจากวงจรในรูปที่ 10 (ก) มีปัญหาทางเสถียรภาพไฟตรง เนื่องจากวงจรมีส่วนที่ประกอบของวงจรอินทิเกรเตอร์ชนิดไม่มีการสูญเสีย ทำให้เกิดปัญหาเสถียรภาพทางไฟตรงดังที่กล่าวไปแล้วข้างต้น จึงไม่เหมาะสม จึงเลือกวงจรกรองไบควอดในรูปที่ 10 (ข) ซึ่งมีทรานส์เฟอร์ฟังก์ชันคือ

$$H_{bq}(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{K_O \omega_o^2}{s^2 + \frac{\omega_o}{Q}s + \omega_o^2} \quad (17)$$

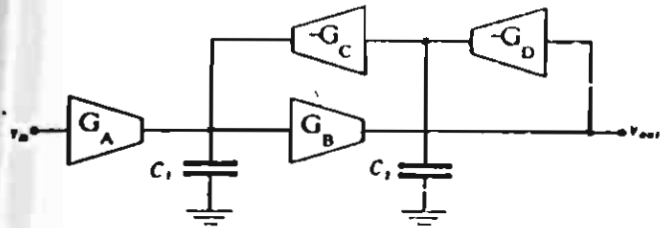
โดย

$$K_O = \frac{G_A}{G_C} \cdot \omega_o = \sqrt{\frac{G_B G_C}{C_1 C_2}} \text{ และ } Q = \frac{\sqrt{G_B G_C}}{G_D} \sqrt{\frac{C_1}{C_2}}$$

เป็นต้นแบบในการสังเคราะห์วงจร

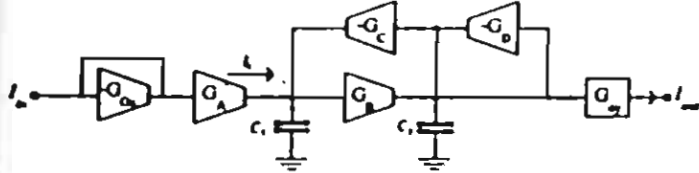


(ก) วงจรกรองไบควอดแบบที่หนึ่ง



(จ) วงจรกรองโพลกวคแบบที่สอง
รูปที่ 10 โครงสร้างวงจรกรองโพลกวคแบบ Gm-C

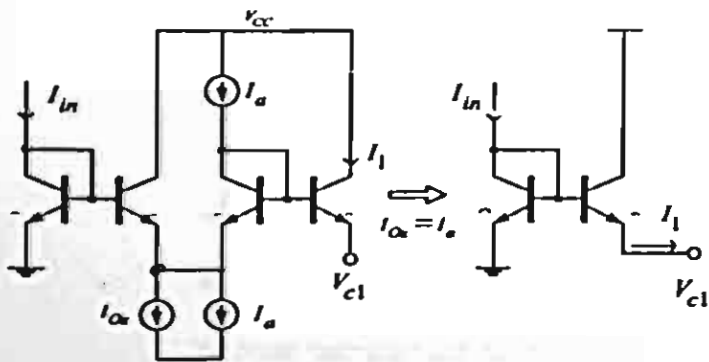
สำหรับการเปลี่ยนอุปกรณ์ทรานส์คอนดักเตอร์ภายในวงจรต้นแบบทุกตัวให้เป็นทรานส์คอนดักเตอร์แบบพิเศษและค่าอุปกรณ์ทรานส์คอนดักเตอร์ G_{Ox} และ G_{Oy} เข้าที่พอร์คอินพุตและเอาต์พุตของวงจรในรูปที่ 10 (จ) จะได้ดังรูปที่ 11



รูปที่ 11 การแปลงวงจรกรอง Gm-C ให้กลายเป็นวงจรกรองกระแส
เชิงเส้นที่ใช้ทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น
กระแส I_1 ของวงจรในรูปที่ 11 ในกรณีเลือกใช้ทรานส์คอนดักเตอร์แบบ I จะมีค่าเท่ากับ

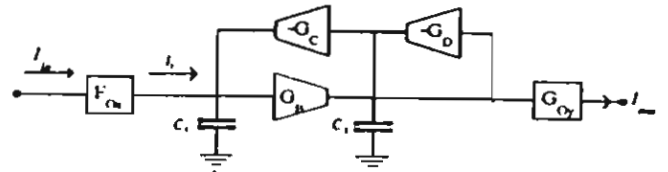
$$I_1 = G_a (\phi_{ox}^{-1}(I_{in})) = \frac{I_{in} I_a}{I_{Ox} \exp(V_{c1}/V_T)} \quad (18)$$

เราสามารถสังเคราะห์วงจรที่สร้างกระแส I_1 ตามสมการที่ (18) ได้โดยวงจรทางด้านซ้ายมือของรูปที่ 12 หากกำหนดค่าให้กระแส I_a เท่ากับ I_{Ox} ทำให้แรงดันที่ขั้วขาของทรานซิสเตอร์ Q2 และ Q3 มีค่าเท่ากัน จึงสามารถดูวงจรได้ โดยการต่อขาของ Q1 เข้า Q4 ได้โดยตรง ดังแสดงในวงจรด้านขวามือของรูปที่ 12



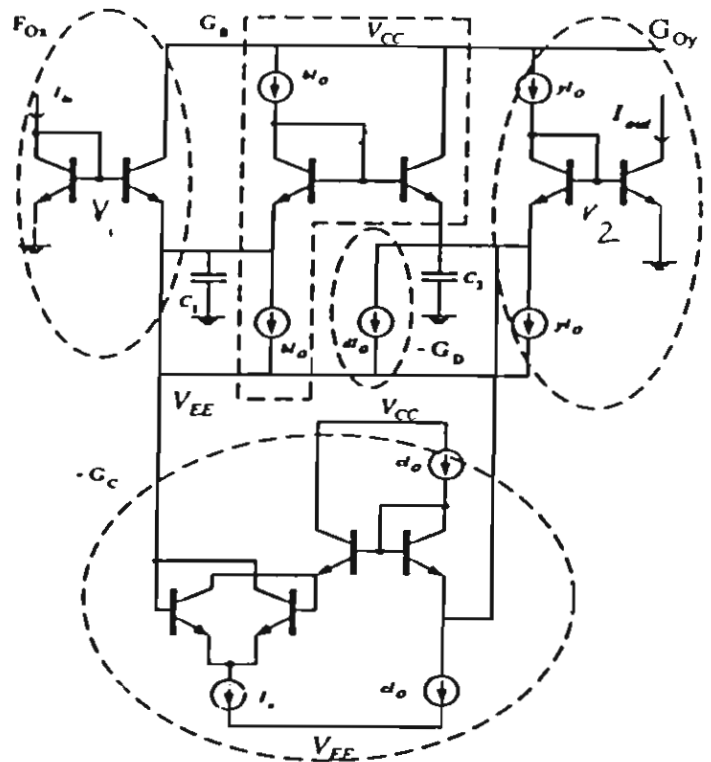
รูปที่ 12 การดูวงจร G_{Ox} และ G_a

เรียกชื่อย่อใหม่ว่า F_{Ox} ดังแสดงในรูปที่ 13



รูปที่ 13 ระบบสุดท้ายที่ใช้สังเคราะห์

แทนบล็อกของทรานคอนดักเตอร์ด้วยอุปกรณ์ทรานคอนดักเตอร์ในกรณี 1 ลงในรูปที่ 13 จะได้วงจรกรองถ้อยโคเมนโพลกวคดังรูปที่ 14 ซึ่งมีทรานส์เฟอร์ฟังก์ชันเท่ากับ

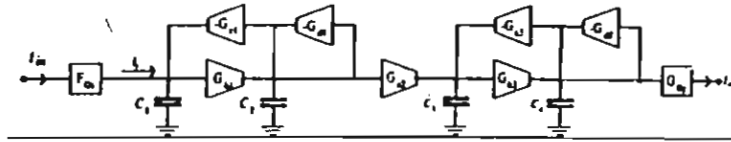


รูปที่ 14 วงจรกรองถ้อยโคเมนโพลกวคโดย

$$b = G_a/G_{Ox}, c = G_c/G_a, d = G_D/G_a \text{ และ } I_a = G_a V_a$$

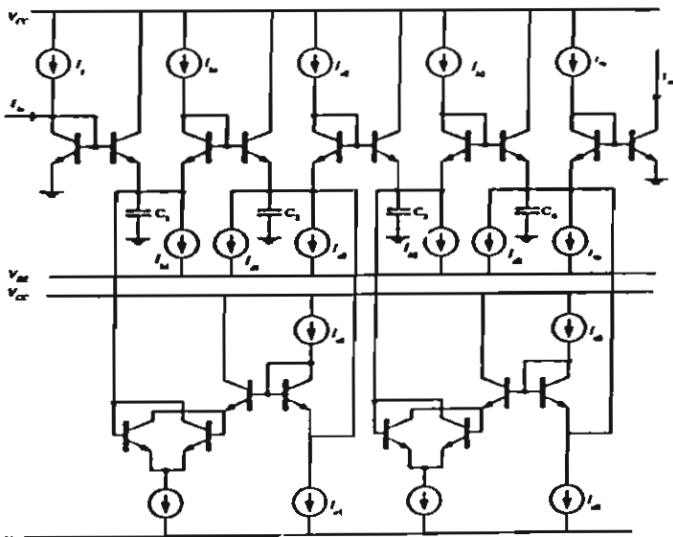
$$\frac{I_{out}(s)}{I_{in}(s)} = yH_{bq}(s) \quad (19)$$

หากต้องการสังเคราะห์วงจรที่มีอันดับสูงที่เป็นอันดับคู่ ก็สามารถนำวงจรกรองโพลกวคมาต่อกันแบบคาสเคด ตัวอย่างการสังเคราะห์วงจรกรองความถี่ต่ำผ่านอันดับสี่ซึ่งสร้างได้จากการนำวงจรกรองโพลกวคมาต่อกันแบบคาสเคดดังแสดงในรูปที่ 15



รูปที่ 15 วงจรรองความถี่ต่ำผ่านอันดับที่ 3

เมื่อแทนบล็อกของทรานส์คอนดักเตอร์ในรูปที่ 15 ด้วยอุปกรณ์ทรานส์คอนดักเตอร์ในกรณีที่ 1 ก็จะได้วงจรรองความถี่ต่ำผ่านอันดับที่ 3 ดังรูปที่ 16



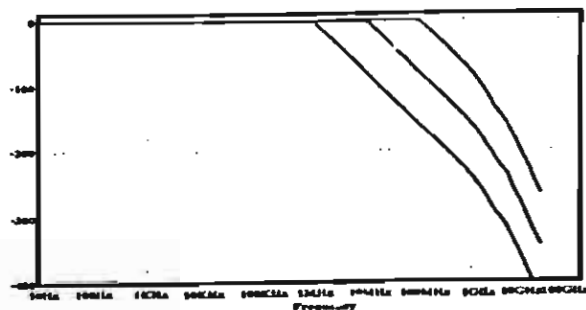
รูปที่ 16 แสดงวงจรรองความถี่ต่ำผ่านอันดับที่ 3

$$I_1 = I_{O1} = 200 \mu A, I_2 = 76 \mu A, I_3 = 180 \mu A$$

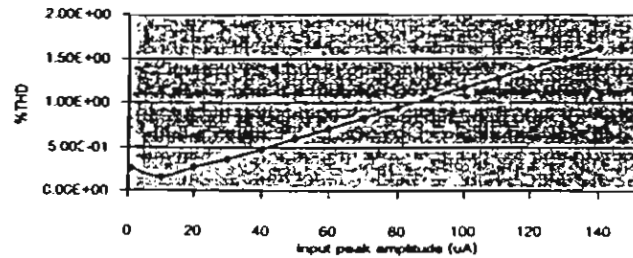
$$I_{41} = I_{42} = I_{43} = I_{44} = I_{45} = I_{46} = 100 \mu A$$

$$C_1 = C_2 = C_3 = C_4 = C$$

โดยความถี่ -3 dB cut-off ของวงจรจะมีค่าเท่ากับ 1, 10 และ 100 MHz เมื่อ C มีค่าเท่ากับ 500, 50 และ 5 pF ตามลำดับ



รูปที่ 17 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 16



รูปที่ 18 THD ของกระแสเอาต์พุตของวงจรในรูปที่ 16 เมื่อ $C = 500 \text{ pF}$ และ ความถี่อินพุตเท่ากับความถี่คัตออฟ

รูปที่ 17 และ 18 แสดงผลการจำลองการทำงานของวงจรในรูปที่ 16 ด้วยโปรแกรม PSPICE

สรุป

บทความนี้แสดงให้เห็นถึงวิธีการสังเคราะห์วงจรกรองที่เป็นเชิงเส้นแบบ ELIN จากอุปกรณ์ทรานส์คอนดักเตอร์ที่ไม่เป็นเชิงเส้น พร้อมทั้งได้ยกตัวอย่างวงจรที่ใช้ในการสังเคราะห์อุปกรณ์ทรานส์คอนดักเตอร์เหล่านี้แบบต่างๆ วิธีการที่นำเสนอนี้เป็นวิธีการที่เป็นประโยชน์เนื่องจากจะสามารถทำให้ผู้ออกแบบสามารถใช้โครงสร้างของวงจรรอง Gm-C มาตราฐานได้โดยตรงโดยไม่ต้องออกแบบโครงสร้างของวงจรใหม่เองทั้งหมดเช่นวิธีที่ใช้การสังเคราะห์ปฏิกิริยา

บทความอ้างอิง

1. E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous-time monolithic filters," *Electron. Letts.*, vol. 26, pp. 2046-2047, Nov. 1990.
2. D. R. Fery, "Exponential State Space Filters: A generic Current Mode Design Strategy," *IEEE Trans. Circuits Syst.-I*, vol. 43, pp. 34-42, Jan. 1996.
3. D. Perry and G. W. Roberts, "The design of Log-domain filters based on the operational simulation of LC ladders," *IEEE Trans. Circuits Syst.-II*, vol. 43, pp. 763-774, Nov. 1996.
4. Y. Tzividis, "Externally linear, time-invariant systems and their application to companding signal processors," *IEEE Trans. Circuits Syst.-II*, vol. 44, pp. 65-85, Feb. 1997.

5. J. Mahattanakul and C. Toumazou, "Instantaneous companding and expressing: A dual approach to linear integrator synthesis," *Electron. Letts.*, vol. 33, pp. 4-5, Jan 1997.
6. J. Mahattanakul and C. Toumazou, "Modular log-domain filters," *Electronic Lett.*, vol. 33, pp. 1130-1131, June 1997.

Fully-Balanced Log-Domain Integrator

Y. Piputtawutchai and J. Mahattanakul

Dept. of Electronic Engineering, Mahanakorn University of Technology,

Address: 51 Cheum-Sampan Rd, Nong Chok, Bangkok, 10530, Thailand.

Phone: (662) 988-3655 ext 211, Fax: (662) 988-3687, Email jirayut@mut.ac.th

Abstract

In this paper an all-NPN differential log-domain integrator based upon cross-coupled Gm-C filter structure is proposed. Unlike its predecessors, the main advantage of this circuit lies in its linear common-mode response, which relaxes the need for the common-mode rejection circuitry to enhance the common-mode rejection ratio. Simulation results of the proposed integrator are given and the common-mode output for arithmetically balanced input cases are shown.

Introduction

Lossless integrator is an essential part in various filtering circuits. However, due to DC instability problem, it is not possible to realise the single-capacitor integrator using log-domain technique. Fully-differential all-NPN log-domain integrator employing cross-coupled structure has firstly been proposed in [1] while its modified BiCMOS version can be found in [2]. Although these reported integrators exhibit good linearity in the differential-mode (DM) operation, their common-mode (CM) transfer characteristics are not well understood. The lack of this crucial knowledge has made it difficult to design the CM feedback (CMFB) circuitry [3]. In this paper we propose an all-NPN fully differential log-domain integrator which has an advantage that its CM input and output are linearly related. Hence the CM rejection ratio (CMRR) of the proposed integrator may be improved by the use of the

conventional CMFB or common-mode feedforward (CMFF) techniques [4].

Seevinck's fully-Differential Log-domain Integrator

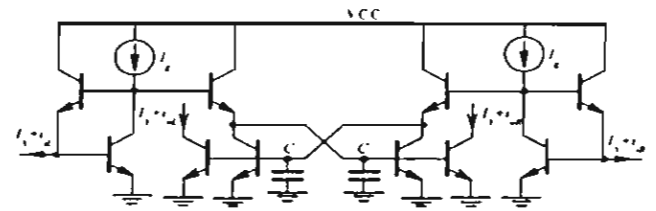


Fig. 1 Fully-differential log-domain integrator

Figure 1 shows the fully-differential log-domain integrator proposed in [1]. The relationship between the DM input current $i_{od} = i_{oL} - i_{oR}$ and the DM output current $i_{id} = i_{iL} - i_{iR}$ of the circuit in fig. 1 as well as its modified version in [2] can be found to be

$$i_{od} = \omega_u \int i_{id} dt \quad (1)$$

where $\omega_u = I_x / CV_T$. If we use i_{ic} and i_{oc} to denote the CM input and output currents respectively, i.e. $i_{ic} = (i_{iL} + i_{iR})/2$ and $i_{oc} = (i_{oL} + i_{oR})/2$, it can be shown that i_{oc} is the solution of the differential equation

$$\dot{i}_{oc} + \left(\omega_u / I_g \right)^2 i_{oc} = \omega_u i_{ic} + \left(\omega_u / 4 I_g \right)^2 i_{id}^2 \quad (2)$$

where the dot denotes time derivative. Furthermore, it is easy to show that the output dc current, I_Y is dependent on the square root of the input bias current I_X , i.e. $I_Y = \sqrt{I_g I_X}$.

Since (2), which belongs to the special class of nonlinear differential equation known as the Ricatti's equation [5], does not generally have a closed-form solution, the design of the CMFB circuit for these integrators would be complicated.

Fully balanced log-domain integrator

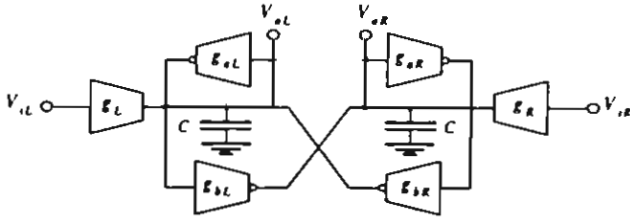


Fig. 2 Cross-coupled fully-differential Gm-C integrator

Fig. 2 shows a cross-coupled fully-differential Gm-C integrator where the trapezoids with and without the bubbles at their output terminals represent the inverting and non-inverting transconductors, respectively. Assuming that $g_L = g_R = kg_{aL} = kg_{aR} = kg_{bL} = kg_{bR} = G$, we can show that

$$V_{od} = \omega_u \int V_{id} dt \quad (3)$$

where $\omega_u = G/C$, $V_{od} = V_{oL} - V_{oR}$ and $V_{id} = V_{iL} - V_{iR}$. According to (3) the DM voltage transfer function can be found to be

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (4)$$

And we can show that the relationship between the CM input voltage, $V_{ic} = (V_{iL} + V_{iR})/2$, and the CM output voltage, $V_{oc} = (V_{oL} + V_{oR})/2$, can be described by the linear differential equation

$$\dot{V}_{oc} + \left(\frac{2}{k}\right)\omega_u V_{oc} = \omega_u V_{ic} \quad (5)$$

According to (5) the CM voltage transfer function can be found to be

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6)$$

According to (4) and (6) the CMRR of the fully-differential integrator of fig. 2 is

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (7)$$

By using the transformation technique proposed in [6], the linear Gm-C circuit of Fig. 2 can be transformed into its log-domain counterpart by replacing all the transconductor blocks with the non-linear transconductors of special type, i.e. the transconductor whose output current is a function of the exponential of the difference between its input and output voltage.

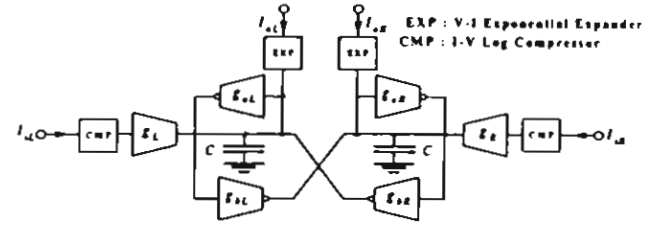


Fig. 3 Block diagram of log-domain integrator transformed from the Gm-C integrator of fig. 2

Fig. 3 shows a block diagram representation of the resulting integrator, together with its pre-compressing and post-expanding blocks. The transistor-level realisation is shown in Fig. 4. Naturally the integrator of Fig. 4 would inherit the characteristic of its Gm-C prototype, i.e.

$$\frac{L\{e^{v_{id}/V_T} - e^{v_{od}/V_T}\}}{L\{e^{v_{id}/V_T} - e^{v_{od}/V_T}\}} = H_{dm}(s) \quad (8)$$

and

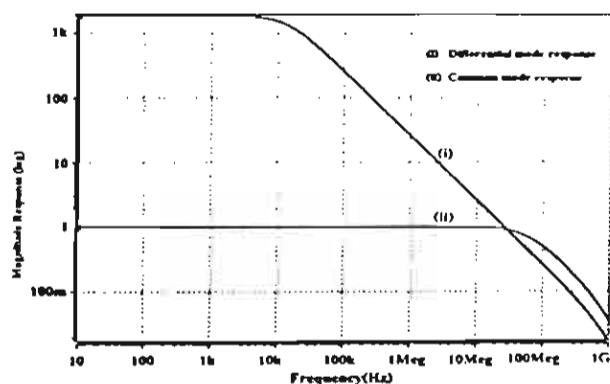
$$\frac{L\{e^{v_{ic}/V_T} + e^{v_{oc}/V_T}\}}{L\{e^{v_{ic}/V_T} + e^{v_{oc}/V_T}\}} = H_{cm}(s) \quad (9)$$

where $L\{\}$ denotes Laplace transform and $H_{dm}(s)$ and $H_{cm}(s)$ are identical to the functions described in (4) and (6) where $\omega_u = I_x/CV_T$ respectively.

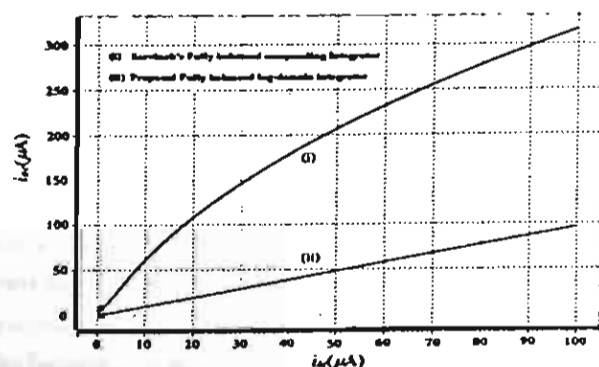
imperfectly balanced input, device mismatches and drifting. Nevertheless, due to the linear CM response of the circuit, such a variation can be effectively suppressed by either the conventional CMFB method or CMFF cancellation technique.

Simulation Results

Simulation results obtained from HSPICE for the integrator of Fig. 5 using 1HJ process parameters ($f_T = 27$ GHz) for $V_{CC} = -V_{EE} = -1$ V, $I_X = I_Y = 100 \mu\text{A}$, $k = 2$, $n = 4$ and $C = 10$ pF are shown in Fig. 4. If the DC gain of differential mode response is adjusted to 40dB, for balanced input where $|I_{xp}|/I_{xp} = 0.5$, the THD of I_{ol} and I_{ok} at ω_H (53 MHz) are about -47dB while that of I_{ow} is -60dB.



(a) DM and CM magnitude response



(b) CM transfer characteristics

Fig. 6 Simulation results of the integrator of Fig. 5

Conclusion

The CM response of the previously published differential all-NPN log-domain integrators using cross-coupled structure are not linear. This would

make it difficult to design the CM rejection circuits for these integrators. On the other hand, the CM response of the fully-differential integrator proposed in this paper is linear with the fixed gain of 1 from DC to around ω_H . As a result, it is much easier to employ conventional CMFB or CMFF circuits to enhance its CMRR.

Acknowledgements: This work was supported by Thailand Research Fund under Grant No. PDF4280041.

References

1. E. Seevinck, "Companding current - mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
2. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1998.
3. R. M. Fox, Y. Ro, H. J. Ko, F. Yuan, K. Kamik, and W. R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Syts.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
4. A. Baschoirotto, F. Rezza and R. Castello, "Low-voltage balanced transconductor with high input common-mode rejection," *Electron. Letts.*, vol. 30, no. 20, pp. 1669-1671, Sept. 1994.
5. F. B. Hilderbrand, "Advanced calculus for application," (Prentice-hall, Englewood Cliffs, 1976), p. 52.
6. J. Mahattanakul and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999.

วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีอัตราการจัดผลรวมสูง

High CMRR Fully Differential Log-Domain Integrator

ยุทธนา พิพัฒน์รัชชัย และ จิรยุทธ มัทธนกุล

ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร

51 ถนนเชื่อมสัมพันธ์ เขตหนองจอก กรุงเทพฯ 10530

โทรศัพท์: (662) 02-988-3655 (ต่อ 211) โทรสาร: (662) 02-988-3687, Email: y.nut@hotnail.com, jirayut@mut.ac.th

บทคัดย่อ

บทความนี้เสนอวงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีโครงสร้างในลักษณะคู่ไขว้ ซึ่งวงจรมีข้อได้เปรียบคือมีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น ซึ่งช่วยให้สามารถออกแบบวงจรกำจัดสัญญาณผลรวมได้ง่าย ส่งผลให้วงจรมีอัตรากำจัดสัญญาณผลรวมสูง ในบทความยังได้นำเสนอวงจรถ่ายสัญญาณผลรวมแบบป้อนกลับและจำลองผลการทำงานด้วยโปรแกรม HSPICE

คำสำคัญ: วงจรอินทิเกรเตอร์, วงจรนาฬิกา, วงจรกรองรีโกลโดเมน

Abstract

In this paper, fully differential log-domain integrator based upon cross-coupled Gm-C filter structure is proposed. Unlike its predecessors, the main advantage of this circuit lies in its linear common-mode response. As a result, when the traditional common-mode feedback circuitry is incorporated into the proposed integrator, the resulting circuit exhibits very high common-mode rejection ratio

Keywords: Integrator, Analog Circuit, Log-domain filter

1. คำนำ

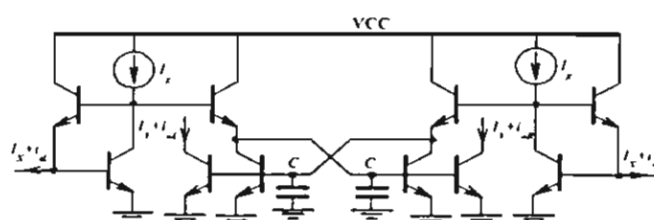
ในปัจจุบันวงจรรองการคอมแพนดิงขณะหนึ่ง(instantaneous companding filter) ได้รับความสนใจเป็นอย่างมาก เนื่องจากสามารถออกแบบวงจรรองที่มีความเป็นเชิงเส้นสูงได้จากอุปกรณ์ที่ไม่เป็นเชิงเส้น วงจรรองการคอมแพนดิงขณะหนึ่งที่ได้รับความสนใจมาก ได้แก่ วงจรรองรีโกลโดเมน(log domain filter) หรือเรียกอีกอย่างว่า วงจรรองทรานส์ลิเนียร์พลวัต(dynamic translinear)

วงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้าน(fully differential) ได้ถูกเสนอครั้งแรกโดย Sevinck[1] และต่อมา Punzenberger และ Enz ได้พัฒนาวงจรถ่ายสัญญาณที่แรงดันไฟฟ้าเลี้ยงต่ำโดยใช้เทคโนโลยี BiCMOS[2] อย่างไรก็ตามถึงแม้ว่าผลตอบสนองสัญญาณผลต่าง(differential mode response) ของวงจรถ่ายสัญญาณ

เราสามารถแสดงได้ว่าผลตอบสนองของสัญญาณผลรวม(common mode response) ของวงจรถ่ายสัญญาณไม่เป็นเชิงเส้นอีกทั้งยังแปรผันตามสัญญาณผลต่างด้วย ด้วยเหตุนี้การออกแบบวงจรถ่ายสัญญาณผลรวม(common mode feedback circuit: CMFB) สำหรับวงจรถ่ายสัญญาณ[1,2] จึงมีความยุ่งยาก[3]

บทความนี้ได้เสนอวงจรรีโกลโดเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น อีกทั้งผลตอบสนองสัญญาณผลรวมและสัญญาณผลต่างไม่ขึ้นต่อกัน จึงทำให้ง่ายต่อการออกแบบวงจรถ่ายสัญญาณผลรวม ซึ่งจะส่งผลให้วงจรมีอัตรากำจัดผลรวม(common mode rejection ratio: CMRR) สูง สุดท้ายบทความได้เสนอวงจรถ่ายสัญญาณผลรวมแบบป้อนกลับสำหรับวงจรรีโกลโดเมนอินทิเกรเตอร์ที่เสนอ และได้จำลองผลการทำงานของวงจรถ่ายสัญญาณด้วยโปรแกรม HSPICE เปรียบเทียบกับวงจรรีโกลโดเมนอินทิเกรเตอร์ที่เสนอใน[1]

2. รีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียแบบผลต่างสองด้านที่เสนอโดย Sevinck's



รูปที่ 1 วงจรรีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียที่เสนอโดย Sevinck's

รูปที่ 1 แสดงวงจรรีโกลโดเมนอินทิเกรเตอร์ชนิดไม่สูญเสียแบบผลต่างสองด้านใน[1] เราสามารถแสดงความสัมพันธ์ระหว่างสัญญาณผลต่างกระแสอินพุต $i_{in} = i_{in+} - i_{in-}$ และสัญญาณผลต่างกระแสเอาต์พุต $i_{out} = i_{out+} - i_{out-}$ ของวงจรรูปที่ 1 ได้ว่า

$$i_{od} = \omega_u \int i_{id} dt \quad (1)$$

เมื่อ $\omega_u = I_u / CV_T$

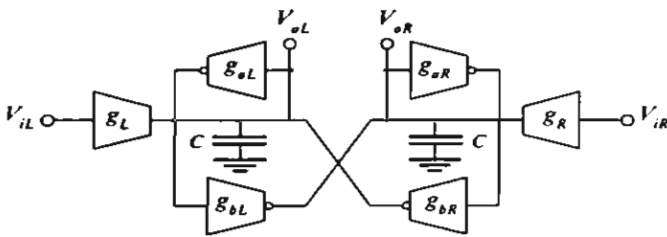
ถ้ากำหนดให้ i_{+} และ i_{-} แสดงสัญญาณผลรวมกระแสอินพุต $i_{+} = (i_{in+} + i_{in-})/2$ และสัญญาณผลรวมกระแสเอาต์พุต $i_{+} = (i_{out+} + i_{out-})/2$ ตามลำดับ เราสามารถแสดงได้ว่า i_{+} ของวงจรรูปที่ 1 เป็นค่าตอบของสมการ

$$\dot{i}_{oc} + (\omega_u / I_g)^2 = \omega_u i_{ic} + (\omega_u / 4 I_g)^2 \quad (2)$$

โดยเครื่องหมาย • แสดงอนุพันธ์เทียบกับเวลา

ทั้งนี้สมการที่(2) เป็นสมการเชิงอนุพันธ์ไม่เป็นเชิงเส้นที่เรียกว่าสมการ Riccati's [4] ซึ่งไม่สามารถหาคำตอบทั่วไป(general solution) ของสมการได้ นอกจากนี้จะเห็นได้ว่า i_u แปรผันตาม i_v ซึ่งทำให้การออกแบบวงจรกำจัดสัญญาณผลร่วมนี้อยู่ยาก[3] และจากสมการที่(2) เราสามารถแสดงให้เห็นความสัมพันธ์ระหว่างกระแสไฟตรงอินพุต I_x และกระแสไฟตรงเอาต์พุต I_r ได้ว่า $I_r = \sqrt{I_x I_v}$

3. วงจรล็อกโคเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีผลตอบสนองสัญญาณผลร่วมนเป็นเชิงเส้น



รูปที่ 2 โครงสร้างของวงจรกรองคั่นแบบที่สร้างจากทรานส์คอนดักเตอร์เชิงเส้นและตัวเก็บประจุ

รูปที่ 2 แสดงโครงสร้างของวงจรอินทิเกรเตอร์แบบผลต่างสองด้านที่สร้างจากอุปกรณ์ทรานส์คอนดักเตอร์เชิงเส้นและตัวเก็บประจุ (Gm-C filter) คั่นแบบที่มีโครงสร้างในลักษณะคู่ไขว้ โดยประกอบด้วยอุปกรณ์ทรานส์คอนดักเตอร์สองประเภทคือ อุปกรณ์ทรานส์คอนดักเตอร์แบบบวกที่มีสัญลักษณ์เป็นรูปสี่เหลี่ยมคางหมู และอุปกรณ์ทรานส์คอนดักเตอร์แบบลบที่มีสัญลักษณ์เป็นรูปสี่เหลี่ยมคางหมูและมีเครื่องหมาย o ที่เอาต์พุต โดยสมมุติให้ $g_L = g_R = k g_{uL} = k g_{uR} = k g_{uL} = k g_{uR} = G$ เราจะสามารถหาความสัมพันธ์ระหว่างสัญญาณผลต่างแรงดันอินพุตและสัญญาณผลต่างแรงดันเอาต์พุตดังสมการ

$$V_{od} = \omega_u \int V_{id} dt \quad (3)$$

เมื่อ $\omega_u = G/C$, $V_{id} = V_{uL} - V_{uR}$ และ $V_{od} = V_{oL} - V_{oR}$ จากสมการที่(3) จะสามารถหาฟังก์ชันถ่ายโอนสัญญาณผลต่างของวงจรดังนี้

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_u}{s} \quad (4)$$

นอกจากนี้เราสามารถหาความสัมพันธ์ระหว่างสัญญาณผลรวมแรงดันอินพุต $V_u = (V_{uL} + V_{uR})/2$ และสัญญาณผลรวมแรงดันเอาต์พุต $V_o = (V_{oL} + V_{oR})/2$ ได้ว่า

$$\dot{V}_{oc} + \left(\frac{2}{k}\right) \omega_u V_{oc} = \omega_u V_{ic} \quad (5)$$

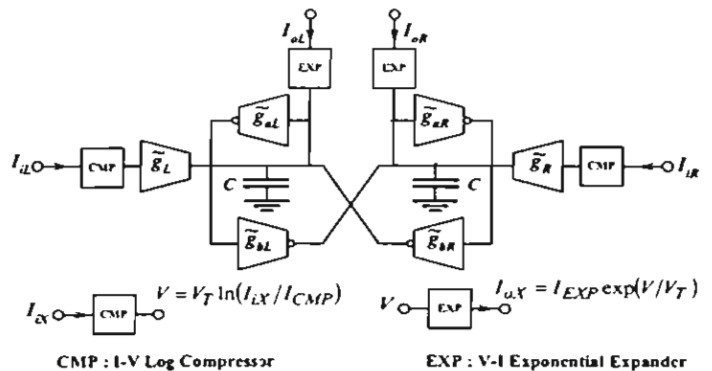
จากสมการที่(5) เราสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณผลรวมของวงจรได้ดังนี้

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (6)$$

และจากสมการที่ (4) และสมการที่ (6) เราสามารถหาอัตราส่วนกำจัดผลร่วมน(common mode rejection ratio) ได้ว่า

$$CMRR(\omega) = 1 + (2/k) \cdot \left(\frac{\omega_u}{\omega}\right) \quad (7)$$

จากเทคนิคที่เสนอใน[5] เราสามารถแปลงโครงสร้างของวงจรในรูปที่ 2 ให้เป็นวงจรกรองล็อกโคเมนได้ โดยการแทนทรานส์คอนดักเตอร์เชิงเส้นทุกตัวในรูปที่ 2 ด้วยทรานส์คอนดักเตอร์แบบพิเศษ ซึ่งกระแสเอาต์พุตแปรผันตามเอ็กโปเนนเชียลของผลต่างระหว่างแรงดันอินพุตและเอาต์พุตของทรานส์คอนดักเตอร์ จากนั้นเพิ่มบล็อกอัดสัญญาณ (compressing block) และบล็อกกลีสัญญาณ (expanding block) ที่อินพุตและเอาต์พุตของวงจรตามลำดับผลการแปลงดังรูปที่ 3



CMP : V-I Log Compressor

EXP : V-I Exponential Expander

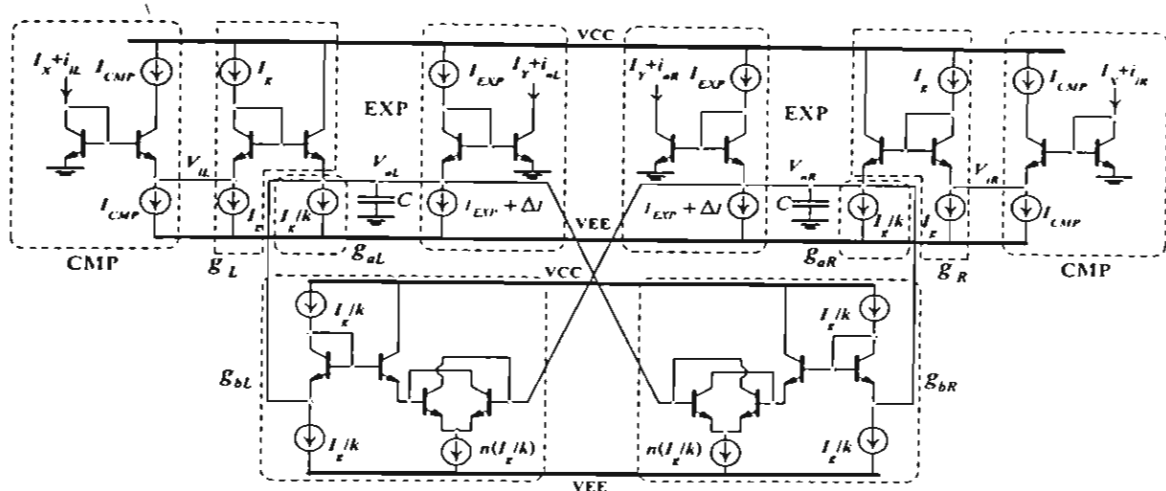
รูปที่ 3 ผลการแปลงโครงสร้างวงจรในรูปที่ 2 เป็นโครงสร้างของวงจรกรองล็อกโคเมน

ทั้งนี้เราสามารถหาสมการฟังก์ชันถ่ายโอนของสัญญาณผลต่างวงจรในรูปที่ 3 ได้ดังสมการ

$$\frac{i_{od}(s)}{i_{id}(s)} = \left(\frac{I_{CMP}}{I_{EXP}}\right) \cdot H_{dm}(s) \quad (11)$$

เมื่อ $\omega_u = I_x / CV_T$ โดยที่ i_u , i_v แสดงสัญญาณผลต่างของกระแสอินพุตและสัญญาณผลต่างของกระแสเอาต์พุตตามลำดับ และสามารถหาสมการฟังก์ชันถ่ายโอนสัญญาณโหมควมของวงจรได้ว่า

$$\frac{i_{oc}(s)}{i_{ic}(s)} = \left(\frac{I_{CMP}}{I_{EXP}}\right) \cdot H_{cm}(s) \quad (12)$$

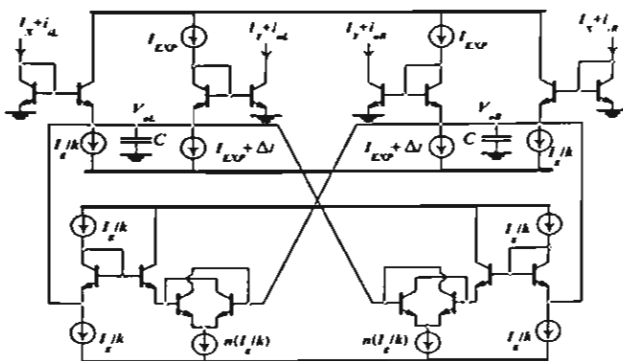


รูปที่ 4 วงจรล็อกโคเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่สร้างจากบล็อกโคแอมป์ในรูปที่ 3

โดยกำหนดให้ i_u และ i_v แสดงสัญญาณผลรวมของกระแสอินพุต $i_u = (i_{uL} + i_{uR})/2$ และเอาต์พุต $i_v = (i_{vL} + i_{vR})/2$ ตามลำดับ จากสมการที่ (12) เราสามารถแสดงความสัมพันธ์ระหว่างกระแสไฟตรงอินพุตและกระแสไฟตรงเอาต์พุต ดังสมการ

$$I_Y = \left(\frac{I_{CMP}}{I_{EXP}} \right) (k/2) I_X \quad (13)$$

เมื่อแทนแต่ละบล็อกทรานส์คอนดักเตอร์ในรูปที่ 3 ด้วยวงจรที่สร้างจากทรานซิสเตอร์จะได้วงจรในรูปที่ 4 ในกรณีพิเศษหากกำหนดให้ $I_{CMP} = I_{EXP} = I_E$ เราจะสามารถลดรูปวงจรรูปที่ 4 ลงได้ดังแสดงในรูปที่ 5



รูปที่ 5 วงจรอินทิเกรเตอร์แบบผลต่างสองด้านที่ลดรูป

เราสามารถหาสมการฟังก์ชันถ่ายโอนของวงจรอินทิเกรเตอร์ในรูปที่ 5 ได้โดยการแทน $I_{CMP} = I_{EXP} = I_E$ ลงในสมการที่(11) และ (12) ดังสมการ

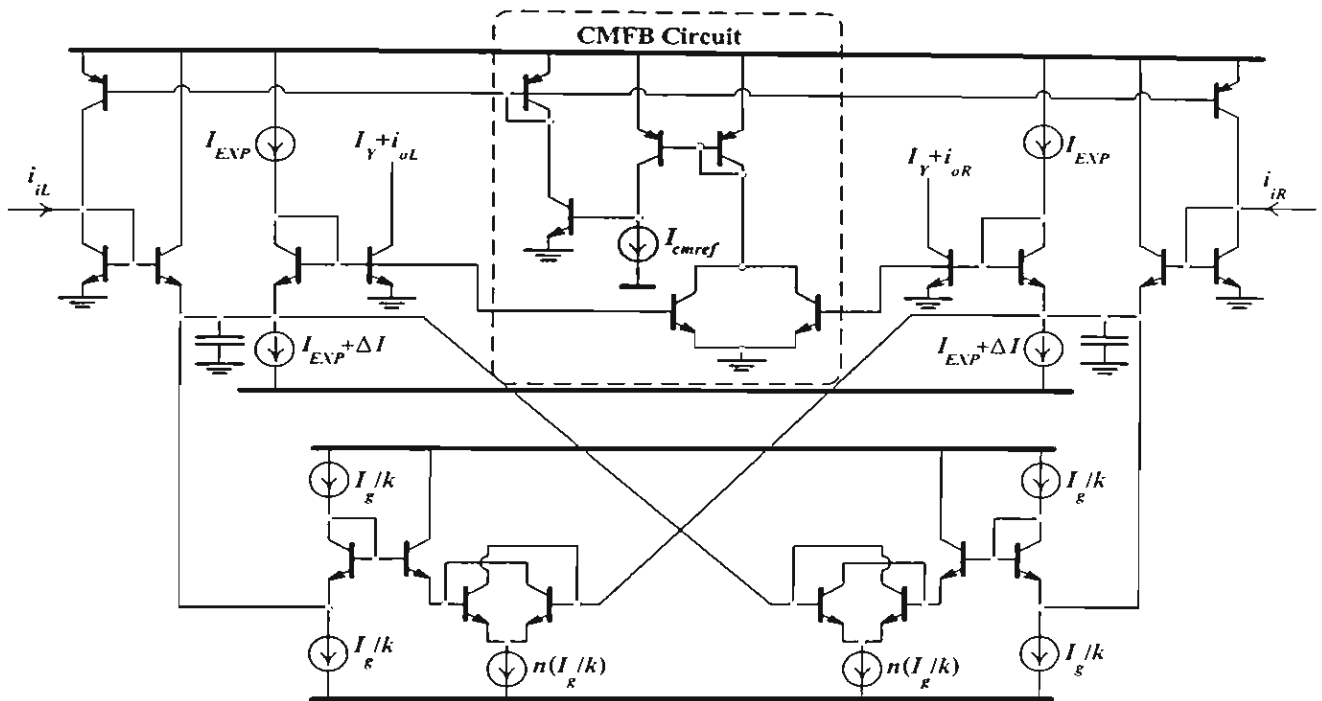
$$\frac{i_{od}(s)}{i_{id}(s)} = \frac{\omega_u}{s} \quad \text{และ} \quad \frac{i_{oc}(s)}{i_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_u/k}} \quad (14)$$

ทั้งนี้จะสามารถปรับค่า Q ของวงจรอินทิเกรเตอร์ในรูปที่ 5 อย่างละเอียด โดยการปรับกระแส ΔI ภายในบล็อกคลัสสัญญาณ

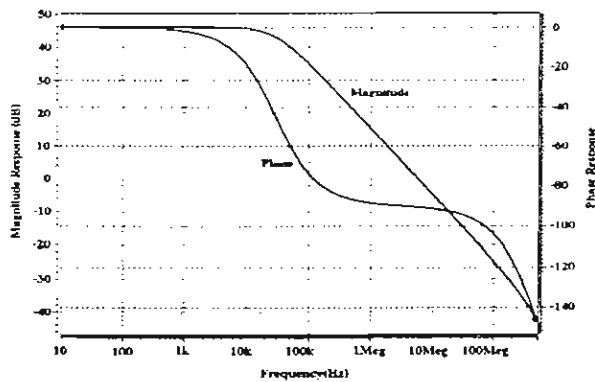
4. วงจรล็อกโคเมนอินทิเกรเตอร์ที่มีอัตราการกำจัดสัญญาณผลรวมสูง

ในทางปฏิบัติสัญญาณผลรวมของวงจรแบบผลต่างสองด้านอาจมีค่าไม่คงที่ อันเนื่องสาเหตุหลายประการ อาทิ ความไม่แม่นยำของอุปกรณ์ (mismatch) การเลื่อนของอุณหภูมิ (thermal drift) และผลความแปรปรวนในกระบวนการผลิต (process variation) ซึ่งส่งผลให้จุดทำงาน (operating point) ของอุปกรณ์ภายในวงจรเปลี่ยนไปจนอาจทำให้วงจรไม่สามารถทำงานได้อย่างถูกต้อง วงจรในรูปที่ 6 แสดงวงจรล็อกโคเมนอินทิเกรเตอร์ที่ต่อรวมอยู่กับวงจรกำจัดสัญญาณผลรวม (แสดงในกรอบสี่เหลี่ยมเส้นประ) ซึ่งอาศัยผลบวกของกระแสเอาต์พุตในการสร้างแรงดันผลรวม (V_x) แล้วจึงป้อนกลับมาควบคุมแรงดันที่ขาอิมิตเตอร์ของทรานซิสเตอร์อินพุต

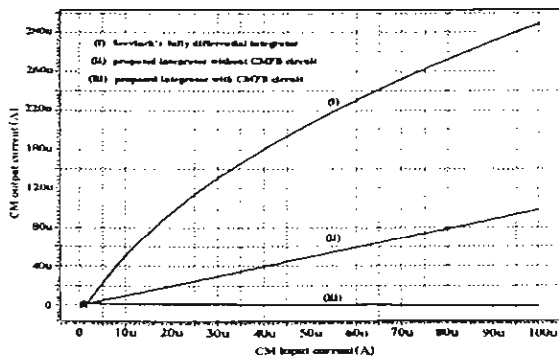
รูปที่ 7 แสดงผลการจำลองการทำงานของวงจรล็อกโคเมนอินทิเกรเตอร์ด้วยโปรแกรม HSPICE โดยใช้พารามิเตอร์การผลิตแบบ HJ ของบริษัท GEC Plessey ที่มีค่า f_T ของทรานซิสเตอร์ชนิด NPN และ PNP เท่ากับ 27 GHz และ 20 GHz ตามลำดับ เมื่อกำหนดให้ $V_{CC} = -V_{EE} = 1V$, $I_X = I_E = 100 \mu A$, $k = 2$, $n = 4$ และ $C = 0.1 \text{ nF}$ จากรูปที่ 7(ข) จะเห็นได้ว่าวงจรอินทิเกรเตอร์ในรูปที่ 1 มีผลตอบสนองสัญญาณผลรวมไม่เป็นเชิงเส้น แคว้งวงจรอินทิเกรเตอร์ในรูปที่ 5 มีผลตอบสนองสัญญาณผลรวมเป็นเชิงเส้น ส่วนวงจรอินทิเกรเตอร์ในรูปที่ 6 มีความสามารถในการกำจัดสัญญาณผลรวมของวงจรได้เป็นอย่างดี



รูปที่ 6 วงจรล็อกโคเมนอินทิเกรเตอร์ที่มีอัตราการกำจัดสัญญาณผลรวมสูง



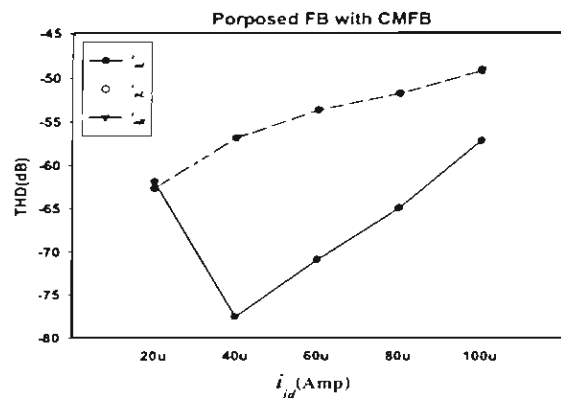
(ก) ผลตอบสนองความถี่เชิงขนาดของสัญญาณผลต่างวงจรในรูปที่ 6



(ข) คุณลักษณะทางไฟตรงของสัญญาณผลรวมของวงจรรูปที่ 1 รูปที่ 5 และรูปที่ 6

รูปที่ 7 ผลจำลองการทำงานของวงจรอินทิเกรเตอร์แบบผลต่างสองด้าน

จากการทดสอบหาค่าความเพี้ยนฮาร์โมนิครวม (total harmonic distortion: THD) โดยการป้อนสัญญาณกระแสอินพุตเป็นแบบสมมูลที่ความถี่เฉพาะเจาะจงเท่ากับหนึ่ง ($f_{in} = 5.3 \text{ MHz}$) แสดงในรูปที่ 8



รูปที่ 8 ความเพี้ยนฮาร์โมนิครวมวงจรรูปที่ 6

5. สรุป

เนื่องจากวงจรกรองล็อกโคเมนอินทิเกรเตอร์แบบผลต่างสองด้านที่มีโครงสร้างในลักษณะคูไวท์ที่เสนอในบท[1,2] มีผลตอบสนองสัญญาณผลรวมไม่เป็นเชิงเส้น ซึ่งเป็นอุปสรรคต่อการออกแบบวงจรกำจัดสัญญาณผลรวม บทความจึงได้เสนอวงจรที่มีโครงสร้างคล้ายกันแต่มีผลตอบสนองของสัญญาณผลรวมเป็นเชิงเส้นในช่วงขนาดของสัญญาณผลรวมกระแสอินพุตเท่ากับศูนย์จนขนาดเท่ากับ I_g ซึ่งช่วยให้

‘๒๓ ออกแบบวงจรกำจัดสัญญาณผลรวม และจากผลการจำลองการทำงานได้แสดงให้เห็นว่าวงจรอินทิเกรเตอร์ที่เสนอในบทความเมื่อครั้งร่วมกับวงจรกำจัดสัญญาณผลรวม จะมีความสามารถในการกำจัดสัญญาณผลรวมของ วงจรได้เป็นอย่างดี ส่งผลให้วงจรมีอัตราการจัดผลรวม(CMRR) สูง

กิตติกรรมประกาศ

ขอขอบคุณสำนักงานกองทุนสนับสนุนงานวิจัย ภายใต้งานวิจัยหมายเลข PDF4280041

6. เอกสารอ้างอิง

1. E. Seevinck, "Companding current - mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
2. M. Punzenberger, and C. C. Enz, "A 1.2V lowpower BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1998.
3. R. M. Fox, Y. Ro, H.J. Ko, F. Yuan, K. Kamik, and W.R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Sys.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
4. F. B. Hilderbrand, "Advanced calculus for application," (Prentice-hall, Englewood Cliffs, 1976), p. 52.
5. J. Mahattanakul and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999



ยุทธนา พิพัฒน์รัชชัย จบการในระดับศึกษาระดับปริญญาตรี ในสาขาวิศวกรรมอิเล็กทรอนิกส์ จากมหาวิทยาลัยเทคโนโลยีมหานครปี พ.ศ. 2541 ในปัจจุบันกำลังศึกษาต่อในระดับปริญญาโท ที่มหาวิทยาลัยเทคโนโลยีมหานคร สนในงานวิจัย การออกแบบวงจรกรองความถี่สูงในโหมดกระแสที่มี

ความเพี้ยนต่ำด้วยเทคนิคบล็อกโคเมนและวงจรกรองทรานส์ลิเนียร์พลวัต (Dynamic translinear)



ผศ. ดร. จิรยุทธ มหัทธงกุล จบการศึกษา ระดับปริญญาตรี สาขาวิศวกรรมอิเล็กทรอนิกส์ จากสถาบันพระจอมเกล้าเจ้าคุณทหารลาดกระบังในปี พ.ศ. 2533 ปริญญาโทจาก Florida Institute of Technology ในปี พ.ศ. 2535 ปริญญาเอกจาก Imperial College of Science Technology ในปี พ.ศ. 2541 ระหว่างปี พ.ศ. 2535 – 2537 เคยดำรง

ตำแหน่งวิศวกรฝ่ายวางแผนวิศวกรรม ของบริษัท Telecom Asia Corp. จากนั้นดำรงตำแหน่งเป็นอาจารย์ประจำภาควิชาวิศวกรรมอิเล็กทรอนิกส์ ปัจจุบันดำรงตำแหน่งผู้อำนวยการหลักสูตรบัณฑิตศึกษาวิศวกรรมไฟฟ้าของมหาวิทยาลัย เทคโนโลยีมหานคร

Fully-differential Log-domain Integrator with Orthogonal Common-mode and Differential-Mode Responses

J. Mahattanakul and Y. Piputtawutchai

Dept. of Electronic Engineering, Mahanakorn University of Technology,

Address: 51 Cheum-Sampan Rd., Nong Chok, Bangkok, 10530, Thailand,

Phone: (662) 988-3655 ext 211, Fax: (662) 988-3687, E-mail: jirayut@mut.ac.th, ymut@hotmail.com

ABSTRACT

In this paper, an all NPN fully-differential log-domain integrator is proposed. The common-mode response of the proposed integrator, unlike those of the previously reported ones, is linear and independent on differential signal. This makes the proposed integrator less susceptible to the variations of the common-mode signal than its predecessors. Simulation results of both differential-mode and common-mode responses are given.

1. INTRODUCTION

Differential-mode log-domain filters have currently received considerable interests. Utilizing companding technique, such filters are capable of processing high frequency signal in a linear fashion. Also processing signals in differential form have many advantages, e.g. lower distortion and more robustness to interference. Fully-differential all-NPN log-domain integrator employing cross-coupled structure has firstly been proposed in [1] while its modified BiCMOS version are presented in [2]. Variations of fully-differential log-domain integrator can also be found in [3].

These reported integrators exhibit good linearity in the differential-mode (DM) operation. However, as will be shown here, their common-mode (CM) transfer characteristics are not linear and signal dependent. This has made it difficult to design the CM feedback circuitry [4]. In this paper we propose an all-NPN fully differential log-domain integrator which has an advantage that its CM input and output are linearly related.

2. CM RESPONSES OF FULLY-DIFFERENTIAL LOG-DOMAIN INTEGRATORS

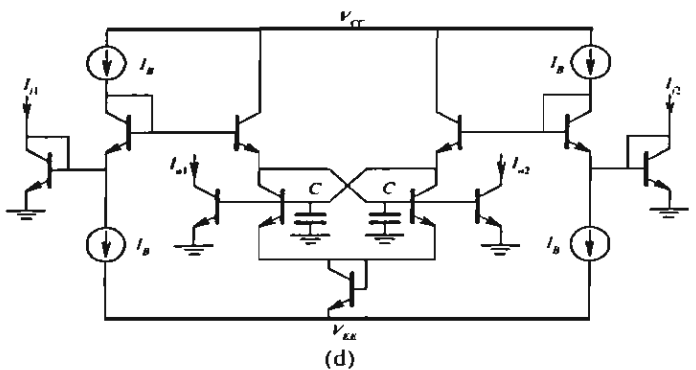
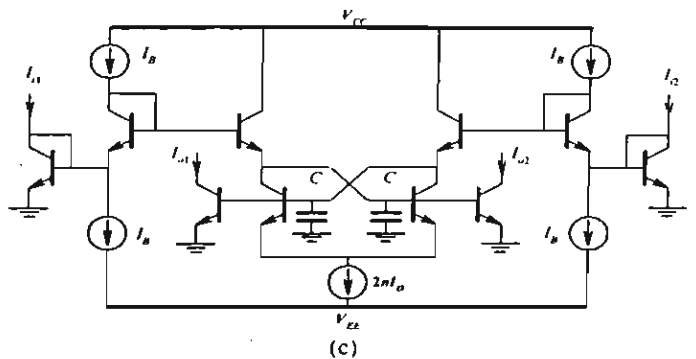
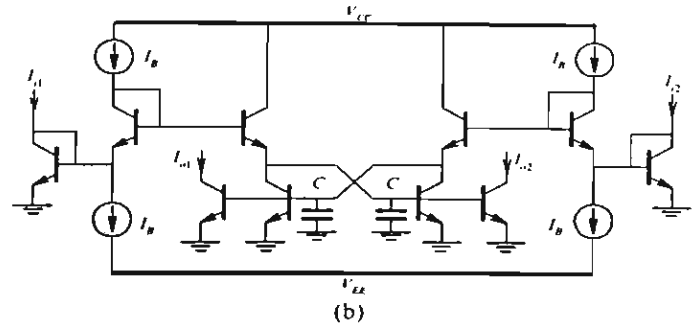
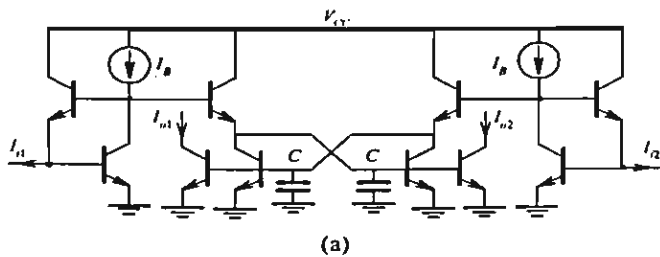


Fig. 1. Fully-differential log-domain integrator

Fig. 1(a) and Fig. 1(b)-(d) show the fully-differential log-domain integrators proposed in [1] and [3], respectively. The relationship between $I_{od} = I_{o1} - I_{o2}$ and $I_{id} = I_{n1} - I_{n2}$ of all the circuits in Fig. 1 can be found to be

$$I_{od}(t) = \omega_u \int I_{id}(t) dt \quad (1)$$

where $\omega_u = I_b / CV_T$.

If we use I_{in} and I_{out} to denote the CM input and output currents, i.e. $I_{in} = (I_{i1} + I_{i2})/2$ and $I_{out} = (I_{o1} + I_{o2})/2$, it can be shown that I_{in} of Fig. 1(a), (b), (c) and (d) are solutions of the differential equations

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) I_{od}^2 \quad (2a)$$

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) I_{od}^2 \quad (2b)$$

$$\dot{I}_{oc} + 2n\omega_u I_{oc}^2 = \omega_u I_{ic} + \left(\frac{n\omega_u}{4I_B}\right) I_{od}^2 \quad (2c)$$

$$\dot{I}_{oc} + \left(\frac{\omega_u}{I_B}\right) \sqrt{\frac{I_S}{2I_{oc}e^{V_{EE}/V_T}}} I_{oc}^2 = \omega_u I_{ic} + \left(\frac{\omega_u}{4I_B}\right) \sqrt{\frac{I_S}{2I_{oc}e^{V_{EE}/V_T}}} I_{od}^2 \quad (2d)$$

where the dot denotes time derivative, respectively.

Since equations 2(a) – (d) are non-linear, they do not generally have closed-form solution. It is thus apparent that the CM responses of all of the analyzed circuits are non-linear and dependent on DM signals.

3. BASIC BUILDING BLOCKS FOR LOG-DOMAIN INTEGRATORS

Companing circuits require the input and output signals to be pre-compressed and post-expanded, respectively. Fig. 2(a) and (b) show symbols representing such pre and post processing blocks where I_{CMP} and I_{EXP} are fixed currents, V_a is a fixed voltage, $f(\cdot)$ is a strictly monotonic continuous function. For $f(\cdot) = \exp(\cdot)$, companing circuit becomes log-domain circuit and the realization of the logarithmic compression and exponential expansion blocks are shown in Fig. 3(a) and (b), respectively.

$$I \rightarrow \boxed{H_{cmp}} \rightarrow V = V_a f^{-1}(I/I_{CMP}) \quad (a)$$

$$V \rightarrow \boxed{G_{exp}} \leftarrow I = I_{EXP} f(V/V_a) \quad (b)$$

Fig. 2. Symbolic representation of (a) pre-compression and (b) post-expansion blocks

As shown in [5], companing filter can generally be synthesized from a Gm-C filter prototype by replacing linear transconductors with non-linear transconductors of special kinds. Fig. 4 shows symbols representing such transconductors and their realization for log-domain filters, i.e. for $f(\cdot) = \exp(\cdot)$, are shown in Fig. 5.

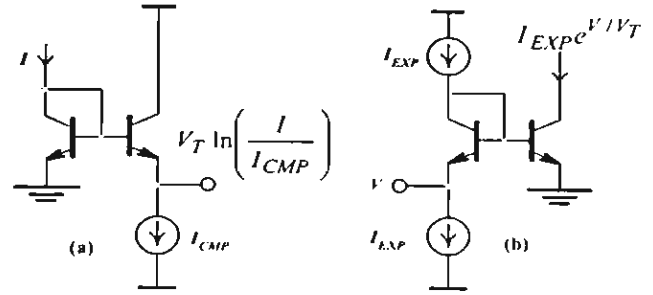


Fig. 3. Realization of (a) log-compression block and (b) exp-expansion blocks

$$I = I_X \frac{f(V_1/V_a)}{f'(V_2/V_a)}$$

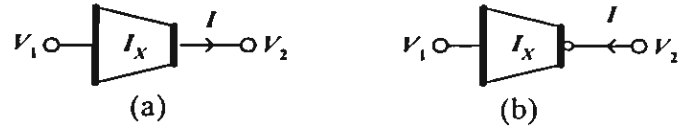


Fig. 4. Symbolic representation of non-linear transconductors used in companing filters where $f'(x) = df(x)/dx$

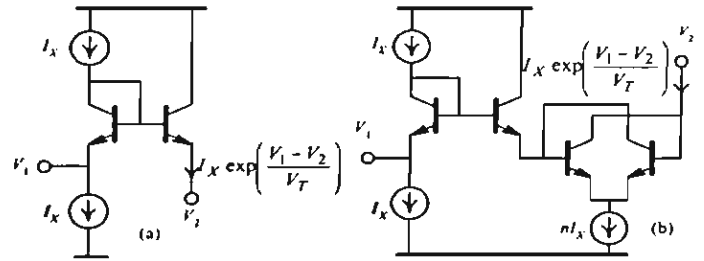


Fig. 5. Realization of the transconductors in Fig. 4.

4. PROPOSED FULLY-DIFFERENTIAL LOG-DOMAIN INTEGRATORS

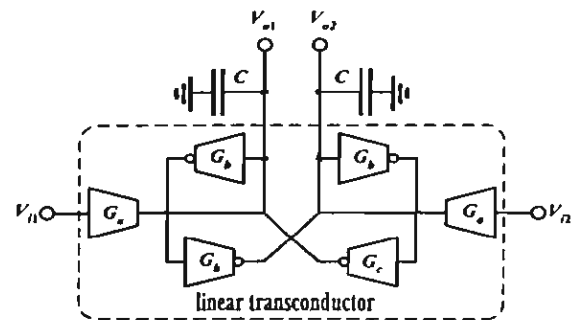


Fig. 6. Cross-coupled fully-differential Gm-C integrator

Fig. 6 shows a fully-differential Gm-C integrator where the trapezoids with and without the bubbles at the output represent the inverting and non-inverting transconductor respectively. Assuming that $G_b = G_c = G_d/k$, we can show that for $V_{od} = V_{o1} - V_{o2}$ and $V_{ic} = V_{i1} - V_{i2}$

$$H_{dm}(s) = \frac{V_{od}(s)}{V_{id}(s)} = \frac{\omega_{int}}{s} \quad (3)$$

And for $V_{ic} = (V_{i1} + V_{i2})/2$ and $V_{oc} = (V_{o1} + V_{o2})/2$,

$$H_{cm}(s) = \frac{V_{oc}(s)}{V_{ic}(s)} = \frac{k/2}{1 + \frac{s}{2\omega_{int}/k}} \quad (4)$$

where $\omega_{int} = G_d/C$.

The linear Gm-C circuit of Fig. 6 can be transformed into its log-domain counterpart by replacing all the transconductor blocks with the non-linear transconductors shown in Fig. 4 [5]. Fig. 7 shows a block diagram representation of the resulting integrator, together with its pre-compressing and post-expanding blocks.

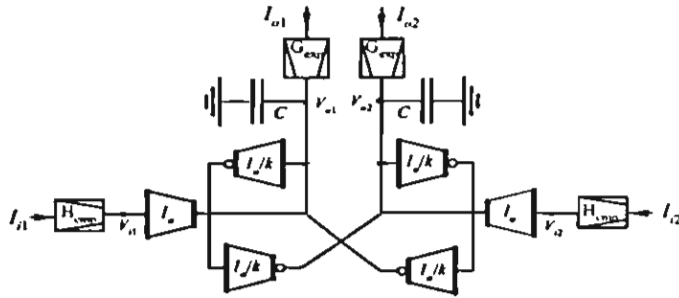


Fig. 7. Block diagram of the proposed integrator

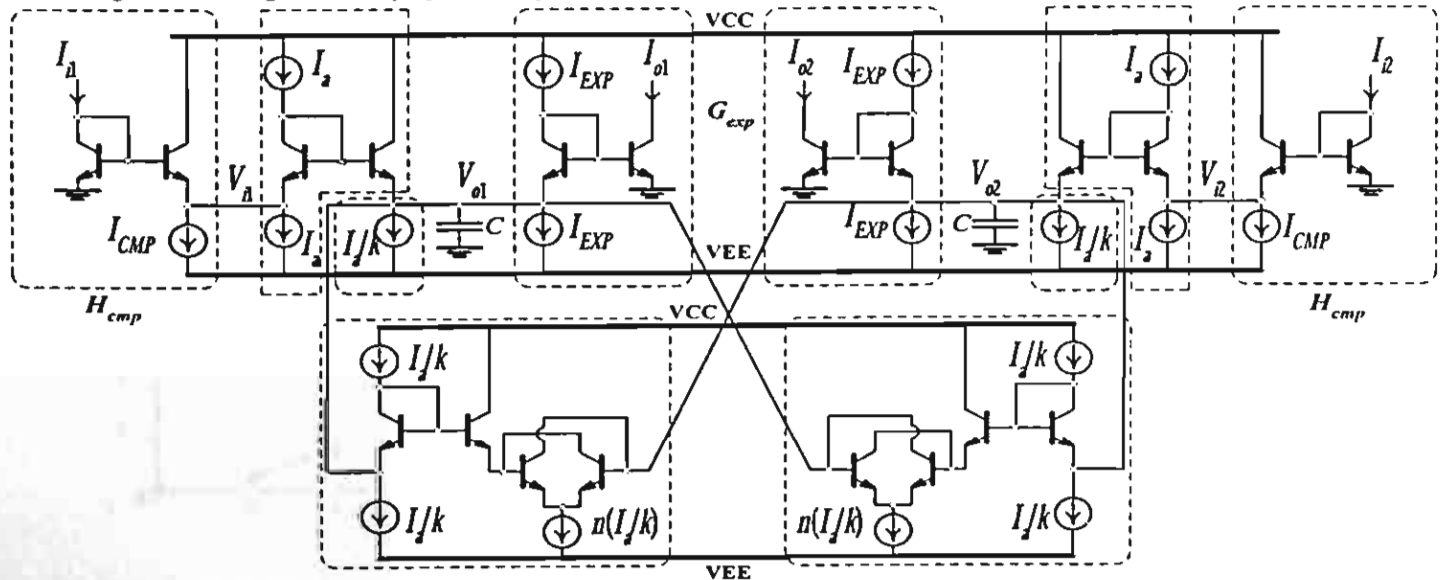


Fig. 8. Transistor realization of the block diagrams in Fig. 7.

The transistor-level realization of the block diagram in Fig. 7 is shown in Fig. 8. As shown in [5], the integrator of Fig. 8 inherits the characteristic of its Gm-C prototype, i.e.

$$\frac{I_{od}(s)}{I_{id}(s)} = \left(\frac{I_{EXP}}{I_{CMP}} \right) H_{dm}(s) \quad (5)$$

and

$$\frac{I_{oc}(s)}{I_{ic}(s)} = \left(\frac{I_{EXP}}{I_{CMP}} \right) H_{cm}(s) \quad (6)$$

where $\omega_{int} = I_a / CV_T$.

Hence for $I_{EXP} = I_{CMP}$, the CM and DM responses of the integrator shown in Fig. 8 can be described by the equations,

$$I_{od}(t) = \omega_u \int I_{id}(t) dt \quad (7)$$

and

$$\dot{I}_{oc}(t) + \left(\frac{2}{k} \right) \omega_u I_{oc}(t) = \omega_u I_{ic}(t) \quad (8)$$

respectively, where $\omega_u = \omega_{int} = CV_T / I_a$. It can be clearly seen from (8) that the CM response of the integrator of Fig. 8 is linear and independent on DM signal.

Under the condition $I_{EXP} = I_{CMP} = I_a$, the integrator shown in Fig. 8 can be simplified to the one shown in Fig. 9. Note that the integrator's Q can be fine-tuned by adjusting ΔI 's.

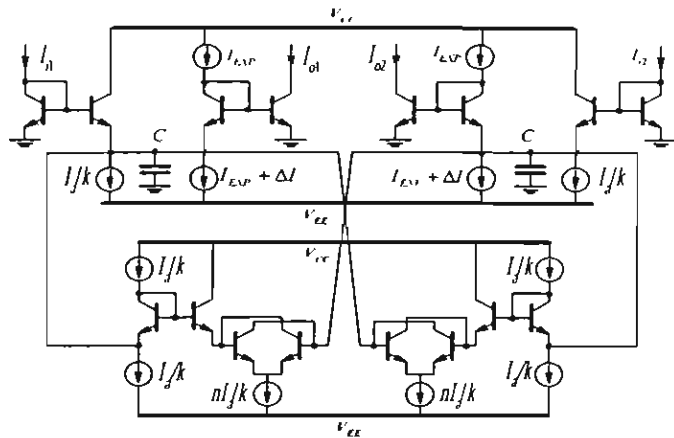


Fig. 9. Proposed fully-differential log-domain integrator

5. SIMULATION RESULTS

Simulation results obtained from HSPICE using HJ process parameters ($f_T = 27$ GHz) of the integrator of Fig 9 for $I_{ic} = 100\mu A$, $V_{CC} = -V_{EE} = 1V$, $n = 4$, $k = 2$ and $C = 10pF$ are shown in Fig. 10. According to Fig. 10(b), the interdependent between the CM and DM responses of the proposed integrator is evident.

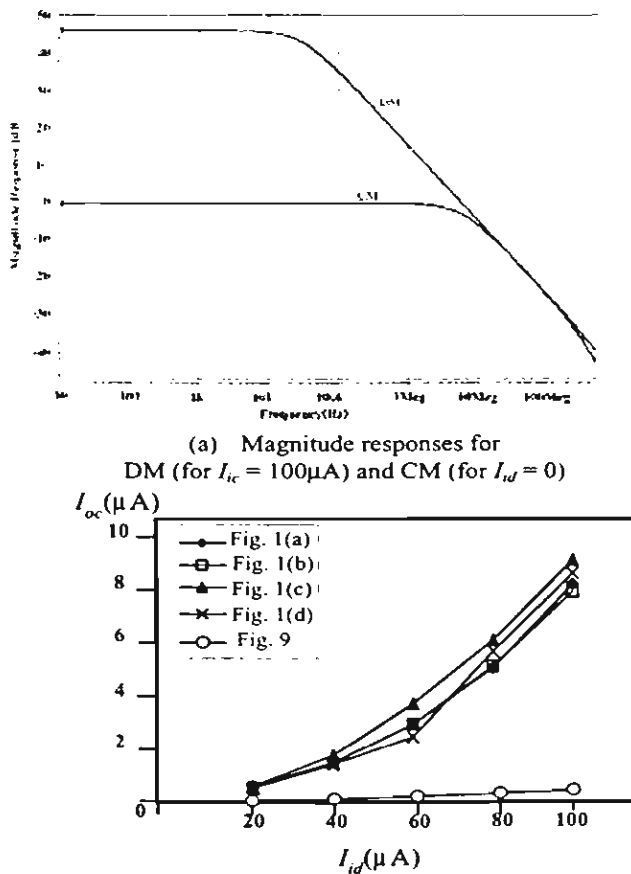


Fig. 10. Simulation results of the proposed integrator

Furthermore, for $I_{ic} = 100\mu A$ and $|I_{id}|_{peak}/I_{ic} = 0.6$, the THD of I_{o1} and I_{o2} at unity-gain frequency (5.3MHz) are about -54dB while that of I_{oc} is -72dB.

6. CONCLUSION

The CM responses of the previously published differential all-NPN log-domain integrators using cross-coupled structure are not linear and dependent on DM signals. This would make these circuits susceptible to the variations of the CM signal, which can be caused by imperfectly balanced input, device mismatches and drifting. On the other hand, the CM response of the fully-differential integrator proposed in this paper is independent on DM signal and linear. As a result, it is less susceptible to the variation of the CM signal. Furthermore, if required, its CM rejection ratio can be further improved by the use of conventional common-mode feedback or common-mode feedforward techniques [6].

Acknowledgements

This work was supported by Thailand Research Fund under Grant No. PDF4280041.

7. REFERENCES

- [1] E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous time monolithic filter," *Electron. Letts.*, vol.26, pp. 2046-2047, Nov. 1990.
- [2] M. Punzenberger, and C.C. Enz, "A 1.2V low power BiCMOS classAB log-domain filter," *IEEE J. Solid State Circuit*, vol. SC-32, pp. 1968-1978, Dec. 1991.
- [3] E. L. El-Marsy and J. Wu, "Fully-Differential Class AB Log Domain Integrator," *Journal of Analog Integrated Circuit and Signal Processing*, Vol. 25, pp. 35-46, 2000.
- [4] R. M. Fox, Y. Ro, H. J. Ko, F. Yuan, K. Kamik, and W. R. Eisenstadt, "Common-Mode circuit for differential log-domain filters," *Proc. Midwest Symp. On Circuit and Syts.*, Las Cruces, NM, pp. WA1-7.6., Aug. 1999.
- [5] J. Mahattanakul, and C. Toumazou, "Modular log-domain filters based upon linear Gm-C filter synthesis," *IEEE Trans. Circuits and Systems-I*, vol. 46, pp. 1421-1430, Dec. 1999.
- [6] A. Baschoirotto, F. Rezzi and R. Castello, "Low-voltage balanced transconductor with high input common-mode rejection," *Electron. Letts.* Vol. 30, no. 20, pp. 1669-1671, Sep. 1994.