

ภาพที่ 7.2 การไหลของกระแสจากไฟฟ้าสถิตในหัวบันทึก GMR จาก R+ ไปยัง substrate

7.3 ข้อเสนอแนะ

เนื่องจากการวิจัยนี้เป็นการเริ่มศึกษาการตรวจวัดสัญญาณรบกวนในหัวบันทึกโดยใช้เทคนิคการแปลง เวฟเล็ทซึ่งจากผลการทดลองที่พบมีประโยชน์ในกระบวนการผลิตเป็นอย่างมาก ดังนั้นจึงของเสนอแนวทางใน ศึกษาและพัฒนาต่อจากงานวิจัยนี้ได้แก่

- 7.3.1 ชุดทดสอบไฟฟ้าสถิตชนิด 3 โมเดล สามารถนำไปประยุกต์ใช้กับหัวบันทึกชนิด TMR หรือ ชนิดอื่น ๆที่จะมีต่อไปในอนาคตได้
- 7.3.2 การควบคุมอุณหภูมิทดสอบที่ฐานมีข้อดีค่าพารามิเตอร์ต่าง ๆจะเสถียรตลอดช่วงแรงดันที่ ทดสอบ ซึ่งสามารถพัฒนาต่อโดยให้มีลักษณะเป็นห้องที่ควบคุมอุณหภูมิได้ซึ่งจะมีการควบคุมอุณหภูมิที่หัว บันทึกได้ดีกว่าเดิม
- 7.3.3 ชุดทดสอบสนามแม่เหล็กที่ออกแบบมามีค่าสนามแม่เหล็กทดสอบอยู่ไม่เกิน +/- 400 Oe ซึ่งอาจจะไม่เพียงพอในการทดสอบหัวบันทึกต่อไปในอนาคตจึงควรออกแบบใช้สามารถจ่ายสนามแม่เหล็กได้ สูงกว่านี้ อาจทำได้โดยใช้แกนที่มีคุณสมบัติที่ดีขึ้นหรือลดช่องอากาศลง
- 7.3.4 ชุดทดสอบสนามแม่เหล็กในการวิจัยครั้งนี้ออกแบบให้ทดสอบได้ในระดับ HGA (Head gimbal assembly) เท่านั้นซึ่งสามารถประยุกต์ไปใช้ในระดับในระดับ HSA (Head Stack assembly) ได้
- 7.3.5 เทคนิคการแปลงเวฟเล็ทที่ใช้มีความเร็วในการคำนวณสูง และไม่มีความผิดพลาดในเชิงเฟส ของสัญญาณ ในกรณีที่หัวบันทึกมีสัญญาณรบกวนเกิดขึ้นเพียงเล็กน้อยหรือช่วงสั้น ๆ สามารถประยุกต์ใช้ เทคนิคนี้ในการกรองสัญญาณจากหัวบันทึกในฮาร์ดดิสก์ไดรฟ์ได้เพื่อเพิ่มความน่าเชื่อถือในการผลิตได้
- 7.3.6 สามารถประยุกต์ใช้เทคนิคการแปลงเวฟเล็ทในการวิเคราะห์ความบกพร่องในระดับที่สูง ขึ้นมาได้เช่น การแปลงสัญญาณจากหัวบันทึกให้เป็นภาพ 2 มิติโดยใช้เทคนิคการแปลงเวฟเล็ทแบบต่อเนื่อง (Continuous wavelet transform, CWT) เป็นการจำแนกสัญญาณอีกรูปแบบหนึ่งที่มีรายละเอียดสูงขึ้น การ สร้างตระกูลเวฟเล็ทขึ้นมาใหม่เพื่อวิเคราะห์เฉพาะความบกพร่องในสัญญาณที่ต้องการ การประยุกต์ใช้เทคนิค

อื่นร่วมกับเวฟเล็ทเพื่อการเพื่อจำแนกสัญญาณรบกวนเช่นการใช้เทคนิคโครงข่ายประสาทเทียม (Neural network) ในการจำแนกสัญญาณรบกวนให้เป็นความบกพร่องของชนิดต่าง ๆ เป็นต้น

7.3.7 ศึกษาผลของทิศทางการไหลของกระแสจากไฟฟ้าสถิตในแผ่นฟิล์มโดยใช้แบบจำลอง แม่เหล็กระดับไมโคร (Micromagnetic model)

ผลงาน (Outputs) ของคณะผู้วิจัยจากโครงการนี้

1. ผลงานตีพิมพ์ในวารสารวิชาการนานาชาติ

- 1.1 D. Tongsomporn and A. Siritaratiwat, 2007, An Investigation of Row-Bar Level Quasi-Static Test for Perpendicular Recording, IEICE Transaction on Electronics, Vol. E90-C, No. 7, p. 1533-1539. (IEICE T Electron: I.F. = 0.479)
- 1.2 N. Suwannata, D. Sompongse, P. Rakpongsiri and A. Siritaratiwat, 2009, Detection of Nanoscale ESD Effect on GMR Head Signal Using Wavelet Transform Technique: HBM and CDM Cases, Journal of Electrostatics. (in press)(J Electrostatic: I.F. = 0.986)
- 1.3 N. Suwannata and A. Siritaratiwat, 2009, Serial Electrostatic Discharge Effect on GMR Recording Heads using a Wavelet Transform Approach, International Journal of Modern Physics B. (accepted)(Int J Mod Phy B: I.F. = 0.381)
- 1.4 N. Suwannata, D. Sompongse, P. Rakpongsiri and A. Siritaratiwat, 2009, ESD Affected GMR Head Detection by Using Machine Model: Wavelet Transform Technique Approach, Solid State Phenomena. (accepted) (Solis State Phenom: I.F. = 0.493)

2. การนำผลงานวิจัยไปใช้ประโยชน์

2.1 เชิงพาณิชย์: ยังไม่ได้ดำเนินการ แต่มีศักยภาพในการพัฒนาเชิงพาณิชย์ต่อไป

2.2 เชิงนโยบาย: ยังไม่มี

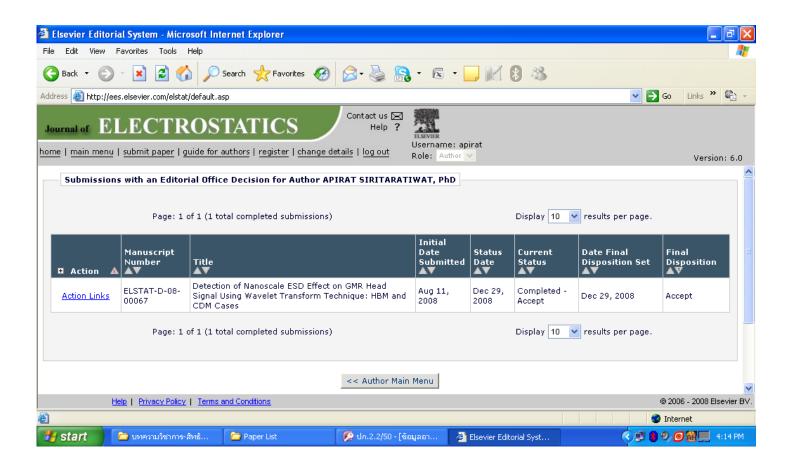
- 2.3 เชิงสาธาณะ :ได้เกิดความร่วมมือกับภาคอุตสาหกรรม และทำให้ภาคอุตสาหกรรมเกิดความ เชื่อมั่นในศักยภาพการวิจัยของไทย แต่เนื่องจากปัญหาทางเศรษฐกิจทำให้การ ลงทุนด้านงานวิจัยอาจจะต้องชะลอ ในช่วงระยะเวลาหนึ่ง นอกจากนี้ ยังได้เกิดความร่วมมือกับนักวิจัยระดับแนวหน้าของโลก ในการ พัฒนางานวิจัยด้านนี้ต่อไป เนื่องจากนักวิจัยเหล่านั้น เกิดความเชื่อมั่นในศักยภาพ ของนักวิจัยไทย
- 2.4 เชิงวิชาการ: ได้ทำให้การเรียนการสอนระดับบัณฑิตศึกษามีความเข้มแข็งขึ้น จะเห็นได้ว่า มี
 นักศึกษาที่มีผลการเรียนดีถึงดีมาก รวมทั้งเกียรตินิยม ได้สนใจสมัครเข้าเรียนต่อ
 ที่ภาควิชาฯ และสาขาวิชานี้มากขึ้น ทำให้ไม่เกิดการโยกย้ายไปศึกษาต่อที่
 กรุงเทพฯ หรือต่างประเทศ
 ผลที่เห็นได้ชัดอีกอย่างหนึ่งของโครงการนี้ คือ การผลิตนักวิจัยใหม่ ที่สำเร็จ
 การศึกษาระดับปริญญาเอก เพื่อเป็นอาจารย์ในสถาบันการศึกษาใหม่ อันเป็นการ
 กระจายความเจริญสู่ต่างจังหวัดได้อย่างดียิ่ง

3. สิทธิบัตรการประดิษฐ์ (อยู่ระหว่างการยื่นขอ)

- 3.1 N. Suwannata and A. Siritaratiwat, A Simulation of Glitch Detection Using Wavelet Transform Technique, Proc. of the 22nd ITC-CSCC Conference; 2007: Busan, Korea; p. 909-910.
- 3.2 สิทธิบัตรการประดิษฐ์ เรื่อง เครื่องทดสอบไฟฟ้าสถิตสำหรับหัวบันทึกชนิด 3 โมเดล เลขที่คำขอ 0801004563 วันที่รับคำขอ 5 กันยายน 2551

ภาคผนวก

สำเนาบทความและเอกสารยื่นจดสิทธิบัตร



From: Journal of Electrostatics < jestat@bu.edu>

To:apirat@kku.ac.th
Subject:Your Submission

Date: December 24, 2008 3:10:39 AM ICT

Priority: Normal

Ms. Ref. No.: ELSTAT-D-08-00067

Title: Detection of Nanoscale ESD Effect on GMR Head Signal Using Wavelet Transform Technique: HBM and CDM Cases

Journal of Electrostatics

Dear Apirat,

I am pleased to inform you that your paper "Detection of Nanoscale ESD Effect on GMR Head Signal Using Wavelet Transform Technique: HBM and CDM Cases" has been accepted for publication in Journal of Electrostatics, pending minor revision as discussed by the reviewers. Please make the required changes before submitting the final version of your manuscript to Elsevier. Note: Your paper does not need to undergo another review - please just upload the changes into the EES system.

Thank you for submitting your work to Journal of Electrostatics, and congratulations!

Yours sincerely,

Mark N. Horenstein Editor-in-Chief Journal of Electrostatics

Comments from the editors and reviewers:

Reviewer #1: The author have to check and reedit some wording.

- 1. In the first page has some text missing , i.e., In recording head manufacturing, some heads in may be degradeed
- 2. In the sentence 33, why do authors select only sine waveform? Authors should explain.
- 3. In Fig. 3, the word is Noise level Threshold should be chaged.

Reviewer #2: Excellent application of advanced noise analysis techniques to magnetic recording QST testing.

The only drawback is that it is used on apparently very old GMR heads.

Would like to see it applied to TMR heads used today.

There are some typos in the paper. Please use a word spell check. e.g "glicthes" in the abstract.

For any technical queries about using EES, please contact Elsevier Author Support at authorsupport@elsevier.com Global telephone support is available 24/7:

For The Americas: +1 888 834 7287 (toll-free for US & Canadian customers)

For Asia & Pacific: +81 3 5561 5032

For Europe & rest of the world: +353 61 709190

Copyright © Throughwave, Inc.

Detection of Nanoscale ESD Effect on GMR Head Signal Using Wavelet **Transform Technique: HBM and CDM Cases**

N. Suwannata¹, P. Rakpongsiri², D. Sompongse² and A. Siritaratiwat¹

¹Department of Electrical Engineering, Faculty of Engineering, Khon Kaen University, Khon Kaen,

40002, Thailand.

²Western Digital (BangPa-In) Company Limited, 140, BangPa-In Industrial Estate, Ayuthaya, 13160,

E-mail: apirat@kku.ac.th

Abstract. An electrical signal anomaly is an undesired signals and difficult to detect by a commercial instrument due to its short duration and unpredictable fault on a signal. Since GMR recording head is a stack of nanometer thick multilayer. In particular, a magnetic layer and conductor layers, for magnetic insulating spacer, are very sensitive to electron movements. Visible damage is understandable and protectable recently but latent failure cannot be measured. It is possibly observed by using frequencydomain apparatuses but certainly it is not real-time detection. Therefore, in order to detect a latent failure head affected by ESD in the time-domain, current conventional instruments are ineffective. In this study, the wavelet transform technique using the 4th order Daubechies is proposed to detect the glitches on a magnetic recording head signal in the time-domain. It is found that the glitches occur when the ESD level of the Charged Device Model (CDM) and Human Body Model (HBM) on giant magnetoresistive (GMR) heads are in ranges of 6-15 V and 40-120 V, respectively. The electrical test parameters and Scanning Electron Microscope (SEM) photo of the recording heads show no visible change in reader sensor. To ensure the results, the GMR damage is observed by SEM when the CDM-ESD and HBM-ESD are 10 V and 130 V, respectively. The glitches in magnetic response signal of the GMR head are found to increase when the ESD level is increased. Thus, the Daubechies wavelet transform technique can be a novel approach to detect the pre-degradation of GMR head due to an ESD effect.

Keywords: ESD, Wavelet transform, GMR head, Glitch.

1. Introduction

In recording head manufacturing, some head may be degraded in the testing process but does not exhibit on the tester. An electrical signal glitch is one undesired signal and difficult to detect by a commercial instrument. This is because of its short duration fault on a signal. A glitch represents a device instability, i.e. a small glitch on a magnetic recording head signal is called as Barkhausen noise [1]. Barkhausen noise represents the domain instability of a ferromagnetic material which affects the recording head performance [2].

The GMR head is recognized as an ESD sensitive device [3-5]. The energy of ESD pulse which called joule heating can damage the reader. A low level of ESD energy can latently degrade head performances but no visible sign can be captured by a commercial tester.

More than 20 years ago, the wavelet transform technique was used in the area of signal processing. The wavelet foundation and multi-resolution analysis were introduced by Mallat and Meyer [6]. Some years later, Daubechies discovered the orthogonal wavelet and the Daubechies wavelets have been used widely in a multi-scale signal processing applications, such as compression, denoising, discontinuous detection, classification or fusion. In this paper, the 4th Daubechies wavelet bases are considered to be used due to suitable detection of discontinuous signals like the glitch of the GMR head in the ESD testing process [7-8].

This study primarily presents the glitch detection on a sine waveform by using the wavelet transform technique, in the ESD testing process of GMR heads. A sinusoidal waveform is used due to its smoothness without a side-band frequency, and generated by a Digital to Analog Converter (D/A). Its output is then transferred to a static tester producing a sinusoidal magnetic field.

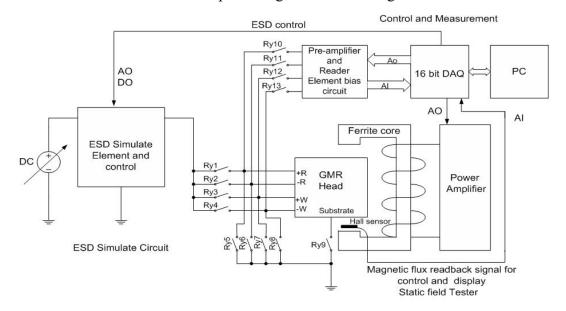


Figure 1. ESD Testing diagram of GMR Head [9].

A signal for the magnetic field response of a GMR head is captured by an Analog to Digital converter (A/D) of a Data Acquisition Card (DAQ), and then using the 4th order Daubechies wavelet transform technique is used to detect the glitch. It is discovered that the glitch can be found in the ESD testing process by using standardized CDM and HBM. This obviously useful result prior to recording head breakdown in association with SEM results is first published.

2. Discrete wavelet transform

The wavelet transform was introduced at the beginning of the 1990s and has attracted a lot of interest in the fields of speech and image processing. Nowadays, wavelet transform is widely applied in signal processing. The discrete wavelet transform involves two fundamental Equations (1) and (2) [10].

The wavelet method consists of traditional frequency domain analysis to capture the steady state operation of the electrical signal and a wavelet-based noise analysis that captures the noise information. The advantages of wavelet are: (1) trade-offs between solution accuracy and computational speed and (2) possible numerical stability for measurement systems.

The non-redundant representation and perfect reconstruction of the original signal can only be realized through compactly supported orthogonal wavelets [11]. There are frequently used for signal processing Daubechies, Morlets, Coiflets and Symlets wavelets. These wavelets exhibit different attributes and performance criteria when applied to specific applications, such as detection of transients, signal compression and denoising. In order to select the optimal wavelet, the absolute values of the decomposition coefficient are summed over one-cycle window for each fault position. The 4th order Daubechies is used to detect low level noise that occurred on sinusoidal signals.

The discrete wavelet transform is defined by

$$A_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} h_k \cdot A_{m,2n+k}$$
 (1)

and

$$D_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} g_k \cdot A_{m,2n+k}$$
 (2)

where $A_{m+1,n}$ are the approximation coefficients,

 $D_{m+1,n}$ are the detail coefficients,

 h_k are the scaling coefficients of the signal approximation,

 g_k are the scaling coefficients of the signal detail decomposition,

n is the sample index,

N is a number of scaling coefficients,

m is the scaling index,

k is the interger step.

When expanding (1) and (2) to Daubechies 4th wavelet transform, the coefficients are

$$A_{m+1,n} = \frac{1}{\sqrt{2}} (h_0 A_{m,2n} + h_1 A_{m,2n+1} + h_2 A_{m,2n+2} + h_3 A_{m,2n+3})$$
 (3)

$$D_{m+1,n} = \frac{1}{\sqrt{2}} (g_0 A_{m,2n} + g_1 A_{m,2n+1} + g_2 A_{m,2n+2} + g_3 A_{m,2n+3})$$
 (4)

where $g_0 = h_3$, $g_1 = -h_2$, $g_2 = h_1$, $g_3 = -h_0$.

Therefore, the 4th order Daubechies coefficients are $h_0 = 0.6830127$, $h_1 = 1.1830127$, $h_2 = 0.3169873$ and $h_3 = -0.1830127$.

3. Experiment Setup

The ESD experiment setup comprises ESD simulation circuits, 16 bit DAQ card, static field tester and personal computer (PC).

An ESD simulation circuit is used for generating an ESD impulse voltage of HBM ($V_{HBM-ESD}$) and CDM ($V_{CDM-ESD}$). The computer-controlled ESD voltage, V_{ESD} , is varied up to 3,000 V.

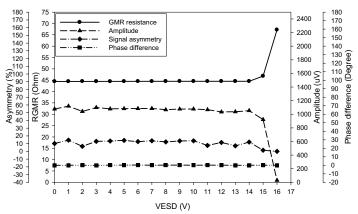
Labview software is used to synthesize a sinusoidal waveform, then pass through a Digital to Analog converter (D/A) of DAQ, for generating a sinusoidal signal. Its output signal is connected to a power amplifier to drive a ferrite core to $a \pm 300$ Oe maximum H-field at 1 Hz.

The output signal of GMR head is connected to A/D part of a DAQ card. The 4th order Daubechies wavelet transform is used for detecting the glitch from the output signal of the GMR head, as shown in Figure 1.

4. Results and Discussions

4.1 The ESD Test using CDM

The ESD testing is based on CDM where a 5 V-step voltage varied from 0 V is applied until a failure or degraded head can be observed. A V_{ESD} is primarily connected to R+ pin and then discharged from R- pin to ground. Four static parameters; GMR resistance (RGMR), signal asymmetry (Asymmetry), signal amplitude (Amplitude) and phase change (Phase), are measured by using an industrial tester.



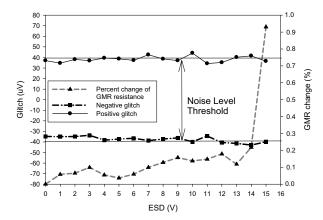


Figure 2. ESD testing results using CDM-ESD test.

Figure 3. Glitch and GMR changes of CDM-ESD test.

Figure 2 represents the average result of 5 heads. It is seen that the 4 parameters seem to be stable. The breakdown voltage of this head is seen at 16 V where it is observed that this head starts degrading at 14 V. However, it can be seen that the different between Amplitude and Asymmetry change starts at 11 V.

Using conventional industrial measurement equipment, it is impossible to obtain a degraded indicator. The wavelet transform technique is then introduced to detect the glitch change and compared with the GMR change. This is based on the fact that RGMR is changed as the head starts being degraded.

It can be seen from Figure 3 that both positive and negative glitches trend to be outside the noise level threshold when $V_{CDM-ESD} > 6$ V. The noise level threshold is the glitch-change bandwidth of a good head and, normally, it should be in a range of +/-40 μ V. It is significantly note that a glitch is seen at $V_{CDM-ESD} = 6$ V and it inclines declines at $V_{CDM-ESD} > 11$ V.

Examples of sinusoidal signal of GMR head, with and without glitches, are shown in Figure 4 and Figure 6 respectively. A sinusoidal signal of good head at $V_{CDM-ESD} = 0$ V is shown in Figure 4 where that of degraded head, $V_{CDM-ESD} = 10$ V, is shown in Figure 6. The output signal of noise from the wavelet transformed of a normal signal is shown in Figure 5. It is found that no glitch is observed on sinusoidal signal and the output of the 4th Daubechies wavelet transform.

On the contrary, glitches are seen on the signal from a degraded head, $V_{CDM-ESD} = 10 \text{ V}$, as shown in Figure 6. An output signal of noise from wavelet transform of anomalous signal is shown in Figure 7. The peak voltage of glitch is now distinguishably measurable and recorded as those of positive and negative glitches, in Figure 3.

This novel technique to detect an invisibly degraded GMR head by currently industrial parameter measurements is first time demonstrated and the results are confirmed with the SEM results.

From the SEM photo in Figure 8, it is manifest that no physical damage of reader sensor is seen when the $V_{CDM-ESD}$ is 9 V. At this situation, the conventional static tester does not show any significantly changed parameters where the wavelet transform technique is only possibly detectable. When a higher $V_{CDM-ESD}$ of 10 V is applied, the head is seen to be physically damaged as shown in the SEM results in Figure 9. The electrical parameters are then just detectable by using current conventional instruments.

This experiment shows the degrading performance of GMR heads at low $V_{CDM-ESD}$ levels of less than 15 V. The degraded heads show glitch changes which are only detectable by using wavelet transform technique. However, this technique has to be confirmed with high V_{ESD} levels where the Human Body Model (HBM) is employed.

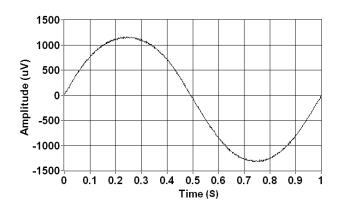


Figure 4. Sinusoidal signal of good GMR head at $V_{CDM-ESD} = 0 \text{ V}$.

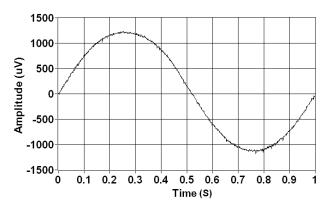


Figure 6. Sinusoidal waveform of degraded GMR head at $V_{CDM-ESD} = 10 \text{ V}$.

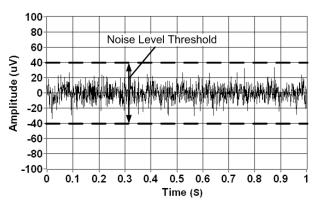


Figure 5. Wavelet transformed signal of good GMR head at $V_{CDM-ESD} = 0 \text{ V}$.

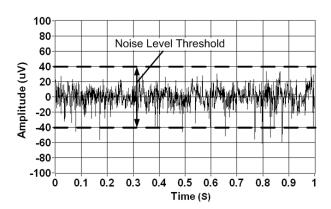


Figure 7. Wavelet transformed signal of degraded GMR head at $V_{CDM-ESD} = 10 \text{ V}$.

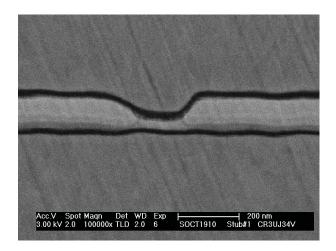


Figure 8. SEM photo of degraded GMR head at $V_{CDM-ESD} = 9 \text{ V}$.

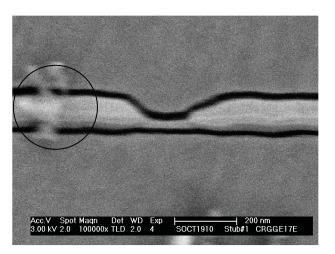


Figure 9. SEM photo of visible damage GMR head at $V_{CDM-ESD} = 10 \text{ V}$.

4.2 The ESD Test using Human Body Model (HBM)

The Human Body Model (HBM) is used for ESD test where a 10 V-step voltage is varied in a similar procedure to that of CDM.

The static test parameters are measured by the same conventional instrument when $V_{HBM-ESD}$ is applied in order to study its normal behavior. It is seen in Figure 10 that the 4 industrially static parameters seem to be stable when $V_{HBM-ESD}$ is increased up to ~120 V. A slight change can be possibly observed in Amplitude and Asymmetry results when $V_{HBM-ESD} = 90\text{-}120$ V. However, this GMR head is damaged at $V_{HBM-ESD} = 130$ V.

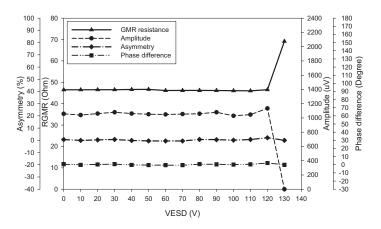


Figure 10. ESD testing results using HBM.

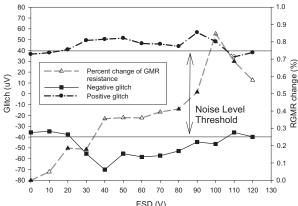


Figure 11. Glitch and GMR changes of HBM-ESD test.

When a wavelet transform technique is employed to acquire the glitch change, RGMR change is then measured at varied VESD. In Figure 11, it is seen that the RGMR increases dramatically when VESD < 100 V. It then falls and is finally damaged at VESD = 120 V. The glitch changes at VESD > 20 V are seen to be outside the noise level threshold and the negative glitch change seemingly plays an important role in this low ESD range. A maximum negative glitch change of an order of \sim -70 μ V is found at $V_{HBM-ESD} = \sim 40$ V and then it tends to decrease where that of the positive glitch change is on the contrary.

It is noticed that the positive glitch slowly increases and drastically decreases at $V_{HBM-ESD} = 90 \text{ V}$. The RGMR change also agrees with this change as it dramatically increases at $V_{HBM-ESD} = \sim 80\text{-}90 \text{ V}$ and then drops at $V_{HBM-ESD} > 100 \text{ V}$.

This is different from that in Figure 3 where CDM is employed. A possible reason for this disagreement is that a high energy is applied to the GMR head and it consequently causes a temporary magnetization reverse. At higher applied energy, a positive change will then be prominent. This later change is considered to forecast the ESD effect since it concurs with RGMR change.

For $V_{HBM-ESD} = 130$ V, the head is destroyed where both glitch changes reach to system noise level. This means no glitch is detectable or it is an entirely noisy signal.

Examples of good head performance, where $V_{HBM-ESD} = 0$ V, in terms of sinusoidal and wavelet transformed signals are shown in Figures 12-13, respectively.

It can be seen that the sinusoidal signal and the amplitude of noisy wavelet transformed signal is normally in a range of \sim +/- 40 μ V. In addition, no significant jump of amplitude or glitch change can be detected on normal signal in Figure 13.

However, at $V_{HBM\text{-}ESD} = 50$ V, some glitch change can be observed in both signals as shown in Figure 14 and Figure 15. It is found that a few positive amplitude changes of the order of \sim 40-70 μV in Figure 15 is detectable where a maximum negative portion of order of \sim -85 μV is achieved.

If a $V_{HBM-ESD}$ is further increased, the number of glitches on a sinusoidal signal seems to be increased as shown in Figure 16 where $V_{HBM-ESD}=90$ V. At this stage, in production line this GMR head is still considered passable because all measured parameters are in an acceptable condition. However, by using this new wavelet transform technique, the average positive amplitude of $\sim 60~\mu V$ and the amplitude changes in which the range of -40 μV to +90 μV can be detected. Therefore, this head has latent degrading may start at $V_{HBM-ESD}=50~V$ or 90 V.

These results show the same agreement with those of CDM in Section 4.1. The SEM results of heads affected by $V_{HBM-ESD} = 120 \text{ V}$ and 130 V are shown in Figure 18 and Figure 19, respectively. The former head is certainly passed by using current parametric measurement and even confirmed by SEM. No bulb at reader sensor is visibly found in the SEM photo of $V_{HBM-ESD} = 120 \text{ V}$ whereas that of $V_{HBM-ESD} = 130 \text{ V}$ clearly shows a visible GMR damage. From these results, it is confident that the wavelet transform technique will be a novel instrument to detect degradation of GMR head due to ESD effect.

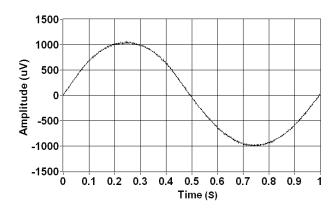


Figure 12. Sinusoidal signal of good GMR head at $V_{HBM-ESD} = 0$ V.

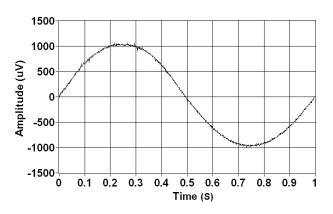


Figure 14. Sinusoidal waveform of degraded GMR head at $V_{HBM-ESD} = 50 \text{ V}$.

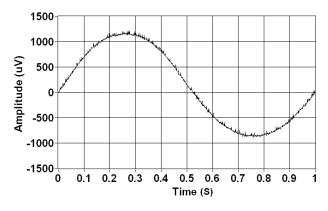


Figure 16. Sinusoidal waveform of degraded GMR head at $V_{HBM-ESD} = 90 \text{ V}$.

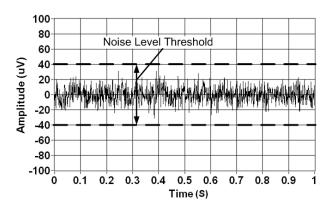


Figure 13. Wavelet transformed signal of good GMR head at $V_{HBM-ESD} = 0 \text{ V}$.

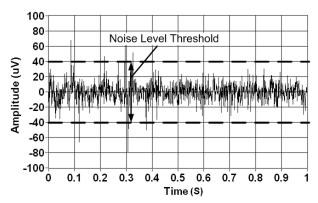


Figure 15. Wavelet transformed signal of degraded GMR head at $V_{HBM-ESD} = 50 \text{ V}$.

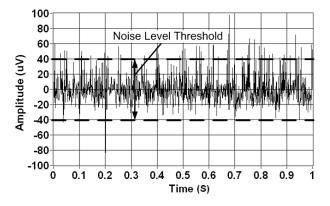


Figure 17. Wavelet transformed signal of degraded GMR head at $V_{HBM-ESD} = 90 \text{ V}$.

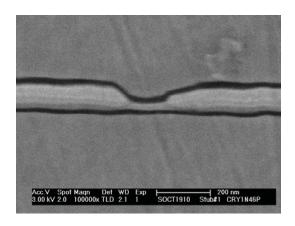


Figure 18. SEM photo of invisibly degraded GMR head at $V_{HBM-ESD}$ = 120 V.

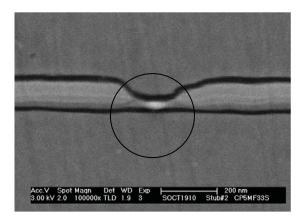


Figure 19. SEM photo of visibly damage GMR head at $V_{HBM-ESD} = 130 \text{ V}$.

4. Conclusion

From the experiments, it is discovered that a glitch occurs when the V_{ESD} is increased. For ESD degradation level, GMR heads are in ranges of 6-15 V and 40-120 V for $V_{CDM-ESD}$ and $V_{HBM-ESD}$, respectively. The normal parameters obtained from conventional static tester in manufacturing process such as GMR resistance, signal amplitude, signal asymmetry and phase difference between magnetic field and signal output are not a reliable indicator for head degradation. They are limited to only exhibit a totally damaged GMR head.

In addition, the SEM is currently used as an instrument to observe a nanometer-scale-GMR head. Although it can capture a physical damage, a degraded head cannot be detected. The wavelet transform technique using the 4th order Daubechies is one of the possible instruments to detect degraded GMR heads in the time-domain. It is also discovered that, for CDM, the positive and negative glitch changes are normally less than those for HBM. In particularly, the HBM study shows that those glitch changes alternately play an important role.

It can be concluded that the Daubechies Wavelet Transform technique is able to detect initially degraded GMR heads affected by both CDM- and HBM- ESD phenomena as where the conventional techniques, electrical parametric measurement and destructive SEM, are not sensitive enough. These results have been recently confirmed by the utilization of this technique in the production line.

Acknowledgements

This research is funded by Thailand Research Fund, Grant No. RMU4880033. Many constructive suggestions and facility provision by Dr. S. Mao, Western Digital Co., Fremont, USA and staff of Western Digital (BangPa-In), Co. Ltd., Thailand, are gratefully acknowledged.

References

- [1] L. Baril, A. Wallash and D.Guarisco, "Effect of ESD transients on noise in GMR recording heads", J. Electrostatics, 62 (2004) 241-253.
- [2] Y. Mizoh *et al*, "Soft ESD phenomena in GMR heads in the HDD manufacturing process", *J. Electrostatics*, **64** (2006) 72-79.
- [3] A. Wallash, "Standardized ESD test for magnetoresistive recording heads", *IEEE. Trans. Magn.*, **33** (1997) 2911–2913.
- [4] A. Siritaratiwat, W. Surakampoltorn and M. Mutsumoto, "Investigation of ESD preventing for deshunted GMR head", *IEICE Trans. Electron.*, **E88-C(6)** (2007) 1343-1347.
- [5] A. Siritaratiwat, D. Tongsomporn, K. Chooruang and N. Afzulpurkar, "A Study of Noise Effects Due to the Diode Protection for Shield Resistance Measurement of GMR Recording Heads", *IEEE. Trans. Magn.*, 41 (2005) 2941-2943.
- [6] D. Giaouris and J.W. Finch, "Denoising using wavelets on electric drive applications", *Electr. Pw. Syst. Res.*, **78** (2008) 559-565.
- [7] W. Sweldens *et al*, "Wavelets and their applications and bartlett", *J. Approx. Theory*, **74** (1993) 364-365.
- [8] I. Daubechies, "Orthogonal bases of compactly supported wavelets", *Commun. Pur. Appl. Math.*, **41** (1988) 909–916.
- [9] N. Suwannata and A. Siritaratiwat, "A 3-model-electrostatic-tester for recording head", Thai patent 2008, No. 0801004563, Pending.
- [10] X. Jiang *et al*, "A novel scheme for low voltage powerline communication signal processing", *Int. J. Elec. Power.*, **25** (2003) 269–274.
- [11] C. Fan *et al*, "Study of protection scheme for transmission line based on wavelet transient energy", *Int. J. Elec. Power.*, **28** (2006) 459–470.



SERIAL ELECTROSTATIC DISCHARGE EFFECTS ON GMR RECORDING HEADS USING A WAVELET TRANSFORM APPROACH

NATTAWOOT SUWANNATA^a and APIRAT SIRITARATIWAT^{b*}

Department of Electrical Engineering, Khon Kaen University,Khon Kaen, 40002, Thailand ^a4770400065@stdmail.kku.ac.th ^{b*}apirat@kku.ac.th

Received Day Month Day Revised Day Month Day

Electrostatic Discharge (ESD) effects have been identified as one of the most dangerous causes of giant magnetoresistive (GMR) recording head damage. These phenomena have been studied at all levels of hard-disk drive manufacturing ¹. The head gimbal assembly (HGA) is mainly studied because of its exposure to the environment. The standard models are typically based on the human body model (HBM), the machine model (MM) and the charged device model (CDM) where research and practical tests are incompatible. In production, one or more ESD models are normally effective while the other is undergone under a separate model. In addition, tests in the time domain are more accurate than those in the frequency domain. However, picosecond measurements are taken with difficulty where the frequency domain measurement provides non-real time results. Therefore, this is the first report of serial ESD detection using the new technique of wavelet transform. It has been found that the glitch occurs when the ESD level of HBM – MM and HBM – CDM serial ESD on GMR heads are in the ranges of 1.2-2.6 V and 12-15 V respectively.

Keywords: Electrostatic Discharge; Wavelet transform; Glitch.

1. Introduction

The GMR head is generally recognized as an ESD sensitive device^{2,3}. The energy of an ESD pulse can damage the reader element¹. Some heads may be degraded by ESD in the HGA testing process of recording head manufacturing. A low level of ESD energy can latently degrade head performance but no visible sign can be captured using a commercial tester.

A glitch on a head output signal represents device instability, i.e. a small glitch on a magnetic recording head signal that is called Barkhausen noise ⁴. Barkhausen noise presents the domain instability of a ferromagnetic material which affects recording head performance ⁵.

The wavelet transform technique has been developed to be a standard signal processing tool for engineering and applied sciences. The Daubechies wavelet has became popular right away and led to multi-scale signal processing applications, such as

1

compression, denoising, discontinuous detection and classification or fusion, during the wavelet rush that took place in the 1990's⁶. In this paper, the 4th Daubechies wavelet bases are used due to their suitability in detection of discontinuous signals known as glitches on the GMR Head in the serial ESD testing proces⁷.

This study presents the original work in glitch detection on a sine waveform of a head output signal using wavelet transform technique in a serial ESD test of HGA process.

2. Discrete Wavelet Transform Technique

The discrete wavelet transform is defined by

$$A_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} h_k \cdot A_{m,2n+k}$$
 (1)

and

$$D_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} g_k \cdot A_{m,2n+k}$$
 (2)

where $A_{m+1,n}$ is an approximation coefficients,

 $D_{m+1,n}$ is a detail coefficients,

 h_k is a scaling coefficient of signal approximation,

 g_k is a scaling coefficient of signal detail decomposition,

n is a sample index,

N is a number of scaling coefficient,

m is a scaling index and

k is an integer step.

When expanding "Eq. (1)" and "Eq. (2)" to the 4th Daubechies wavelet transform, the coefficients are

$$A_{m+1,n} = \frac{1}{\sqrt{2}} (h_0 A_{m,2n} + h_1 A_{m,2n+1} + h_2 A_{m,2n+2} + h_3 A_{m,2n+3})$$
(3)

$$D_{m+1,n} = \frac{1}{\sqrt{2}} (g_0 A_{m,2n} + g_1 A_{m,2n+1} + g_2 A_{m,2n+2} + g_3 A_{m,2n+3})$$
 (4)

where

$$g_0 = h_3$$
, $g_1 = -h_2$, $g_2 = h_1$, $g_3 = -h_0$.

Therefore, the 4th order Dabeuchies coefficients are composed of $h_0 = 0.6830127$, $h_1 = 1.1830127$, $h_2 = 0.3169873$ and $h_3 = -0.1830127$.

3. Experimental Setup

The experimental setup comprises ESD simulation circuits, a 16 bit data acquisition card (DAQ), a static field tester and a personal computer (PC)⁹.

An ESD simulation circuit is used to generate a serial ESD impulse voltage for HBM-MM and HBM- CDM. A digital to analog converter (D/A) is used to generate a

sinusoidal signal. The output signal is then connected to a power amplifier in order to drive a ferrite core to a maximum H-field of \pm 300 Oe at 1 Hz which is called the static field tester.

The output signal of GMR head is connected to the pre-amplifier and head biasing circuit. The output signal of the pre-amplifier is captured by analog to digital converter (A/D) of the DAQ card. The 4th Daubechies wavelet transform is used to detect the glitch from the output signal of the GMR head.

4. Results and Discussions

The ESD testing is based on serial HBM with MM and CDM. An ESD voltage is primarily connected to the R+ and R- pins of the head. Four selected static parameters; GMR resistance (RGMR), MR amplitude asymmetry (Asymmetry), MR amplitude (Amplitude) and phase change (Phase), are measured by using an industrial standard static-tester.

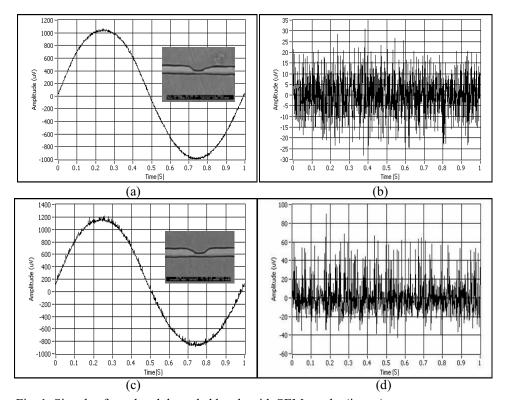


Fig. 1. Signals of good and degraded heads with SEM results (insets);

- (a) sinusoidal and (b) wavelet transformed signals of good heads at VESD = 0 V,
- (c) sinusoidal and (d) wavelet transformed signals of degraded heads.

The output signals of the head are shown in Figs. 1(a) and (c), and the results from the wavelet transform are shown in Figs. 1(b) and (d). The SEM results of good and degraded heads are shown in insets in order to confirm the assumption that no visible evidence can be seen in the early stage of degradation using commercial instruments

4.1 HBM - MM serial ESD testing

The HBM-MM is used for serial ESD test with a 0.2 V-step. The ESD pulse is applied to the R+ and R- pins.

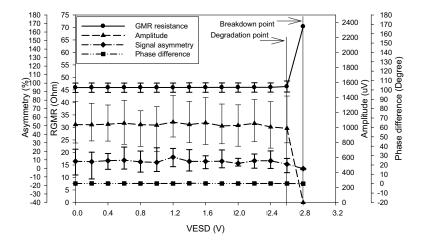


Fig. 2. Static-test parameter results using HBM-MM serial ESD tester.

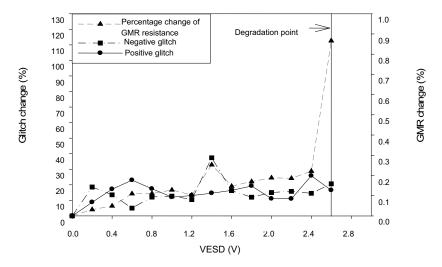


Fig. 3. Glitch and GMR changes of HBM-MM serial ESD test.

It is seen in Fig. 2 that Amplitude and Asymmetry results seem to be stable when the ESD voltage (VESD) is increased up to \sim 1 V. A slight change can be possibly observed when VESD \geq 1.2 V. The GMR head is parametrically damaged at VESD \geq 2.6 V.

To acquire a glitch change, the wavelet transform technique is employed. Using the manufacturing standard, standardized RGMR change is then measured at varied VESD. In Fig. 3, it is observed that RGMR is dramatically increased when VESD \leq 2.4 V and then finally damaged at VESD = 2.6 V.

The glitch changes at VESD = 1.2 -1.6 V are seen to be higher than 30 % and the negative glitch change seemingly plays an important role in this low VESD range. A maximum negative glitch change of the order of \sim 40 % is found at VESD = \sim 1.4 V whereas a positive glitch does not show a significant change.

4.2 HBM - CDM serial ESD testing

The HBM-CDM is used for serial ESD test with a 1 V-step. The ESD pulse is applied at the same point as the HBM-MM serial ESD.

It is seen in Fig. 4 that the 4 static parameters seem to be stable when VESD is increased up to \sim 15 V. A slight change can be possibly observed in Amplitude and Asymmetry results when VESD = 13-15 V. However, this GMR head is parametrically damaged at VESD > 15 V.

In Fig. 5, it is seen that RGMR is dramatically increased when VESD < 14 V. It is raised and then finally damaged at VESD = 16 V. The glitch changes at VESD > 11 V are seen to be higher than 40 % and the negative glitch change also seemingly plays an important role in this VESD range. A maximum negative glitch change of the order of \sim 70 % is found at VESD = \sim 12-14 V.

5. Conclusion

From the experiment results, it is discovered that the glitch occurs when the VESD is increased. The degradation level of serial-ESD damage GMR heads is in the range of 1.2-2.6 V for HBM-MM serial ESD and of 12-15 V for HBM-CDM serial ESD. The 4 parameters obtained from a conventional static tester do not directly show the head degradation. The parameters are limited to only exhibit a totally damaged GMR head.

The wavelet transform technique using the 4th order Daubechies wavelet is one of the possible instruments to detect the degraded GMR heads in the time-domain. It is also discovered that the positive and negative glitch changes of HBM-CDM are normally higher than HBM-MM. In particularly, both HBM-MM and HBM-CDM serial ESD studies explicitly show that the negative glitch changes play an important role to detect an early stage of ESD degradation in GMR recording heads.

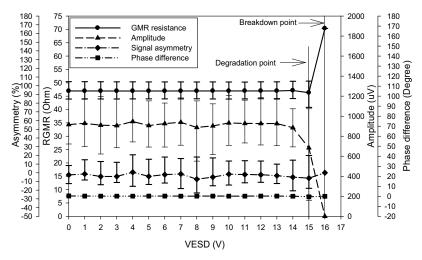


Fig. 4. Static-test parameter results using HBM-CDM serial ESD tester.

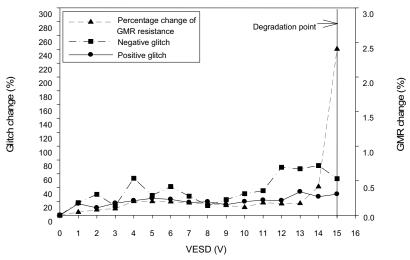


Fig. 5. Glitch and GMR changes of HBM-CDM serial ESD tester.

Acknowledgements

This research is funded by Thailand Research Fund, Grant No. RMU4880033. Many constructive suggestions and facility provision were gratefully received from Western Digital (Bangpa-In), Thailand.

References

- 1. A. Siritaratiwat et al, IEEE Trans. Magn. 41, 2941 (2005).
- 2. L. Baril, A. Wallash and D. Guarisco, J. Electrostat. 62, 241 (2004).
- 3. Y. Mizoh et al, J. Electrostat. 64, 72 (2006).
- 4. A. Wallash, IEEE Trans. Magn. 33, 2911 (1997).

kku.ac.th Web Mail :: kku.ac.th Page 1 of 1

From: Germanas Peleckis <peleckis@uow.edu.au>

To: apirat@kku.ac.th

Subject: Symposium R Manuscript #367 Reviewer decision

Date: November 24, 2008 7:57:15 AM ICT

Priority: Normal

Dear contributor,

Attached please find reviewer response to your manuscript submitted for proceedings of Symposium R.

Please make needed corrections if needed and return your manuscript to peleckis@uow.edu.au no later than 5th of December 2008.

Please kindly acknowledge the receipt of the review by replying to peleckis@uow.edu.au

Best regards, Germanas Peleckis

.....

Germanas Peleckis, PhD Symposium R Secretary Institute for Superconducting and Electronic Materials, University of Wollongong Squires Way, Fairy Meadow, NSW 2519 Australia

email: <u>peleckis@uow.edu.au</u> phone: +61-2-4221-5728 fax: +61-2-4221-5731

File Name 0367_review.doc

Size 40.4 KB

Type APPLICATION/MSWORD

Description

Download

Please consider the following before making decision on the manuscript:

"Serial Electrostatic Discharge Effects on GMR Recording Heads Using A Wavelet Transform Approach" by N. Suwannata et al.

- Formatting according to IJMPB guidelines
- Conclusions adequately supported by the data
- Clarity
- Number and quality of illustrations and tables
- Appropriate referencing
- Acceptable English

Your recommendation (Please tick the appropriate field [Double click on field to check]):

	This paper represents a contribution and should be published as is.					
\boxtimes	This paper is publishable subject to minor revisions noted. Further review is not needed.					
	This paper is publishable subject to major revisions noted and secondary review is needed.					
	This paper is not recommended to be published in the International Journal of Modern Physics B.					
Con	nments to the Editor (Optional)					
Comments to the Author						
disc man The	This paper describes practical constraints for a wavelet based interpretation of electrostatic discharge effects in the testing of GMR recording heads. I am not expert in this topic, but the manuscript appears clear with relevant information. The paper seems clear and well written. The only problem seems to be the figures. The text (including axis labels and tick marks) is too small and should be increased for readability.					
Plea etc.)	se format your manuscript according to IJMPB template (eg headers must be present,					

ESD AFFECTED GMR HEAD DETECTION BY USING MACHINE MODEL: WAVELET TRANSFORM TECHNIQUE APPROACH

N. Suwannata^{1,a}, D. Sompongse^{2,b}, P. Rakpongsiri^{2,c} and A. Siritaratiwat^{1,d}

¹Department of Electrical Engineering, Khon Kaen University, 40002, Thailand

²Western Digital (BangPa-In) Co., Ltd., BangPa-In Industrial Estate, Ayuthaya, 13160, Thailand

^anattawoot.s@msu.ac.th, ^bpornchai.rakpongsiri@wd.com, ^cdaungporn.sompongse@wd.com, ^dapirat@kku.ac.th

Keywords: Electrostatic discharges, Machine model, Wavelet transform.

Abstract. This report proposes the wavelet transform technique using the 4th Daubechies order to detect glitches on a magnetic recording head signal in the time-domain. It is found that the glitch occurs when the electrostatic discharged (ESD) level of the machine model (MM) on giant magnetoresistive (GMR) heads is in the range of 6-9 V. The electrical test parameter and scanning electron microscope (SEM) photograph of recording heads shows no change in reader sensor. However, the parameter and SEM results clearly show the visible GMR damage when the MM-ESD voltage (VESD) is 10 V. The glitch in magnetic response signal of the GMR head occurs when the VESD is increased. Therefore, the wavelet transform technique can be a novel instrument to forecast the GMR degradation due to the MM-ESD effect.

Introduction

In recording head manufacturing, some heads may be degraded in the testing process but do not exhibit on the tester. An electrical signal glitch is one undesired signal and is difficult to detect by a commercial instrument. This is because of its short duration fault on a signal. A glitch represents a device instability, i.e. a small glitch on a magnetic recording head signal is called Barkhausen noise. Barkhausen noise represents the domain instability of a ferromagnetic material which affects the recording head performance [1].

The GMR head is recognized as an ESD sensitive device [2-3]. The energy of an ESD pulse which is called joule heating can damage the reader. A low level of ESD energy can latently degrade head performance but no visible sign can be captured by a commercial tester.

This paper originally proposes a new mathematical technique to detect a malfunctional recording head due to the MM-ESD effect by using wavelet transform. In this paper, the 4th Daubechies wavelet bases are considered to be used due to suitable detection of discontinuous signals like the glitch of the GMR head in the ESD testing process [4-5].

A sinusoidal waveform of magnetic field is generated by computer software, power amplifier and ferrite coil. A magnetic field response signal of the GMR head is captured by a Data Acquisition card (DAQ), and then the 4th Daubechies wavelet transform technique is used to detect the glitch. It is discovered that the glitch can be found in ESD testing process by using standardize MM. This obviously useful result prior to recording head breakdown in association with SEM results is here first published.

Discrete wavelet transform

The wavelet transform was introduced at the beginning of the 1990s and has attracted a lot of interest in the fields of speech and image processing [6]. Nowadays, the wavelet transform is widely applied in signal processing. The discrete wavelet transform involves two fundamental Equations (1) and (2) [7].

The wavelet method consists of traditional frequency domain analysis to capture the steady state operation of the electrical signal and a wavelet-based noise analysis [8] that captures the noise information. The advantages of wavelets are: (1) trade-offs between solution accuracy and computational speed and (2) possible numerical stability for measurement systems.

The non-redundant representation and perfect reconstruction of the original signal can only be realized through compactly supported orthogonal wavelets [9]. These are frequently used for signal processing Daubechies, Morlets, Coiflets and Symlets wavelets. These wavelets exhibit different attributes and performance criteria when applied to specific applications, such as detection of transients, signal compression and denoising. In order to select the optimal wavelet, the absolute values of the decomposition coefficient are summed over one-cycle window for each fault position. The 4th order Daubechies is used to detect low level noise that occurs on sinusoidal signals.

The discrete wavelet transform is defined by

$$A_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} h_k \cdot A_{m,2n+k} \tag{1}$$

and

$$D_{m+1,n} = \frac{1}{\sqrt{2}} \sum_{k=0}^{N_k - 1} g_k \cdot A_{m,2n+k}$$
 (2)

when $A_{m+1,n}$ are the approximation coefficients,

 $D_{m+1,n}$ are the detail coefficients,

 h_k are the scaling coefficients of the signal approximation,

 g_k are the scaling coefficients of the signal detail decomposition,

n is the sample index,

N is the number of scaling coefficients,

m is the scaling index,

k is the integer step.

when expanding Eq. 1 and Eq. 2 to Daubechies 4th wavelet transform, the results are

$$A_{m+1,n} = \frac{1}{\sqrt{2}} (h_0 A_{m,2n} + h_1 A_{m,2n+1} + h_2 A_{m,2n+2} + h_3 A_{m,2n+3})$$
(3)

$$D_{m+1,n} = \frac{1}{\sqrt{2}} (g_0 A_{m,2n} + g_1 A_{m,2n+1} + g_2 A_{m,2n+2} + g_3 A_{m,2n+3})$$
(4)

while $g_0 = h_3$, $g_1 = -h_2$, $g_2 = h_1$, $g_3 = -h_0$

Therefore, a numerical result of the 4th order Dabeuchies coefficients are $h_0 = 0.6830127$, $h_1 = 1.1830127$, $h_2 = 0.3169873$ and $h_3 = -0.1830127$.

Experiment setup

The ESD experimental setup comprises ESD simulation circuits, 16 bit DAQ card, static field tester and personal computer (PC).

An ESD simulation circuit is used for generating an ESD impulse voltage of MM, V_{MM} . The computer-controlled ESD voltage, V_{ESD} , is varied up to 3,000 V.

Labview software is used to synthesize a sinusoidal waveform, which is passed through a digital to analog converter (D/A) of DAQ, for generating a sinusoidal signal. Its output signal is connected to a power amplifier to drive a ferrite core to a \pm 300 Oe maximum H-field at 1 Hz.

The output signal of the GMR head is connected to the A/D part of a DAQ card. The 4th order Daubechies wavelet transform is used for detecting the glitch from the output signal of the GMR head.

Results and Discussion

The ESD testing is based on MM where a 1 V-step voltage varied from 0 V. is applied until a failed or degraded head can be observed. An ESD voltage is primarily connected to the R pin and the substrate of the head. Four static parameters, GMR resistance (RGMR), signal asymmetry (Asymmetry), signal amplitude (Amplitude) and phase change (Phase), are measured by using an industrial standard static-tester and the results are shown in Fig. 1. It is found in Fig. 1 that the Amplitude and Asymmetry tends to decrease when VESD is increased. This seems to be different from that of Phase or angle between magnetic flux and output signal of the head, and RGMR where there are slight changes. The breakdown voltage of this head is clearly seen at 10 V. and it is observed that this head starts degrading at 9 V. However, it is also seen that the differentiation of Amplitude change starts plunging at 6 V.

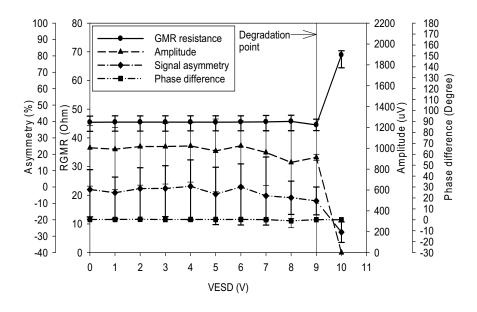


Fig. 1 MM-ESD testing results.

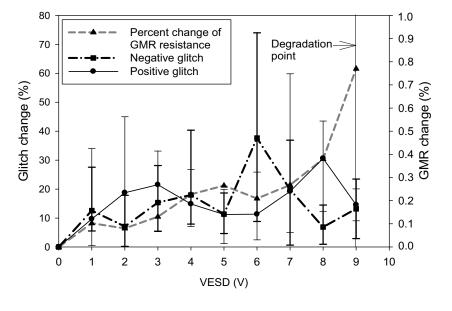


Fig. 2 Glitch and GMR testing results.

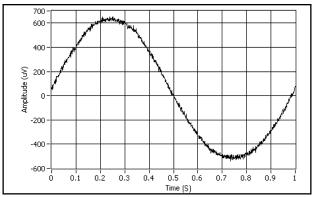


Fig. 3 Sinusoidal signal of good GMR head GMR at MM-VESD = 0 V.

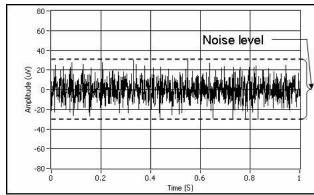


Fig. 4 Wavelet transformed signal of good Head at MM-VESD = 0 V.

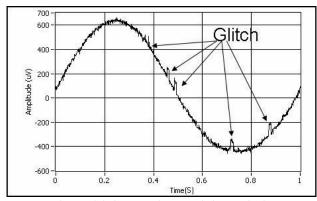


Fig. 5 Sinusoidal waveform of degraded GMR at MM-VESD = 7 V.

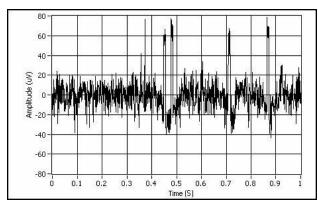


Fig. 6 Wavelet transformed signal of degraded GMR head at MM-VESD = 7 V.

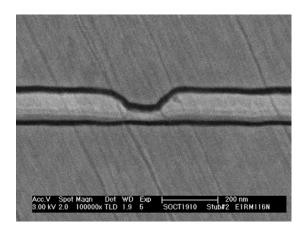


Fig. 7 SEM photo of invisibly degraded GMR head at MM-VESD = 9 V.

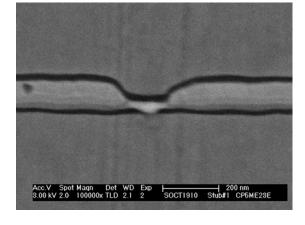


Fig. 8 SEM photo of visibly damaged GMR head at MM-VESD = 10 V.

The wavelet transform technique is introduced to detect the beginning-glitch change and compared with the GMR change whereas with the conventional industrial equipment it is impossible. It is measured as a difference between glitch amplitude and normalized noise level. It is remarked significantly in Fig. 2 that a huge glitch change is primarily seen at VESD = 6 V and it declines at VESD > 6 V. To see clearly the glitch change, examples of sinusoidal signal of GMR head, with and without glitch, are shown in Fig. 3 and Fig. 5 respectively. A sinusoidal signal of a good head at VESD = 0 V. is shown in Fig. 3 where as that of a degraded head, VESD = 7 V., is shown in Fig. 5. It is undoubtedly found that no glitch is observed on the sinusoidal signal, as shown in Fig. 3, and the output of the 4th Daubechies wavelet transform, as shown in Fig. 4.

On the contrary, the glitch is clearly seen in a signal from a degraded head, VESD = 7 V., as shown in Fig. 5 and its wavelet transform signal in Fig. 6. A peak voltage (V_p) of glitch is now measurable and recorded as a positive and negative glitch change, in Fig. 2.

This novel technique to detect an invisibly degraded GMR head by using current industrial parameter measurements is demonstrated for the first time and the results agree with SEM results as shown in Fig. 7 and Fig. 8.

Summary

From the experiments, it is discovered that a glitch is occurs when the VESD is increased. The degradation level of ESD damaged GMR heads is in the range of 6-9 V. for MM and it is totally destroyed at VESD = 10 V. The normal parameters obtained from the conventional static tester in a manufacturing process such as GMR resistance, signal amplitude, signal asymmetry and phase difference between magnetic field and signal output are not a reliable indicator for head degradation. They are limited to only exhibiting a totally damaged GMR head.

With the SEM results to confirm this proposed technique, it is seen clearly that the 4th Daubechies order wavelet transform technique is one possible instrument to detect degraded GMR heads prior to the total destruction of the head in time-domain.

It can be concluded that the Daubechies Wavelet Transform technique is able to detect initially degraded GMR heads affected by the MM-ESD phenomena where the conventional techniques, electrical parametric measurement and destructive SEM, are not sensitive enough. These results have been recently confirmed by the utilization of this technique in the production line.

Acknowledgement

This research is financially funded by Thailand Research Fund, Grant No. RMU4880033. Many constructive suggestions and facility provision by Western Digital (Bangpa-In), Co. Ltd., Thailand are gratefully acknowledged.

References

- [1] Y. Mizoh et al: J. Electrostat. Vol. 64 (2006), p. 72.
- [2] A. Siritaratiwat et al: IEEE Trans. Magn. Vol. 41 (2005), p. 2941.
- [3] L. Baril, M. Nichols and A. Wallash: IEEE Trans. Magn. Vol. 38 (2002), p. 2283.
- [4] N. Suwannata and A. Siritaratiwat: Proc. of the 22nd ITC-CSCC (Busan, Korea, July 8th -11th, 2007) Vol. 2, p. 909.
- [5] N. Suwannata and A. Siritaratiwat, Thai Patent No. 0801004563 (2008), pending.
- [6] I. Daubechies: Commu. Pur. Appl. Math. Vol. 41 (1988), p. 909.
- [7] X. Jiang et al: Int. J. Elec. Power. Vol. 25 (2003), p. 269.
- [8] A. Laine and C.M. Chang: IEEE ISCAS' 95, (Seattle, Washington, USA, April 30th May 3rd, 1995) Vol 3, p. 1956.
- [9] C. Fan et al: Int. J. Elec. Power. Vol. 28 (2006), p. 459.

Copyright Transfer Agreement

Proceedings title (please type): 4th Moscow International Symposium on Magnetism (MISM)

The undersigned author has submitted a manuscript entitled "ESD AFFECTED GMR HEAD DETECTION BY USING MACHINE MODEL: WAVELET TRANSFORM TECHNIQUE APPROACH" (the "Work") for publishing in *Solid State Phenomena* (the "Publication") published by Trans Tech Publications Ltd.

- A. The author transfers to Trans Tech Publications Ltd. (the "Publisher") during the full term of copyright, the exclusive rights comprised in the copyright of the Work, including but not limited to the right to publish the Work and the material contained therein throughout the world, in all languages and in all media of expression now known or later developed, and to license or permit others to do so.
- B. Notwithstanding the above, the author retains the following:
 - 1. Proprietary rights other than copyright, such as patent rights
 - 2. The right to make copies of all or part of the Work for the author's use in classroom teaching
 - 3. The right to use, after publication, all or part of the Work in a book by the author, or a collection of the author's work.
 - 4. The right to make copies of the Work for internal distribution within the institution which em-ploys the author.
 - 5. The right to use figures and tables of the Work, and up to 250 words of text, for any purpose.
 - 6. The right to make oral presentations of material from the Work.
 - 7. The right to publish an extended, updated or rewritten version in another periodical.
 - 8. The right to include the work (post and preprint version) in an institutional repository.

The author agrees that all copies made under any of the above conditions will include a notice of copyright and a citation to the Publication.

- C. In the case of a Work prepared under U.S. Government contract, the U.S. Government may reproduce, royalty-free, all or portions of the Work and may authorize others to do so, for official U.S. Government purpose only, if the U.S. Government contract so requires. A copy of the contract must be attached.
- D. If the Work was written as a work made for hire in the course of employment, the Work in owned by the company/employer which must sign this Agreement in the space provided below. In such case, the Publisher hereby licenses back to such employer the right to use the Work internally or for promotional purpose only.
- E. The author represents that the Work is the author's original work. If the Work was prepared jointly, the author agrees to inform the co-authors of the terms of this Agreement and to obtain their permission to sign on their behalf. The Work is submitted only to this, and has not been published before. (If excerpts from copyrighted works are included, the author will obtain written permission from the copyright owners and show credit to the sources in the Work..) The author also represents that, to the best of his or her knowledge, the Work contains no libelous or unlawful statements, does not infringe on the rights of others, or contain material or instructions that might cause harm or injury.

~. ·			
Check one: Author's	s own work	☐ U.S. Government work	☐ Work made for hire for Employer
			Author's signature and date
			Associate Professor Apirat Siritaratiwat Typed or printed name

Note to U.S. Government Employees

Department of Electrical Engineering, Khon Kaen University, Thailand

Institution or company (Employer)

A Work prepared by U.S. federal government employee as part of his/her official duties is called a "U.S. Government work", and is in the public domain in the United States; in such case, Paragraph A above applies only outside the United States. Please attach a copy of any applicable policy of the author's agency.

If the Work was prepared jointly, and any co-author is not a U.S. Government employee, it is not a U.S. Government work. That co-author should be delegated by the other co-authors to sign this Agreement. If the Work was not prepared as part of the employee's duties, it is not a U.S. Government work.

A Simulation of Glitch Detection Using Wavelet Transform Technique

N.Suwannata¹ and A.Siritaratiwat^{1, 2}

¹Department of Electrical Engineering, Faculty of Engineering, Khon Kaen University, 40002, Thailand 123 Friendship Road, Khon Kaen, 40002, Thailand, Tel: + 66-43-202353, Fax: + 66-43-202836

² Industrial/University Cooperative Research Center in HDD Component, Khon Kaen University, 40002, Thailand Tel/Fax: + 66-43-347442

E-mail: nattawoot.s@msu.ac.th and apirat@kku.ac.th

Abstract: In electronic manufacturing, some device in test process may be degraded but it does not exhibit on the tester. A glitch of an electrical signal is one of undesired signal and difficultly detected by a comercial instrument. This is because of its short duration fault on a signal. A glitch represents the instability of the device, i.e. a glitch on a magnetic recording head signal that is so called as Barkhausen noise [1]. Barkhausen noise presents the domain instability of a ferromagnetic material which effects to the recording head performance.

This report is firstly studied the glitch detection on a sine waveform by using wavelet transform technique [2]. A sine waveform with an added glitch is generated by an arbitary function generator. Its output is captured by a Data Acquisition card (DAQ) and then using the 4th Daubechies wavelet transform technique to detect the glitch. It is found that an accuracy of detected glitch level is dependent on the baseline noise and a number of sample. The glitch asymmetry is changeable as an increasing of glitch level percentage.

1. Introduction

More than 20 years ago, wavelet transform technique has been raised from a research curiosity to be a standard signal processing tool in engineering and applied mathematics sciences. As the wavelet foundation and multi-resolution analysis are laid down by Mallat and Meyer [3-4]. Since Daubechies has discovered the orthogonal wavelet [5], the Daubechies wavelets have become popular right away and led to a multi-scale of signal processing applications, such as compression, denoising, discontinuous detection, classification or fusion, during the wavelet rush that took place in the 1990's. In this paper, the 4th Daubechies wavelet bases are considered to be used due to its suitable detection of discontinuous signals (called glitch).

2. Experiment Setup

The discrete wavelet transform [6] is defined by

$$a[n] = \sum_{i=-\infty}^{\infty} S[i] \cdot h[2n-i]$$
 (1)

and

$$c[n] = \sum_{i=-\infty}^{\infty} S[i] \cdot g[2n-i]$$
 (2)

when

a[n] is approximation coefficient and c[n] is a detail coefficient.

when expanding (1) and (2) to Baubechie 4^{th} wavelet transform, the results are

$$a_i = h_0 s_{2i} + h_1 s_{2i+1} + h_2 s_{2i-2} + h_3 s_{2i+3}$$
 (3)

$$c_i = g_0 s_{2i} + g_1 s_{2i+1} + g_2 s_{2i+2} + g_3 s_{2i+3}$$
 (4)

while $g_0 = h_3$, $g_1 = -h_2$, $g_2 = h_1$, $g_3 = -h_0$

Therefore, the 4th Dabeuchies coefficients are $h_0 = 0.6830127$, $h_1 = 1.1830127$, $h_2 = 0.3169873$ and $h_3 = -0.1830127$.

The experiment set up comprises of

- an arbitary signal generator (Wavetek 29A),
- 16 bit DAQ card with maximum sampling rate is 1.25 Ms/s (NI 6251).

An arbitary signal generator is used for generating a sinusoidal waveform with an added glitch. Its output signal is connected to a Data Acquisition card (DAQ) and then, the 4th Daubechies wavelet transform is used for detecting the glitch as shown in Fig. 1.

An example of a sinusoidal signal with an added glitch produced by a function generator is shown in Fig. 2. The frequencies of signal are varied at 1, 5, 10, 50, 100, 500 and 1,000 Hz.

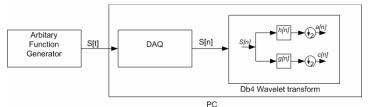


Fig. 1 Testing diagram of glitch detection.

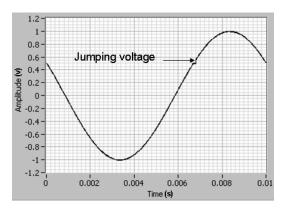


Fig. 2 A sinusoidal signal with an added glitch from a function generator.

3. Results and Discussions

3.1 A Glitch Amplitude Detection

The glitch amplitude and frequency of sine wave are varied at 1-10~% of V_{peak} and 1-1,000 Hz, as mentioned above, respectively. The number of samples is 2,000 samples.

An output signal of c[n] is shown in Fig.3. A peak-peak voltage (V_{p-p}) is measured for glitch voltage detection. It is found that the glitch amplitude is linearly dependent on the detected percentage of glitch level as shown in Fig. 4.

In Fig. 5, it is also shown that the error of glitch detection tends to drastically decrease as the percentage of glitch level increases. At the 1 % of glitch level, it seemingly produces the highest error. This is because the lowest percentage of glitch level is most similarly to the baseline noise level.

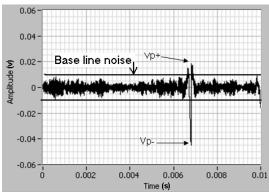


Fig.3 An example of detected glitch signal from a sine-wave input.

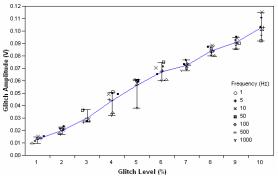


Fig. 4 The relationship of measured glitch amplitude and glitch level.

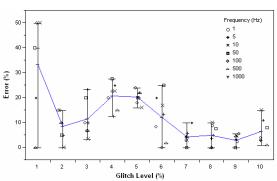


Fig.5 The relationship of error and glitch level.

3.2 Glitch Asymmetry

When the 1-10 % of glitch amplitude and $1-1,000~{\rm Hz}$ of glitch frequency are varied, the glitch asymmetry is measured by using the formula in (5)

% Glitch Asymmetry =
$$\frac{|Vp+|-|Vp-|}{|Vp+|+|Vp-|}x100$$
 (5)

where Vp+ is a measured positive voltage and Vp- is a measured negative voltage

It is found from Fig. 6 that the glitch asymmetry tends to decrease when the glitch level is increased. In addition, the percentage changing of asymmetry is of -100 % at 1% and 2% of glitch level. This is because Vp+ nearly behaves as a baseline noise.

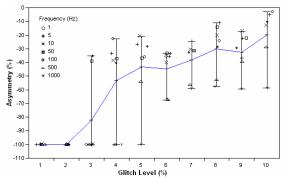


Fig 6 The relationship of glitch asymmetry and glitch level

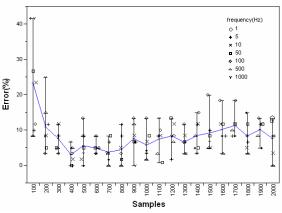


Fig. 7 The relation of percentage error and number of samples

3.3 A number of Sample

A number of samples is varied from 100 to 2,000 and a frequency is varied at 1 - 1,000 Hz, at 6% of fixed glitch level. It is found in Fig. 7 that the percentage error is higher than 10% when the number of sample is less than 200 samples.

The percentage error seems to decrease when a number of samples is increased to about 400 and then, it is in a range of 0-20 % for a higher number of samples.

4. Conclution

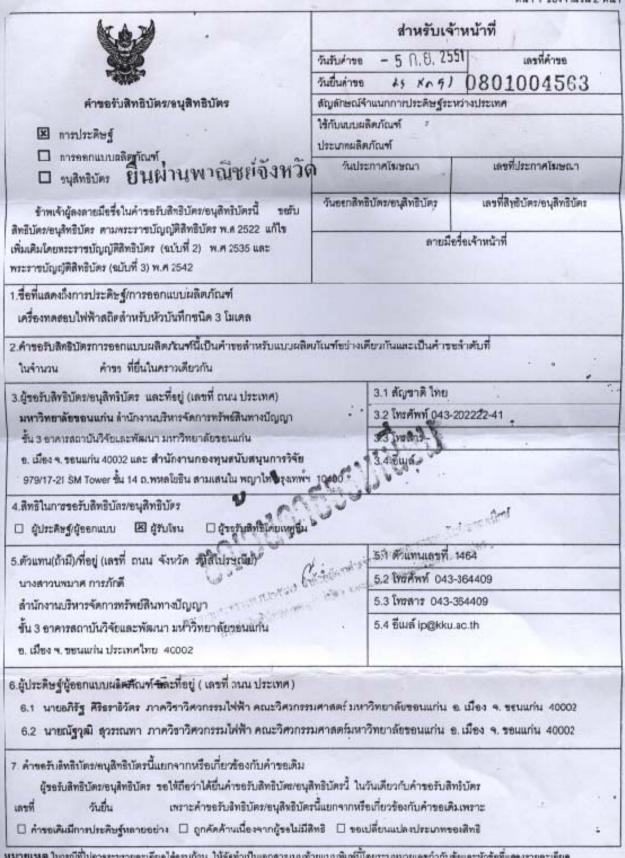
From the results, it is found that an accuracy of the detected glitch level is base on the baseline noise and a number of samples. The glitch asymmetry is decreased when a percentage of glitch level is increased. However, the position of glitch detection is adequately accurated when the glitch level is varied.

Acknolagements

The authors would like to thanks Thailand Research Fund under the TRF Research Scholar program, Grant No. RMU4880033 for financially funded and Western Digital (Bangpa-In), Co. Ltd, Thailand, for their facilitation.

References

- [1] Edward Delta Torre, Magnetic Hysterasis, IEEE Press, 1999
- [2] Arne Jense and Anders la Cour-Harbo, "Ripples in Mathematics: the Discrete Wavelet Transform", Springer, 2001
- [3] S. Mallat, A wavelet tour of signal processing. Academic Press, 1998.
- [4] Y. Meyer, Wavelets and operators. Cambridge University Press, 1992.
- [5] I. Daubechies, "Orthogonal bases of compactly supported wavelets," Communications on Pure and Applied Mathematics, vol. 41, pp. 909– 996, November 1988.
- [6] Gilbert Strang and Truong Nguyen, "Wavelets and Filter Banks", Wellesley-Cambridge Press, 1997



การขึ้นคำขอนอกราขอาณาจ	จักร ไม่เคยขึ	บที่ไดมาก่อน			
วันขึ้นคำรอ	เดขที่เ	คำขอ	ประเทศ	สัญลักษณ์จำแบกการ ประดิษฐ์ระหว่างประเทศ	สถานะคำขอ
1	7	25 1 3	1		
2					
3	100				
 4			นวันที่ได้ยื่นคำของ ลักฐานหลังจากวันยี่	ับสิทธิบัตร/ธนุสิทธิบัตรในต่า นคำขอนี้	เประเทศเป็นครั้งแรกใด
	การขอกแบบร	เลิดภัณฑ์ ผู้ขอรับสิทธิบ์ วันเปิดงานแสดง	ัดร/ชนุสิทธิบัตรใต้ 7 กันยายน 2550	แสดงการประดิษฐ์ที่หน่วยงาง รู้จัด สำนักงานคณ	เของรัฐเป็นผู้จัด นะกรรมการวิจัยแห่งชาติ
0.การประดิษฐ์เกี่ยวกับจุดซึ	w				
0.1 เลขทะเบียนฝากเก็บ		10.2 วันที่ผ่ากเก็บ		10.3 สถาบันฝาก	เก็บ/ประเทศ
หลังจากวันที่	รส (บัตร ขคให้กลิบ บดียน	N.M	□ ญี่ปุ่นอรับสิทธิบัตร หรือ:	☐ ขึ้นๆ กับจดทะเบียน และประกาศใจ มหากา	มษณาธนุสิทธิบัตรนี้
 2.ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร์บัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิส	รส (เดียน เดียน บัตรขอให้ใช้รูปส่ ถิบัตรนี้ประกอบ 2	ุ เออรมัน ดีประกาศโรษณาคำจะ พ.ศ ข้อนหมายเลข	ุ ญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา ⊠ เอกส	รับจดทะเบียน และประกาศใจ	ัดร/ชนุสิทธิบัตร
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบ หลังจากวันที่ ผู้ขอรับสิทธิบัตร/อนุสิทธิบ เอ.คำขอรับสิทธิบัตร/อนุสิทธิบ 	กล (เดือน เดือน บัตรชอให้ใช้รูปเ อิบัตรนี้ประกอก 2	เออรมัน ดีประกาศโฆษณาคำรง พ.ศ ร้อนหมายเลร แล้วย	 ญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา ๒๓๓ ๒๓๓ ๒๓๓ ๒๓๓ ๒๓๓ 	รับจดทะเบียน และประกาศใจ ผชณา ประกรบคำขอ กรแสดงสิทธิในการขอรับสิทธิบ์ ลือรับรองการแสดงการประศิษฐ์ กัณฑ์	ัดร/ชนุสิทธิบัตร
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบ หลังจากวันที่ ผู้ขอรับสิทธิบัตร/อนุสิทธิบ 13. คำขอรับสิทธิบัตร/อนุสิทธิบ ก. แบบพิมพ์คำขอ รายละเซียดการประดิษ 	รส (เดียน เดียน นัดรชอให้ให้รูปส่ ถิบัครนี้ประกอก 2 รู้ (คภัณฑ์ 9	แออรมัน ดีประกาศโรมชณาคำรง พ.ศ ร้อนหมายเลร หน้า หน้า	ี ญี่ปุ่น ข้าบสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา ☑ เอกส ☑ หนัง ผลิตเ	รับจดทะเบียน และประกาศใจ ผษณา ประกคบคำขอ กรแสดงสิทธิในการขอรับสิทธิบั ลือรับรองการแสดงการประศิษฐ กัณฑ์ ลือมอบอำนาจ	ัดร/ชนุสิทธิบัตร
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนิสิทธิบัตร์บัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนิ	รส (บัตร ขคให้อธิบ บัตรขอให้ใช้รูปส่ อิบัตรนี้ประกอบ รู้ เคเรียท์ 9 รูป 8	□ เออรมัน ดีประกาศในษณาคำระ พ.ศ รียนหมายเลร แด้วย หน้า	ุญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา (█ เอกส เมื่อน เมื่ เมื่อน เมื่ เมื่อน เมื่ เมื่ เมื่ เมื่ เมื่ เมื่ เมื่ เมื่	รับจดทะเบียน และประกาศใช ผชณา ประกรบคำขอ กระเธองการแสดงการประศิษฐ กัณฑ์ สือมอบอำนาจ กรรายละเอียดเกี่ยวกับจุลรีพ	ัดร/ธนุสิทธิบัตร (การขอกแบบ
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนานาแลลิตศัตร์อนานานานานานานานานานานานานานานานานานานา	รส (กัดร ขดให้อธิบ เดือน กัดรรอให้ใร้รูปส่ ถึกัดรณี้ประกอก 2 รั้ เคสโณฑ์ 9 1 1 รูป 8	ุ เออรมัน ดีประกาศโรมชณาคำรง พ.ศ ร้อนหมายเลข แค้วย หน้า หน้า หน้า	ุญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา (█ เอกส (█ หนัง (█ เอกส (☐ เอกส (☐ เอกส	รับจดทะเบียน และประกาศใช มษณา ประกรบคำขอ กรแสดงสิทธิในการขอรับสิทธิบ สือรับรองการแสดงการประสิษฐ กัณฑ์ สือมอบอำนาจ การภายละเอียดเกี่ยวกับจุลรีพ การการขอนับวันอื่นคำขอในคำ	ัดร/ธนุสิทธิบัตร (การขอกแบบ
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนิสิทธิบัตร/อนิสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนิสิทธิ	รส (กัดร ขดให้อธิบ เดือน บัตรรอให้ใช้รูปเ อิบัตรนี้ประกอก 2 รั้ เสมันท์ 9 1 ; รูป 8	ุ เออรมัน ดีประกาศโฆษณาคำระ พ.ศ ร้อนหมายเลข แด้วะ หน้า หน้า หน้า	ุญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา (2) เอกร (3) หนัง (3) เอกร (4) เอกร (5) เอกร (5) เอกร (6) เอกร (6	รับจดทะเบียน และประกาศใช ผชณา ประกรบคำขอ กระเธองการแสดงการประศิษฐ กัณฑ์ สือมอบอำนาจ กรรายละเอียดเกี่ยวกับจุลรีพ	ัดร/ธนุสิทธิบัตร (การขอกแบบ เประเทศเป็นกับขึ้น
 2. ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนาแบบผลิตศัตร์อนานาแลลิตศัตร์อนานานานานานานานานานานานานานานานานานานา	รส (กัดร ขดให้อธิบ เดือน บัตรรอให้ใช้รูปเ อิบัตรนี้ประกอก 2 รั้ เสมันท์ 9 1 ; รูป 8	ุ เออรมัน ดีประกาศโรมชณาคำรง พ.ศ ร้อนหมายเลข แค้วย หน้า หน้า หน้า	ุญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา (☐ หนัง ผลิต (☐ เอก (☐ เอก (☐ เอก (☐ เอก (☐ เอก (☐ เอก (☐ เอก	รับจดทะเบียน และประกาศใจ ผชณา ประกรบคำขอ กรแสดงสิทธิในการขอรับสิทธิบั ลือรับรองการแสดงการประศิษฐ กัณฑ์ ลือมอบอำนาจ การรายละเอียดเกี่ยวกับจุลรีพ การการขอนับวันอื่นคำขอในค่า อในประเทศไทย	ัดร/ธนุสิทธิบัตร (การขอกแบบ เประเทศเป็นกับขึ้น
2.ผู้ขอรับสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนุสิทธิบัตร/อนบับผลิต ค. ข้อถือสิทธิบัตร/อนบับผลิต ค. ข้อถือสิทธิบัตร/อนบับผลิต/บัณ □ ภูปเขียน 8 ¬ ภาพแลดงแบบผลิต/บัณ □ ภูปเขียน ภูบัตร/อนบัตร	รัส (เกียง ขดให้อธิบ เดียง บัตรขอให้ใช้รูปส่ ถึงกัดงนี้ประกอง 2 รู้ (เตรียง 9 1 รูป 8 เพรี ป 1 1 เคยอื่นขอรับสิทธ์	ุ เออรมัน ดีประกาศโรมชณาคำระ พ.ศ ร้อนหมายเลข แด้วย หน้า หน้า หน้า หน้า หน้า หน้า หน้า หน้า	ุ ญี่ปุ่น อรับสิทธิบัตร หรือ: ในการประกาศใ 14.เอกสารา (2) เอกส (3) หนัง (4) เอก (4) เอก (5) เอก (6) เอก (6) เอก (6) เอก (6) เอก (6) เอก (6) เอก (6) เอก	รับจดทะเบียน และประกาศใช มษณา ประกรบคำขอ กรแสดงสิทธิในการขอรับสิทธิบ สือรับรองการแสดงการประสิษฐ์ กัณฑ์ สือมอบอำนาจ การทายละเอียดเกี่ยวกับจุลรีพ การการขอนับรันอื่นคำขอในคำ อในประเทศไทย ดารขอเปลี่ยนแปลงประมาทของ	ัดร/ธนุสิทธิบัตร (การขอกแบบ เประเทศเป็นกับขึ้น

หน้า 1 ของจำนวน 9 หน้า

รายละเอียดการประดิษฐ์

ชื่อที่แสดงถึงการประดิษฐ์

เครื่องทดสอบไฟฟ้าสถิตลำหรับหัวบันทึกชนิด 3 โมเดล

สาขาและวิทยาการที่เกี่ยวข้องกับการประดิษฐ์

วิศวกรรมไฟฟ้า

5

ภูมิหลังของศิลปะหรือวิทยาการที่เกี่ยวข้อง

การคลายประจุไฟฟ้าสถิตคือการคลายประจุไฟฟ้าจากวัสดุที่สามารถสะสมประจุในตัวเองได้ไป ยังวัตถุที่มีประจุน้อยกว่า เช่น ปรากฏการณ์ฟ้าผ่า ก็เป็นการคลายประจุจากก้อนเมฆสู่พื้นดิน หรือจาก พื้นดินสู่ก้อนเมฆ การเสียดสีของโลหะกับตัวน้ำก็ก่อให้เกิดไฟฟ้าสถิตได้เช่นกัน และสามารถคลายประจุ ที่เกิดจากการเสียดสีนั้นจากที่หนึ่งไปยังอีกที่หนึ่งได้ ซึ่งเรียกว่าปรากฏการณ์การคลายประจุไฟฟ้าสถิต

ในกระบวนการผลิตอุปกรณ์สารกึ่งตัวนำ หรือวัสดุอิเล็คทรอนิคส์ที่มีเทคโนโลยีระดับไมโครหรือ ระดับนาโนเทคโนโลยี วัสดุมีโอกาลเสียหายเนื่องจากการคลายประจุไฟฟ้าสถิตได้ง่าย ทั้งในระดับแรงคัน ต่ำและระดับแรงดันสูง การคลายประจุเกิดทั้งจากมนุษย์สู่อุปกรณ์ (HBM) จากเครื่องมือสู่อุปกรณ์ (MM) และจากประจุภายในอุปกรณ์สู่ภายนอก (CDM) โดยเฉพาะการผลิตหัวบันทึกในอาร์ดดิสก์ไดรฟ์ นั้นเป็นเทคโนโลยีระดับนาโนจึงมีโอกาลที่หัวบันทึกจะลดคุณภาพลงหรือเสียหายอย่างกาวรเนื่องจาก ไฟฟ้าสถิตได้โดยง่าย ดังนั้นจึงต้องมีการทดสอบไฟฟ้าสถิตสำหรับหัวบันทึกเพื่อป้องกันการเสียหายใน กระบวนการผลิตหัวบันทึก

โดยปัจจุบันการทดสอบทางไฟฟ้าสถิตที่มีผลต่อหัวบันทึกนั้นจะแยกกันเป็นส่วนๆ ระหว่าง
แบบจำลองการคายประจุไฟฟ้าสถิตจากมนุษย์ แบบจำลองการคายประจุไฟฟ้าจากเครื่องมือ
แบบจำลองการคายประจุไฟฟ้าสถิตจากอุปกรณ์ และเครื่องทดสอบสนามแม่เหล็กสถิต ซึ่งทำให้การ
ทดสอบหัวบันทึกใช้เวลานาน และเป็นไปด้วยความยุ่งยาก และในปัจจุบันเครื่องทดสอบไฟฟ้าสถิตใน
หัวบันทึกจะทดสอบได้เฉพาะแบบจำลองการคายประจุไฟฟ้าสถิตจากมนุษย์ แบบจำลองการคายประจุ
ไฟฟ้าจากเครื่องมือ เท่านั้น ในส่วนของ แบบจำลองการคายประจุไฟฟ้าสถิตจากอุปกรณ์ จะต้องสร้าง
ขึ้นมาเอง และแบบจำลองทั้งสามแบบจะแยกส่วนกัน ไม่สามารถทดสอบผลจากใมเตลทางไฟฟ้าสถิต
แบบต่างๆได้พร้อมกัน และไม่สามารถทดสอบผลการทนต่ออุณหภูมิของหัวบันทึกได้ทันทีหลังจากที่เกิด
ไฟฟ้าสถิตแล้ว

ในการทดสอบโดยทั่วไปจะทดสอบหัวบันทึกได้เฉพาะระดับแรงดันต่ำ โดยทดสอบที่ขาที่ใช้อ่าน เท่านั้น (R+ และ R-) ในเครื่องมือที่ประดิษฐ์ขึ้นมาใหม่นี้จะสามารถทดสอบไฟฟ้าสถิตเข้าที่ขาใดของหัว บันทึกก็ได้ ได้แก่ ส่วนอ่าน R+ R- ส่วนเขียน W+ W- และขั้วใดขั้วหนึ่งหรือหลายขั้วกับฐาน (Substrate)

ในการทดสอบขั้วใดขั้วหนึ่งหรือหลายๆขั้วกับฐานจะเป็นการทดสอบความคงทนของฉนวนที่มี ต่อไฟฟ้าสถิตซึ่งจำเป็นต้องใช้ระดับการทดสอบแรงดันที่สูงกว่าการทดสอบแบบ R+ ไปยัง R- ซึ่งในการ

30

25

20

หน้า 2 ของจำนวน 9 หน้า

ทคสอบนั้นจะทคสอบที่ขั้วใดขั้วหนึ่งกับฐานนี้ จำเป็นต้องใช้ระดับแรงดันสูงกว่าการทคสอบแบบ R+ ไป ยัง R- ดังนั้นผู้ประดิษฐ์จึงได้ประดิษฐ์ระบบการสร้างแรงคันไฟฟ้าสถิตที่มีระดับสูงขึ้นและสามารถ ควบคุมได้โดยใช้คอมพิวเตอร์ โดยที่ยังคงสามารถทคสอบที่ระดับแรงคันต่ำได้เช่นเดิม เพื่อเพิ่ม ความสามารถในการทคสอบไฟฟ้าสถิตที่มีต่อหัวบันทึกให้ทคสอบได้หลายเงื่อนไขมากขึ้น เพื่อเพิ่ม ประสิทธิภาพและความน่าเชื่อถือในกระบวนการผลิตหัวบันทึกในปัจจุบัน

เครื่องมือทดสอบไฟฟ้าสถิตโดยทั่วไปในปัจจุบันนั้น ส่วนใหญ่มีข้อเสียคือ แบบจำลองไฟฟ้าสถิต ต่างๆจะแยกกันเป็นส่วน ไม่สามารถทดสอบผลของแบบจำลองอื่นๆร่วมกันแบบอนุกรม (Serial ESD) ได้ โดยทดสอบได้เฉพาะแรงตันต่ำ และขั้ว R+ กับ R- เท่านั้น ถ้าจะทดสอบที่ขั้วอื่นต้องนำมาสร้างวงจรใหม่ นอกจากนี้ ชุดทดสอบสนามแม่เหล็กสถิต (Static field tester) ที่ใช้ทั่วไปใช้รูปคลื่นสนามแม่เหล็กเป็นรูป สามเหลี่ยม (Triangular) ทำให้การวิเคราะห์สัญญาณในเชิงสเปคตรัมของความถี่ไม่สามารถทำได้ เนื่องจากรูปคลื่นสามเหลี่ยมเพื่อวิเคราะห์สัญญาณในเชิงสเปคตรัมของความถี่จะมีความถี่ใกล้เคียง ความถี่หลักเกิดขึ้นเสมอ ทำให้ไม่สามารถทดสอบวัดสัญญาณรบกวนชนิดความถี่ด่ำที่เป็นผลมาจาก สัญญาณแม่เหล็กได้ ซึ่งได้แก่สัญญาณรบกวนชนิดแปรผกผันกับความถี่ (1/f noise) และ สัญญาณ รบกวนที่มาจากความด้านทาน (Resistance noise) ได้

ซึ่งเครื่องทดสอบไฟฟ้าสถิตสำหรับหัวบันทึกชนิด 3 โมเดลตามการประดิษฐ์นี้ มีข้อดีคือ สามารถ ทดสอบได้ที่แรงต้นต่ำและแรงต้นสูงในย่านตั้งแต่ 0 – 3,000 โวลต์ โดยทดสอบที่ขั้วต่างๆได้ทุกขั้ว และ ทดสอบความคงทนของฉนวนเทียบกับฐานได้ ชุดทดสอบสนามแม่เหล็กสถิตสามารถสามารถวัดผลของ สัญญาณรบกวนของหัวบันทึกที่เพิ่มขึ้นเนื่องจากการทดสอบไฟฟ้าสถิตได้ และแบบจำลองไฟฟ้าสถิต ต่างๆอยู่รวมกันทำให้สามารถทดสอบผลของแบบจำลองอื่นๆร่วมกันแบบอนุกรมได้

ลักษณะและความมุ่งหมายของการประดิษฐ์

10

15

30

มีจุดประสงค์เพื่อทำการพัฒนาเครื่องมือสำหรับทดสอบทางไฟฟ้าสถิตที่มีต่อหัวบันทึกของ ฮาร์ดดิสก์ใครฟ์ (Hard Disk drive Recording Head) ซึ่งในระหว่างกระบวนการผลิตหัวบันทึกนั้นหัว บันทึกมีโอกาสที่จะเสียหายเนื่องจากไฟฟ้าสถิต ความเสียหายที่เกิดขึ้นนั้นมีทั้งเสียหายแบบรุนแรงที่มัก ตรวจสอบได้ในเครื่องมือทดสอบในสายการผลิต และความเสียหายในลักษณะการลดคุณภาพลง (Degrade) ที่ไม่สามารถตรวจสอบได้ หรือตรวจสอบได้ยาก ดังนั้นจึงได้ประดิษฐ์เครื่องมือสำหรับ ทดสอบความคงทนของหัวบันทึกที่มีต่อไฟฟ้าสถิต ซึ่งเป็นการทดสอบทางไฟฟ้าสถิตด้วยแบบจำลอง สามแบบในเวลาเดียวกัน (Serial ESD) หรือในเวลาต่างกัน ได้แก่ แบบจำลองการคายประจุไฟฟ้าสถิต จากมนุษย์ (Human body Model, HBM) แบบจำลองแบบจำลองการคายประจุไฟฟ้าจากเครื่องมือ (Machine Model, MM) และ แบบจำลองการคายประจุไฟฟ้าสถิตจากอุปกรณ์ (Charged Device Model, CDM) ซึ่งแบบจำลองทั้งหมดสามารถควบคุมได้โดยใช้คอมพิวเตอร์

หน้า 3 ของจำนวน 9 หน้า

ความมุ่งหมายของการประดิษฐ์นี้คือเพื่อสร้างเครื่องมือทดสอบทางไฟฟ้าสถิตที่มีต่อหัวบันทึก โดยรวมแบบจำลองทั้งสามแบบเข้าด้วยกันโดยที่สามารถควบคุมการทดสอบและระดับแรงดันทดสอบได้ โดยใช้คอมพิวเตอร์ โดยเครื่องมือนี้สามารถต่อเชื่อมกับชุดทดสอบสนามแม่เหล็กสถิต (Static field tester) เพื่อวัดพารามิเตอร์ทางแม่เหล็กของหัวบันทึกและวัดสัญญาณรบกวนชนิดความถี่ต่ำที่มีผลจาก การคายประจุไฟฟ้าสถิต

คำอธิบายรูปเขียนโดยย่อ

10

15

20

รูปที่ 1 แสดงใดอะแกรมการทดสอบการคายประจุไฟฟ้าสถิตที่มีต่อหัวบันทึก
รูปที่ 2 แสดงวงจรจำลองไฟฟ้าสถิตทั้งสามแบบ
รูปที่ 3 แสดงวงจรจับสวิทช์
รูปที่ 4 แสดงวงจรสร้างและควบคุมแรงดัน
รูปที่ 5 แสดงวงจรสร้างและควบคุมการทดสอบ
รูปที่ 6 แสดงวงจรควบคุมกระแสไบอัสและขยายสัญญาณ
รูปที่ 7 แสดงขั้นตอนการทดสอบไฟฟ้าสถิต

การเปิดเผยการประดิษฐ์โดยสมบูรณ์

1. การเปิดเผยการทำงานของวงจร

การทำงานของเครื่องทดสอบไฟฟ้าสถิตสำหรับหัวบันทึกๆชนิด 3 โมเดลดังแสดงในรูปที่ 1 ซึ่งประกอบไปด้วยเป็นส่วนสำคัญ 5 ส่วนได้แก่ วงจรจำลองไฟฟ้าสถิตทั้งสามแบบ (ESD simulator) วงจรควบคุมแรงดัน (Voltage control circuit) วงจรสวิทซ์ควบคุมการทดสอบไฟฟ้าสถิต (Switch circuit) ส่วนทดสอบสนามแม่เหล็กสถิต (Static field tester) และส่วนคอมพิวเตอร์ควบคุมและ ประมวลผล (Computer control and processing)

ก. วงจรจำลองไฟฟ้าสถิตทั้งสามแบบ

การทำงานของวงจรจำลองไฟฟ้าสถิตทั้งสามแบบแสดงในรูปที่ 2 เมื่ออยู่ใน กระบวนการจำลองไฟฟ้าสถิตเพื่อทดสอบสู่หัวบันทึก วงจรจำลองไฟฟ้าสถิตทั้งสามแบบจะทำหน้าที่ สร้างพัลซ์ไฟฟ้าสถิต (ESD pluse) แบบต่างๆได้แก่ แบบจำลองการคายประจุไฟฟ้าสถิตจากมนุษย์ (HBM) แบบจำลองแบบจำลองการคายประจุไฟฟ้าจากเครื่องมือ (MM) และแบบจำลองการคายประจุ ไฟฟ้าสถิตจากอุปกรณ์ (CDM) ส่วนพัลซ์ไฟฟ้าสถิตแบบอนุกรมจะสร้างพัลซ์แบบ HBM-MM HBM-CDM MM-CDM และ HBM-MM-CDM

วงจรจำลองไฟฟ้าสถิตทั้งสามแบบดังแสดงในรูปที่ 2 มีการทำงานดังนี้

หน้า 4 ของจำนวน 9 หน้า

- 1.) เมื่อสร้างพัลช์ใฟฟ้าสถิตจากแบบจำลองมนุษย์ เริ่มต้นสวิทธ์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที RY21 จะลับต่อแรงดัน จาก Voltage control 1 ผ่าน Rcharge1 เข้าไปยัง CHBM เพื่อชาร์จประจุ 1 วินาที RY21 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY22 จะลับเพื่อคลายประจุจากจาก CHBM ผ่าน RHBM ไปยังจุด ESD test port เพื่อคลายประจุสหัวบันทึก
- 2.) เมื่อสร้างพัลซ์ไฟฟ้าสถิตจากแบบจำลองเครื่องมือ เริ่มต้นสวิทซ์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที RY23 จะสับต่อแรงดัน จาก Voltage control 2 ผ่าน Rcharge2 เข้าไปยัง CMM เพื่อชาร์จประจุ 1 วินาที RY23 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY24 จะสับเพื่อคลายประจุจากจาก CMM ผ่าน LMM ไปยังจุด ESD test port เพื่อคลายประจุสู่หัวบันทึก

10

15

20

25

- 3.) เมื่อสร้างพัลช์ไฟฟ้าสถิตจากแบบจำลองการคายประจุไฟฟ้าสถิตจากอุปกรณ์ เริ่มต้นสวิทธ์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที RY25 จะสับต่อแรงดันจาก Voltage control 3 ผ่าน Rcharge3 เข้าไปจุด ESD test port เพื่อ ขาร์จประจุ 1 วินาที RY25 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY26 จะสับเพื่อคลายประจุจากจาก หัวบันทึกผ่าน Rdischarge สู่กราวด์
- 4.) เมื่อสร้างพัลข์ไฟฟ้าสถิตแบบอนุกรมจากแบบจำลองมนุษย์และแบบจำลอง เครื่องมือ (HBM-MM) เริ่มต้นสวิทซ์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิด วงจรดังรูป หลังจากนั้น 1 วินาที RY21 จะสับต่อแรงดันจาก Voltage control 1 ผ่าน Rcharge1 เข้าไป ยัง CHBM และ RY23 สับต่อแรงดันจาก Voltage control 2 ผ่าน Rcharge2 เข้าไปยัง CMM เพื่อชาร์จ ประจุ 1 วินาที หลังจากนั้น RY21 และ RY23 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY22 จะสับเพื่อ คลายประจุจากจาก CHBM ผ่าน RHBM ไปยังจุด ESD test port และ RY24 จะสับเพื่อคลายประจุจาก จาก CMM ผ่าน LMM ไปยังจุด ESD test port เพื่อคลายประจุสู่หัวบันทึก
- 5.) เมื่อสร้างพัลช์ไฟฟ้าสถิตแบบอนุกรมจากแบบจำลองมนุษย์และแบบจำลองการคาย ประจุไฟฟ้าสถิตจากอุปกรณ์ (HBM-CDM) เริ่มต้นสวิทซ์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที RY21 จะสับต่อแรงดันจาก Voltage control 1 ผ่าน Rcharge1 เข้าไปยัง CHBM และ RY25 สับต่อแรงดันจาก Voltage control 3 ผ่าน Rcharge3 เข้า ไปยังหัวบันทึกเพื่อชาร์จประจุ 1 วินาที หลังจากนั้น RY21 และ RY25 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY22 จะสับเพื่อคลายประจุจากจาก CHBM ผ่าน RHBM ไปยังจุด ESD test port เพื่อคลาย ประจุสู่หัวบันทึก และ RY25 จะสับเพื่อคลายประจุจากหัวบันทึกไปสู่กราวด์

หน้า 5 ของจำนวน 9 หน้า

- 6.) เมื่อสร้างพัลช์ไฟฟ้าสถิตแบบอนุกรมจากแบบจำลองเครื่องมือและแบบจำลองการ คายประจุไฟฟ้าสถิตจากอุปกรณ์ (MM-CDM) เริ่มต้นสวิทช์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที RY23 จะสับต่อแรงดันจาก Voltage control 2 ผ่าน Rcharge2 เข้าไปยัง CMM และ RY25 สับต่อแรงดันจาก Voltage control 3 ผ่าน Rcharge3 เข้า ไปยังหัวบันทึกเพื่อชาร์จประจุ 1 วินาที หลังจากนั้น RY21 และ RY25 จะเปิดออก หลังจากนั้น 20 มิลลิวินาที RY23 จะสับเพื่อคลายประจุจากจาก CMM ผ่าน LMM ไปยังจุด ESD test port เพื่อคลาย ประจุสู่หัวบันทึก และ RY25 จะสับเพื่อคลายประจุจากหัวบันทึกไปสู่กราวด์
- 7.) เมื่อสร้างพัลช์ไฟฟ้าสถิตแบบอนุกรมจากแบบจำลองมนุษย์ แบบจำลองเครื่องมือ และแบบจำลองการคายประจุไฟฟ้าสถิตจากอุปกรณ์ (HBM-MM-CDM) เริ่มต้นสวิทช์ RY21 RY22 RY23 RY24 RY25 และ RY26 ทั้งหมดมีสถานะเปิดวงจรดังรูป หลังจากนั้น 1 วินาที วินาที RY21 จะลับ ต่อแรงดันจาก Voltage control 1 ผ่าน Rcharge1 เข้าไปยัง CHBM ส่วน RY23 จะสับต่อแรงดันจาก Voltage control 2 ผ่าน Rcharge2 เข้าไปยัง CMM และ RY25 สับต่อแรงดันจาก Voltage control 3 ผ่าน Rcharge3 เข้าไปยังหัวบันทึกเพื่อชาร์จประจุ 1 วินาที หลังจากนั้น RY21 RY23 และ RY25 จะเปิด ออก หลังจากนั้น 20 มิลลิวินาที RY22 จะสับเพื่อคลายประจุจากจาก CHBM ผ่าน RHBM ไปยังจุด ESD test port และ RY24 จะสับเพื่อคลายประจุจากจาก CMM ผ่าน LMM ไปยังจุด ESD test port เพื่อคลายประจุจากหัวบันทึกไปสู่กราวด์
- 8.) สวิทธ์ RY21 RY22 RY23 RY24 RY25 และ RY26 แต่ละตัวจะต่อเชื่อมต่อกับ คอมพิวเตอร์โดยผ่านวงจรขับสวิทธ์ในรูปที่ 1.3 ซึ่งทำงานดังนี้ R1 จะต่อกับไฟเลี้ยง 5V และต่ออนุกรม กับพอร์ทดิจิตอลของการ์ดแปลงสัญญาณ (Data acquisition card ,DAQ) แต่ละพอร์ท เมื่อมีคำสั่งเปิด วงจร พอร์ทดิจิตอลจะต่อ R1 ผ่านส่วนกำเนิดแสงภายในออปโตคัปเปอร์ (Opto coupler) OP1 ลง กราวต์ แสงที่เกิดขึ้นจะไปใบอัสให้ทรานซิสเตอร์ภายในออปโตคัปเปอร์ (Opto coupler) OP1 ทำให้ นำกระแสทำให้ Q1 และ Q2 นะกระแสตามโดยมี R2 และ R3 ทำหน้าที่ปรับกระแสไบอัสที่เหมาะสม เมื่อ Q2 นำกระแส รีเลย์ RY1 ก็จะทำงาน โดยมี D1 ทำหน้าที่คลายพลังงานที่สะสมใน RY1 ในกรณีที่สั่ง ให้ RY1 หยุดทำงาน

ข. วงจรควบคุมแรงดัน

10

15

20

25

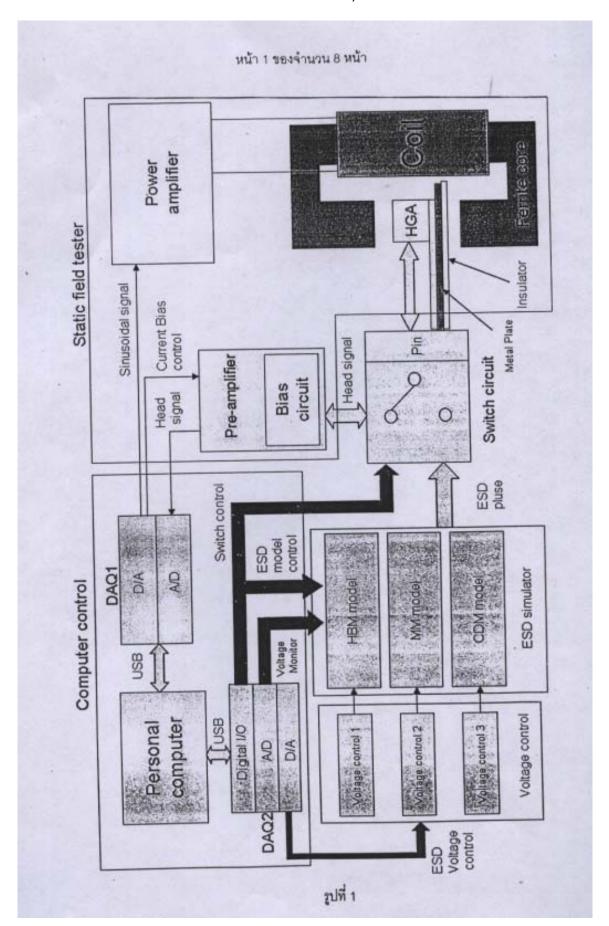
30

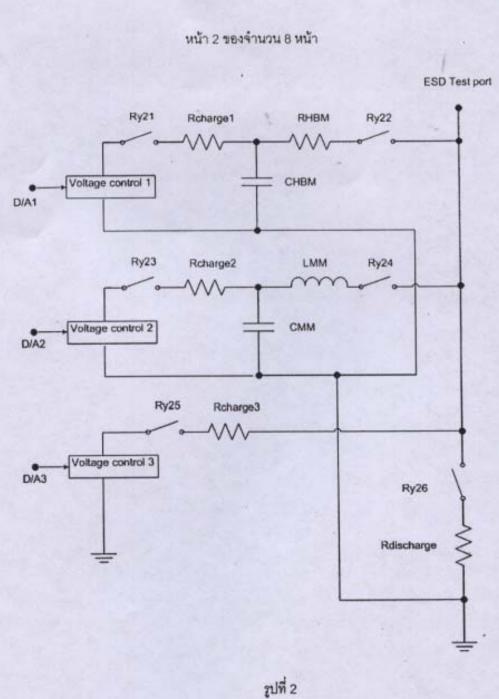
วงจรควบคุมแรงตัน (Voltage control circuit) ทำหน้าที่ความคุมแรงตันที่จ่ายให้วงจร จำลองไฟฟ้าสถิตทั้งสามแบบโดยระดับแรงตันออกจะถูกควบคุมโดยใช้คอมพิวเตอร์ดังแสดงในรูปที่ 4 ซึ่งมีหลักการคือ เมื่อคอมพิวเตอร์สั่งค่าแรงตันออกผ่านมายังช่องแปลงสัญญาณจากดิจิตอลเป็น อนาลอก (Digital to analog converter, D/A) ของการ์ดแปลงสัญญาณ (DAQ) D/A จะจ่ายแรงดัน ออกมาเพื่อเป็นแรงตันอ้างอิงให้กับวงจรสร้างและควบคุมแรงดันในอัตราส่วนแรงดันเข้า 1 โวลต์ ต่อ

หน้า 1 ของจำนวน 1 หน้า

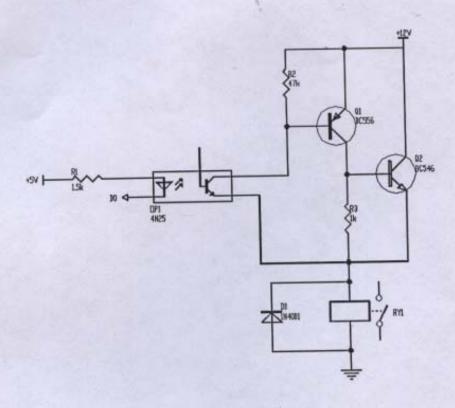
ข้อถือสิทธิ

- เครื่องทดสอบสนามไฟฟ้าสถิตชนิด 3 โมเตลซึ่งประกอบไปด้วย
 - วิถีทางการทดสอบไฟฟ้าสถิตชนิด 3 โมเดล ซึ่งทดสอบได้ทั้งแบบอิสระและแบบอนุกรม ควบคุม โดยใช้คอมพิวเตอร์
- วิถีทางในการสร้างและควบคุมแรงดันทดสอบโดยใช้คอมพิวเตอร์
 - วิถีทางในการควบคุมสวิทซ์เลือกขั้วหัวบันทึกโดยใช้คอมพิวเตอร์
 - วิถีการทดสอบไฟฟ้าสถิตชนิด 3 โมเตล ซึ่งประกอบไปด้วยชุดทดสอบไฟฟ้าสถิต ชุดทดสอบ สนามแม่เหล็กสถิต สวิทช์ควบคุมการทดสอบ และควบคุมทั้งหมดโดยใช้คอมพิวเตอร์ 1 เครื่อง
 - วิถีทางในการวัดสัญญาณรบกวนในหัวบันทึกในขุดทดสอบสนามแม่เหล็กสถิต
- 10 2. เครื่องทดสอบสนามไฟฟ้าสถิตชนิด 3 โมเดล ตามข้อถือสิทธิที่ 1 โดยวิถีทางตามข้อถือสิทธิที่ 1 วิถีทางการทดสอบไฟฟ้าสถิตชนิด 3 โมเดล ซึ่งทดสอบได้ทั้งแบบอิสระและแบบอนุกรม ควบคุมโดย ใช้คอมพิวเตอร์
 - เครื่องทดสอบสนามไฟฟ้าสถิตชนิด 3 โมเคล ตามข้อถือสิทธิที่ 1 โดยวิถีทางในการสร้างและควบคุม แรงคันทดสอบโดยใช้คอมพิวเตอร์
- 4. เครื่องทดสอบสนามไฟฟ้าสถิตขนิด 3 โมเดล ตามข้อถือสิทธิที่ 1 โดยวิถีทางในการควบคุมสวิทช์ เลือกขั้วหัวบันทึกโดยใช้คอมพิวเตอร์
 - เครื่องทดสอบสนามไฟฟ้าสถิตชนิด 3 โมเดล ตามข้อถือสิทธิที่ 1 โดยวิถีทางในการวัดสัญญาณ รบกวนในหัวบันทึกในชุดทดสอบสนามแม่เหล็กสถิต

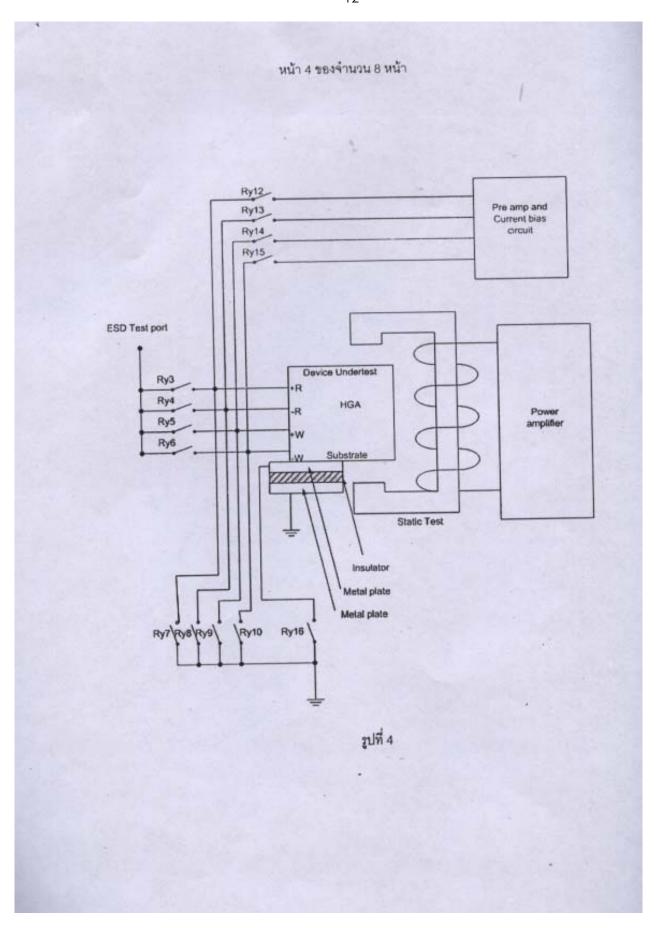




หน้า 3 ของจำนวน 8 หน้า



รูปที่ 3



หน้า 6 ของจำนวน 9 หน้า

แรงดันออก 1,000 โวลด์ แรงดันเข้านี้จะต่อกับขั้ว Vref ของวงจรซึ่งต่อกับขั้ว + ของออปแอมป์ (Opamp) IC1 แรงดันที่ออกจาก IC1 จะไบแอสทรานชิสเตอร์ Q3 และ Q1 ให้ปรับระดับแรงดันออกจากขา E ของ Q1 โดยมี C11 กรองแรงดันให้เรียบ แรงดันที่ผ่านการกรอง C11 เป็นแรงดันกระแสตรง (Direct current, DC) แรงดันกระแสตรงจะต่อเข้ากับขั้วปฐมภูมิ (Primary) ของหม้อแปลง TR1 และแรงดัน กระแสตรงนี้จะถูกแปลงให้เป็นแรงดันกระแสตลับ (Alternating current ,AC) โดย Q2 ซึ่งจะสวิทซ์ด้วย ความถี่ 50 เฮิรตช์ โดยมี D10 ทำหน้าที่คืนพลังงานสะสมใน TR1 ในกรณีที่ Q2 ปิดวงจร พัลช์ความถี่ที่จ่ายให้ Q2 จะถูกสร้างโดย IC timer 555 โดยความถี่ที่สร้างจะถูกกำหนดโดยค่าของ R1 R2 C และ Cf พัลช์ความถี่ที่ออกจาก IC timer 555 จะต่อกับ Q2 โดยผ่าน R3 เพื่อปรับกระแสไบอัสที่เหมาะสมแก่ Q2 แรงดันที่ออกจาก TR1 จะต่อเข้ากับ C1 C2 C3 C4 C5 C6 C7 C8 C9 C10 และ D1 D2 D3 D4 D5 D6 D7 D8 D9 D11 เพื่อทำหน้าที่เพิ่มแรงดันจาก TR1 ให้เป็นไฟฟ้ากระแสตรงแรงดันสูงที่ขั้ว Vout ของวงจร แรงดัน Vout จะถูกวัดกับโดยวงจรแบ่งแรงดัน R4 และ R5 ซึ่งทำหน้าที่เดิดแรงดัน Vout ลงในอัตราส่วน 1,000 โวลต์ต่อ 1 โวลต์ เพื่อป้อนกลับมายัง IC1 โดยผ่าน IC3 ซึ่งทำหน้าที่เป็นวงจรบฟัเฟอร์แรงดัน แรงดันที่ขอกจาก IC3 จะต่อเข้ากับขั้ว – ของ IC1 เพื่อเปรียบเทียบกับแรงดันที่ข่า Vref เพื่อควบคุมให้ แรงดันที่ข่า Vout คงที่

วงจรสวิทซ์ควบคุมการทดสอบไฟฟ้าสถิต

10

15

20

25

30

วงจรสวิทช์ควบคุมการทดสอบไฟฟ้าสถิต (Switch circuit) ทำหน้าที่ควบคุมทิศทางการทดสอบ ไฟฟ้าสถิตที่มีต่อหัวบันทึกดังแสดงในรูปที่ 5 มีการทำงานดังนี้ หัวบันทึกวางบนแผ่นโลหะคั่นด้วยจนวน และตามด้วยแผ่นโลหะ เริ่มต้นสวิทช์ RY3 ถึง RY6 ทั้งหมดมีสถานะเปิดวงจรดังรูป

- 1.) เมื่อทดสอบไฟฟ้าสถิตไปที่ขั้ว R+ และ R-รีเลย์ RY3 และ RY4 ปัดวงจร แล้วทำการทดสอบ ไฟฟ้าสถิตไปที่ขั้ว ESD test port หลังจากทดสอบไฟฟ้าสถิตแล้ว RY3 และ RY4 เปิดวงจร หลังจากนั้น ทำการทดสอบสนามแม่เหล็กสถิต (Static field tester) โดยปัดวงจร RY12 ถึง RY15 เมื่อทดสอบ สนามแม่เหล็กสถิตเสร็จ เปิดวงจร RY12 ถึง RY15 แล้วทดสอบทดสอบไฟฟ้าสถิตอีกครั้ง ดำเนินการ ต่อไปจนแล้วเสร็จกระบวนการทดสอบ
- 2.) เมื่อทดสอบไฟฟ้าสถิตไปที่ขั้ว R+ ไปยัง Substrate รีเลย์ RY3 และ RY16 ปิดวงจร แล้วทำ การทดสอบไฟฟ้าสถิตไปที่ขั้ว ESD test port หลังจากทดสอบไฟฟ้าสถิตแล้ว RY3 และ RY16 เปิดวงจร หลังจากนั้นทำการทดสอบสนามแม่เหล็กสถิต (Static field tester) โดยปิดวงจร RY12 ถึง RY15 เมื่อ ทดสอบสนามแม่เหล็กสถิตเสร็จ เปิดวงจร RY12 ถึง RY15 แล้วทดสอบทดสอบไฟฟ้าสถิตอีกครั้ง ดำเนินการต่อไปจนแล้วเสร็จกระบวนการทดสอบ
- 3.) เมื่อทดสอบไฟฟ้าสถิตไปที่ขั้ว R- ไปยัง Substrate รีเลย์ RY4 และ RY16 ปีดวงจร แล้วทำ การทดสอบไฟฟ้าสถิตไปที่ขั้ว ESD test port หลังจากทดสอบไฟฟ้าสถิตแล้ว RY4 และ RY16 เปิดวงจร

หน้า 7 ของจำนวน 9 หน้า

หลังจากนั้นทำการทดสอบสนามแม่เหล็กสถิต (Static field tester) โดยปัดวงจร RY12 ถึง RY 15 เมื่อ ทดสอบสนามแม่เหล็กสถิตเสร็จ เปิดวงจร RY12 ถึง RY15 แล้วทดสอบทดสอบไฟฟ้าสถิตอีกครั้ง ดำเนินการต่อไปจนแล้วเสร็จกระบวนการทดสอบ

- 4.) เมื่อทดสอบไฟฟ้าสถิตไปที่ขั้ว R+ และ R- ไปยัง Substrate รีเลย์ RY3 RY4 และ RY16 ปิดวงจร แล้วทำการทดสอบไฟฟ้าสถิตไปที่ขั้ว ESD test port หลังจากทดสอบไฟฟ้าสถิตแล้ว RY3 RY4 และ RY16 เปิดวงจร หลังจากนั้นทำการทดสอบสนามแม่เหล็กสถิต (Static field tester) โดย ปิดวงจร RY12 ถึง RY15 เมื่อทดสอบสนามแม่เหล็กสถิตเสร็จ เปิดวงจร RY12 ถึง RY15 แล้วทดสอบ ทดสอบไฟฟ้าสถิตอีกครั้ง ดำเนินการต่อไปจนแล้วเสร็จกระบวนการทดสอบ
- 5.) เมื่อทดสอบไฟฟ้าสถิตไปที่ขั้ว R+ R- W+ W- ไปยัง Substrate รีเลย์ RY3 ถึง RY6 และ RY16 ปิดวงจร แล้วทำการทดสอบไฟฟ้าสถิตไปที่ขั้ว ESD test port หลังจากทดสอบไฟฟ้าสถิต แล้ว RY3 ถึง RY6 และ RY16 เปิดวงจร หลังจากนั้นทำการทดสอบสนามแม่เหล็กสถิต (Static field tester) โดยปิดวงจร RY12 ถึง RY15 เมื่อทดสอบสนามแม่เหล็กสถิตเสร็จ เปิดวงจร RY12 ถึง RY15 แล้วทดสอบทดสอบไฟฟ้าสถิตอีกครั้ง คำเนินการต่อไปจนแล้วเสร็จกระบวนการทดสอบ
- 6.) สวิทซ์ RY3 ถึง RY16 แต่ละตัวจะต่อเชื่อมต่อกับคอมพิวเตอร์โดยผ่านวงจรขับสวิทซ์
 ในรูปที่ 1.3 ซึ่งการทำงานดังอธิบายใน 8.) ของหัวข้อ ก.

ส่วนทดสอบสนามแม่เหล็กสถิต

20

25

30

ส่วนทดสอบสนามแม่เหล็กสถิต (Static field tester) ทำหน้าที่ทดสอบวัด คำพารามิเตอร์ของหัวบันทึก ดังแสดงในรูปที่ 1 โดยมีการทำงานคือ คอมพิวเตอร์สังเคราะห์สัญญาณ รูปคลื่นไซน์ (Sinusoidal) ขึ้นมา หลังจากนั้นจะส่งออกไปยังช่องแปลงดิจิตอลเป็นอนาลอก (D/A) ของ การ์ดแปลงสัญญาณหมายเลข 1 (DAQ1) สัญญาณจาก D/A จะต่อเข้ากับเพาเวอร์แอมปลิฟายเออร์ เพื่อขยายสัญญาณสำหรับขับขดสวดชนิดแกนเฟอร์ไรท์ (Ferrite) รูปตัว C เพื่อสร้างสนามแม่เหล็ก สำหรับทดสอบหัวบันทึก สัญญาณที่ได้จากหัวจะถูกต่อเข้ากับชุดปรีแอมปลิฟายเออร์ (Preamplifier) เพื่อขยายสัญญาณ สัญญาณที่ได้จากปรีแอมป์ปลิฟายเออร์จะต่อเข้าช่องแปลงสัญญาณอนาล็อกเป็น ดิจิตอล (A/D) ขนาดความละเอียด 16 บิทของการ์ดแปลงสัญญาณหมายเลข 1 สัญญาณที่ได้จะถูกส่ง เข้ามาวิเคราะห์โดยใช้โปรแกรมประมวลผล

ส่วนของปรีแอมปลิฟายเออร์ดังแสดงในรูปที่ 6 มีหลักการทำงานคือ ค่ากระแสไบอัส (Bias current) Ibias จากคอมพิวเตอร์จะส่งผ่านไปยังส่วนแปลงดิจิตอลเป็นอนาล็อกของการ์ดแปลง ลัญญาณจะถูกล่งไปยังขา Current reference 101 ของวงจร สัญญาณจะต่อเข้ากับ IC1 เพื่อเป็น บัฟเฟอร์ลัญญาณ สัญญาณจากบัฟเฟอร์จะส่งเข้าส่วนแปลงกระแสเป็นแรงดัน โดย IC2 ซึ่งค่าขยาย กระแสจะถูกกำหนดโดย R1 ถึง R3 ซึ่งมีอัตราแปลงแรงดัน 1 โวลต์ต่อกระแสออก 1mA กระแส Ibias จะ

หน้า 8 ของจำนวน 9 หน้า

เป็นกระแสแบบคงที่ซึ่งต่อเข้ากับส่วนที่ใช้อ่านข้อมูล RGMR ขั้ว R+ และ R- ของหัวบันทึก สัญญาณที่ได้ จาก RGMR จะต่อเข้ากับภาคขยายสัญญาณสำหรับเครื่องมือวัด (Instrument amplifier) IC3 เพื่อขยาย สัญญาณ โดยมี R5 R5 Sw1 และ Sw2 ทำหน้าที่กำหนดอัตราขยายสัญญาณ สัญญาณออกจาก IC3 ส่งไปยัง Vout ที่ขั้ว IO3 เพื่อส่งไปยังภาคแปลงสัญญาณอนาลอกเป็นดิจิตอลของการ์ดแปลงสัญญาณ ส่วนของ C1 ถึง C4 ทำหน้าที่กำจัดสัญญาณรบกวนที่มาทางภาคจ่ายไฟ +VCC และ -VCC

ส่วนคอมพิวเตอร์ควบคุมและประมวลผล

ส่วนส่วนคอมพิวเตอร์ควบคุมและประมวลผล (Computer control and processing) .
ดังแสดงในรูปที่ 1 ทำหน้าที่ควบคุมการทำงานของวงจรทดสอบไฟฟ้าสถิตและซุดทดสอบสนามแม่เหล็ก สถิต คำนวณหาค่าพารามิเตอร์ต่างๆของหัวบันทึกที่ได้จากการทดสอบสนามแม่เหล็กสถิต และหาค่า สัญญาณรบกวน (Noise) ใช้เทคนิคเอาสัญญาณที่มีสัญญาณรบกวนมาลบสัญญาณที่ผ่านการกรอง สัญญาณแล้ว (Filter) ซึ่งเป็นสัญญาณที่ไม่มีการรบกวน โดยใช้เทคนิคประมวลผลสัญญาณดิจิตอล (Digital signal processing) โดยใช้เทคนิคเวฟเลททรานซ์ฟอร์ม (Wavelet transform) ซึ่งจะไม่มีผล เรื่องการเลื่อนของเฟสสัญญาณเหมือนเทคนิคฟิลเตอร์อื่นๆ การวัดสเปคตรัมความถี่ (Frequency spectrum) โดยใช้เทคนิคฟาสท์ฟูริเยร์ทรานซ์ฟอร์ม (Fast Fourier Transform, FFT) โดยคอมพิวเตอร์ จะต่อเข้ากับการ์ดแปลงสัญญาณ 2 ซุด ได้แก่ DAQ1 ทำหน้าที่ควบคุมซุดทดสอบสนามแม่เหล็กสถิต และ DAQ2 ทำหน้าที่ควบคุมซุดทดสอบไฟฟ้าสถิต

การเปิดเผยขั้นตอนของโปรแกรม

ขั้นตอนการทำงานของโปรแกรมจะเป็นการกำหนดลำคับในการทดสอบหัวบันทึก ประกอบด้วยโปรแกรม 2 ส่วนคือส่วนทดสอบไฟฟ้าสถิต และส่วนทดสอบสนามแม่เหล็กสถิต

ก. ส่วนทดสอบไฟฟ้าสถิต

20

25

30

ส่วนทดสอบไฟฟ้าสถิตประกอบด้วยการทำงานดังแสดงในรูปที่ 7 ประกอบด้วยขั้นตอน การทำงานทั้งหมด 10 ขั้นตอนดังนี้

ขั้นที่ 1 โปรแกรมเริ่มต้นทำงานสวิทช์ทั้งหมดอยู่ในสถานะเปิดวงจร

ขั้นที่ 2 เลือกสวิทช์ในวงจรวงจรสวิทช์ควบคุมการทดสอบไฟฟ้าสถิต เพื่อเลือกการ ทดสอบไปที่วงจรทดสอบสนามแม่เหล็ก

ขั้นที่ 3 วัดค่าพารามิเตอร์ของหัวบันทึกก่อนทดสอบไฟฟ้าสถิต

ขั้นที่ 4 ตรวจสอบว่าค่าพารามิเตอร์ของหัวบันทึกที่วัดได้ก่อนทดสอบไฟฟ้าสถิตอยู่ใน ค่าที่กำหนดหรือไม่ ถ้าไม่ได้อยู่ในค่าที่กำหนดหมายถึงหัวบันทึกมีความเสียหายมาแล้วให้ไปทำงานใน ขั้นที่ 10 คือสิ้นสุดการทดสอบ ถ้าใช้ แสดงว่าหัวบันทึกอยู่ในสภาพปกติพร้อมที่จะทดสอบไฟฟ้าสถิต ให้ ไปทำในขั้นที่ 5

หน้า 9 ของจำนวน 9 หน้า

ขั้นที่ 5 เลือกสวิทช์ในวงจรวงจรสวิทช์ควบคุมการทดสอบไฟฟ้าสถิต เพื่อเลือกการ ทดสอบไปวงจรทดสอบไฟฟ้าสถิต และเลือกขั้วของหัวบันทึกในการทดสอบไฟฟ้าสถิต

ขั้นที่ 6 เพิ่มแรงดันไฟฟ้าสถิต 1 ระดับแล้วเริ่มจ่ายพัลช์ไฟฟ้าสถิตไปที่หัวบันทึก

ขั้นที่ 7 เลือกสวิทซ์ในวงจรวงจรสวิทซ์ควบคุมการทดสอบไฟฟ้าสถิต เพื่อเลือกการ ทดสอบไปที่วงจรทดสอบสนามแม่เหล็ก

ขั้นที่ 8 วัดคำพารามิเตอร์ของหัวบันทึกก่อนทดสอบไฟฟ้าสถิต

ขั้นที่ 9 ตรวจสอบว่าคำพารามิเตอร์ของหัวบันทึกที่วัดได้ก่อนทดสอบไฟฟ้าสถิตอยู่ใน ค่าที่กำหนดหรือไม่ ถ้าไม่ได้อยู่ในค่าที่กำหนดหมายถึงหัวบันทึกมีความเสียหายมาแล้วให้ไปทำงานใน ขั้นที่ 10 คือสิ้นสุดการทดสอบ ถ้าใช้ แสดงว่าหัวบันทึกอยู่ในสภาพปกติพร้อมที่จะทดสอบไฟฟ้าสถิต ให้ ไปทำในขั้นที่ 5

ขั้นที่ 10 สิ้นสุดการทดสอบ

ส่วนทดสอบสนามแม่เหล็กสถิต

10

15

20

25

ส่วนทดสอบสนามแม่เหล็กสถิตทำหน้าที่วัดคำพารามิเตอร์ต่างๆของหัวบันทึกได้แก่ค่า ความต้านทาน GMR (RGMR) ค่าแอมปลิจูดของสัญญาณ (Amplitude) ค่าความสมมาตรของ สัญญาณ (Signal asymmetry) ค่าเฟสของสัญญาณ (Phase) ค่าแอมปลิจูดของสัญญาณรบกวน (Noise amplitude) และสเปคตรัมของความถี่ (Frequency spectrum) ประกอบด้วยการทำงานดัง แสดงในรูปที่ 8 ประกอบด้วยขั้นตอนการทำงานทั้งหมด 8 ขั้นตอนดังนี้

ขั้นที่ 1 โปรแกรมเริ่มต้นทำงาน ขั้นที่ 2 ค่อยๆปรับค่ากระแสไบอัส Ibias เพิ่มไปจนถึงค่าที่ตั้งไว้ให้กับหัวบันทึก ขั้นที่ 3 ปรับค่าสนามแม่เหล็กเป็น 0 เออร์สเตท (Oe)

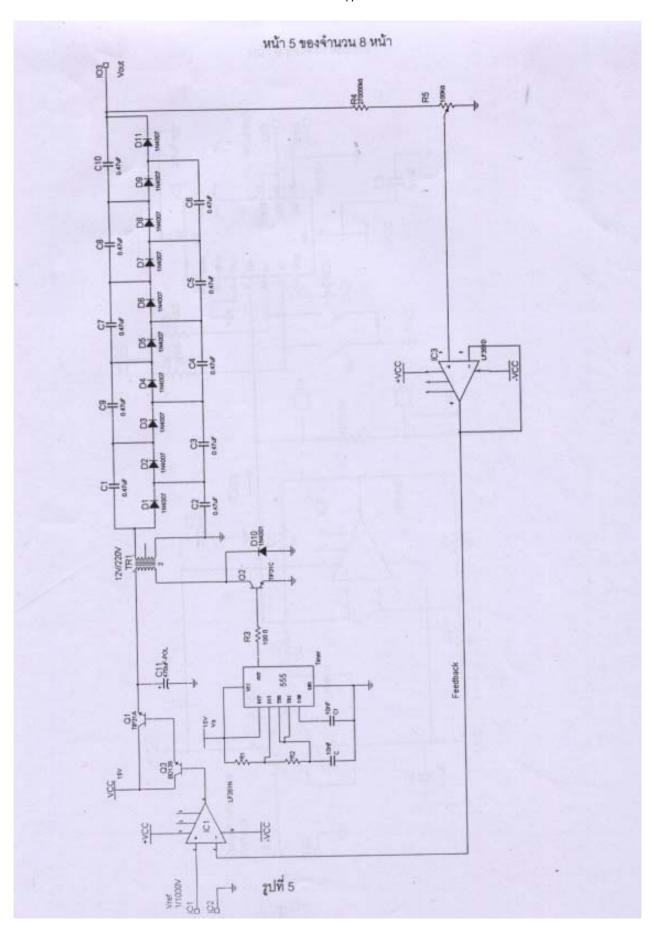
ขั้นที่ 4 อ่านค่าแรงดันคร่อม RGMR และคำนวณหาค่า RGMR ขั้นที่ 5 จ่ายสนามแม่เหล็กเป็นคลื่นรูปไขน์ความถี่ 1 เฮิรตซ์

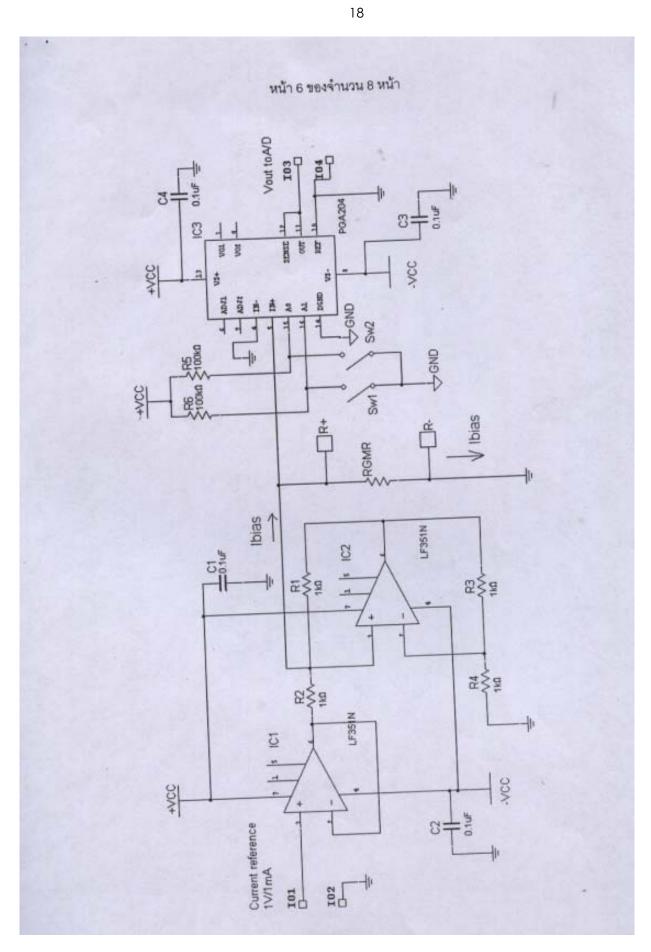
ขั้นที่ 6 คำนวณหาคำพารามิเตอร์ต่างๆ แล้วบันทึกรูปคลื่นลัญญาณและคำพารามิเตอร์ ต่างๆไว้ในฮาร์ดดิสก์ไดรฟ์

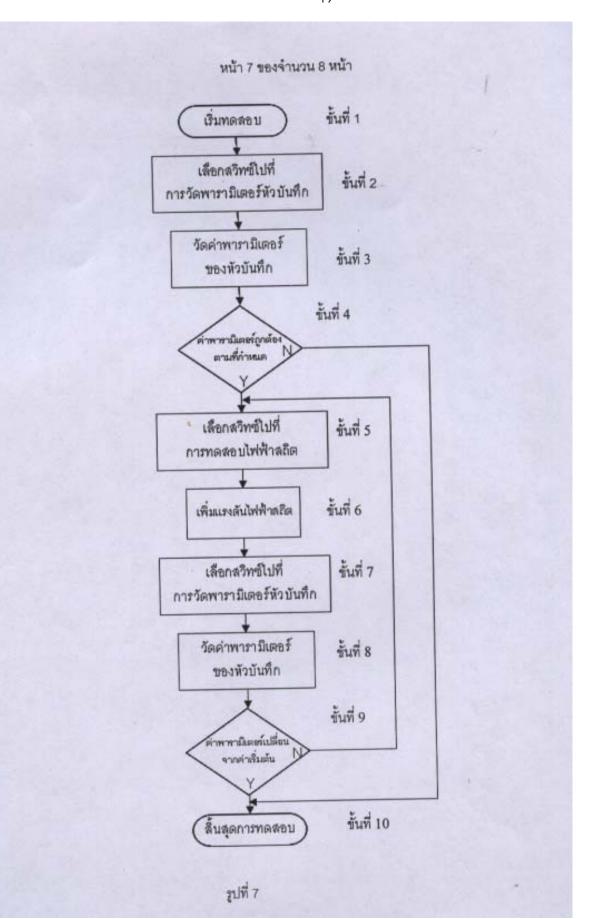
ขั้นที่ 7 ลดสนามแม่เหล็กเป็นศูนย์และค่อยๆลดค่ากระแสไบอัสลงจนเป็นศูนย์ ขั้นที่ 8 สิ้นสุดการทดสอบ

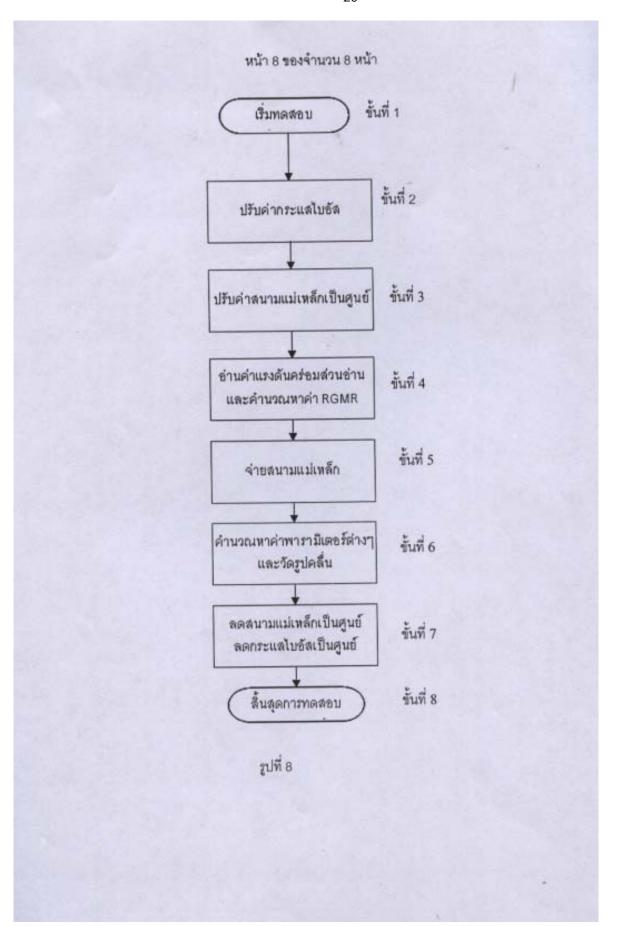
วิธีการในการประดิษฐ์ที่ดีที่สุด

เหมือนกับที่ได้กล่าวไว้แล้วในหัวข้อการเปิดเผยการประดิษฐ์โดยสมบูรณ์









หน้า 1 ของจำนวน 1 หน้า

บทสรุปการประติษฐ์

เครื่องทดสอบไฟฟ้าสถิตสำหรับหัวบันทึกขนิด 3 โมเดลตามการประดิษฐ์นี้ มีข้อดีคือ สามารถ ทดสอบได้ที่แรงดันต่ำและแรงดันสูงในย่านตั้งแต่ 0 – 3,000 โวลท์ โดยทดสอบที่ขั้วต่างๆได้ทุกขั้ว และ ทดสอบความคงทนของฉนวนเทียบกับฐานได้ ขุดทดสอบสนามแม่เหล็กสถิตสามารถสามารถวัดผลของ สัญญาณรบกวนของหัวบันทึกที่เพิ่มขึ้นเนื่องจากการทดสอบไฟฟ้าสถิตได้ และแบบจำลองไฟฟ้าสถิต ต่างๆ อยู่รวมกันทำให้สามารถทดสอบผลของแบบจำลองอื่นๆ ร่วมกันแบบอนุกรมได้ โดยเครื่องทดสอบ สนามไฟฟ้าสถิตชนิด 3 โมเดลประกอบไปด้วย

- วิถีทางการทดสอบไฟฟ้าสถิตชนิต 3 โมเดล ซึ่งทดสอบได้ทั้งแบบอิสระและแบบอนุกรม ควบคุม โดยใช้คอมพิวเตอร์
- วิถีทางในการสร้างและควบคุมแรงดันทดสอบโดยใช้คอมพิวเตอร์

10

15

- วิถีทางในการควบคุมสวิทซ์เลือกขั้วหัวบันทึกโดยใช้คอมพิวเตอร์
- วิถีการทดสอบไฟฟ้าสถิตชนิด 3 โมเคล ซึ่งประกอบไปด้วยชุดทดสอบไฟฟ้าสถิต ชุดทดสอบ สนามแม่เหล็กสถิต สวิทช์ควบคุมการทดสอบ และควบคุมทั้งหมดโดยใช้คอมพิวเตอร์ 1 เครื่อง
- วิถีทางในการวัดสัญญาณรบกวนในหัวบันทึกในชุดทดสอบสนามแม่เหล็กสถิต

โดยการประดิษฐ์นี้มีความมุ่งหมายคือเพื่อสร้างเครื่องมือทดสอบทางไฟฟ้าสถิตที่มีต่อหัวบันทึก โดยรวมแบบจำลองทั้งสามแบบเข้าด้วยกันโดยที่สามารถควบคุมการทดสอบและระดับแรงดันทดสอบได้ โดยใช้คอมพิวเตอร์ โดยเครื่องมือนี้สามารถต่อเชื่อมกับชุดทดสอบสนามแม่เหล็กสถิต (Static field tester) เพื่อวัดพารามิเตอร์ทางแม่เหล็กของหัวบันทึกและวัดสัญญาณรบกวนชนิดความถี่ต่ำที่มีผลจาก การคายประจุไฟฟ้าสถิต