

บทคัดย่อ

โครงการวิจัยนี้เน้นการออกแบบวงจรรวมแอนาล็อกพื้นฐานคือทรานส์คอนดักเตอร์และวงจรกรองผ่านความถี่แบบทรานส์คอนดักเตอร์-ตัวเก็บประจุ ในเทคโนโลยีซีมอสสำหรับงานตรวจวัดทางชีวการแพทย์ที่ใช้ไฟเลี้ยงต่ำและกินพลังงานน้อย โดยมีการออกแบบวงจรทรานส์ คอนดักเตอร์ความเพี้ยนต่ำโดยมี พื้นฐ จากวงจรอินเวอร์เตอร์ของนอต้า (Nauta) ซึ่งได้รับความนิยมสูง โดยชุดทรานส์ซิสเตอร์มอส เฟตหลักไบอัสให้อยู่ในย่าน strong inversion โดยใช้การยกระดับแรงดันซึ่งใช้ตัวต้านทานและแหล่งจ่ายกระแสคงที่ เทคนิคการทำงานอย่างเป็นเชิงเส้นที่นำเสนออาศัยการรวมของค่าทรานส์คอนดักเตอร์ (G_m) ที่ลดลงและเพิ่มขึ้นเพื่อให้ผลรวมที่คงที่ โดยคุณสมบัติการลดลงของ G_m (ซึ่งไม่เป็นเชิงเส้น) ได้มาจากการทำให้แหล่งจ่ายกระแสคงที่ทำงานในโหมดไตรโอด (triode) ซึ่งจำกัดการเพิ่มแรงดันเกท-ซอสของชุดมอสเฟตหลัก ในขณะที่การลดลงของ G_m นั้นมาจากมอสเฟตส่วนเสริมที่ทำงานในย่าน weak inversion ซึ่งออกแบบให้การจำกัดการเพิ่มของแรงดันเกท-ซอสนั้นไม่มากเหมือนของชุดมอสเฟตหลัก และมอสเฟตที่เป็นแหล่งจ่ายกระแสสามารถอยู่ใน strong, moderate, weak inversions ได้ทั้งสามย่านถ้ามอสเฟตดังกล่าวทำงานแบบไตรโอด อาศัยทรานส์คอนดักเตอร์ที่นำเสนอในการจำลองวงจรกรองแบบเซพิเซฟลำดับห้าในเทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตรภายใต้ไฟเลี้ยง 0.5 โวลต์ โดยมีแรงดันขีดเริ่ม 0.42 โวลต์ วงจรกรองสามารถปรับแบนด์วิธได้จาก 0.5 ถึง 2.8 เมกกะเฮิร์ตซ์ ที่แบนด์วิธ 1.4 เมกกะเฮิร์ตซ์ วงจรกรองใช้พลังงาน 430 ไมโครวัตต์ มีพิสัยพลวัต 64.8 ดีบี

ในระดับโครงสร้างของวงจรกรองผ่านความถี่ได้ทำการลดการสูญเสียพลังงานโดยนำเสนอเทคนิคที่ทำให้วงจรมีเสถียรภาพโดยไม่ใช้วงจรเฉพาะสำหรับควบคุมสัญญาณโหมดรวมใดๆ เทคนิคที่นำเสนอสามารถทำให้วงจรกรองแบบทรานส์คอนดักเตอร์-ตัวเก็บประจุ (G_m -C) เข้าสู่เสถียรภาพสำหรับสัญญาณโหมดรวมได้ด้วยตัวเอง เนื่องจากการป้อนกลับโหมดรวมแบบบวกซึ่งพบได้ในโครงสร้างทั่วไปได้ถูกกำจัดออกไปหมดโดยอาศัยวงจรขยายแรงดันกลับเฟส การวิเคราะห์ได้แสดงให้เห็นเสถียรภาพที่ดีกว่าวงจรแบบเดิม การเปรียบเทียบกับวงจรแบบเดิมในเชิงการสูญเสียพลังงานแสดงให้เห็นว่าเทคนิคที่นำเสนอสามารถประหยัดพลังงานส่วนเกิน (overhead power) ได้มากกว่า 50% สำหรับวงจรกรองผ่านความถี่ต่ำลำดับสูง และได้มกยิ่งขึ้น สำหรับวงจรกรองเชิงซ้อนเนื่องจากไม่จำเป็นต้องเพิ่มวงจรขยายแรงดันกลับเฟสที่มีอยู่เดิมแล้ว ได้มีการวิเคราะห์ผลกระทบจากวงจรขยายกลับเฟสต่อประสิทธิภาพทางสัญญาณรบกวนและผลตอบสนองความถี่เพื่อช่วยประกอบในการออกแบบวงจร การจำลองวงจรกรองเชิงซ้อนลำดับห้าแบบอีลิปติกที่ความถี่กลาง 1.1 เมกกะเฮิร์ตซ์ ในเทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตรภายใต้ไฟเลี้ยง 1.0 โวลต์ โดยมีพิสัยพลวัต 52 ดีบี และอัตราส่วนสัญญาณต่อสัญญาณรบกวน 63 ดีบี ใกล้เคียงกับโครงสร้างแบบเดิมแต่สามารถประหยัดพลังงานส่วนเกินได้มากกว่า 70% และมีมาตรการวัดประสิทธิภาพของวงจรดีขึ้นอย่างน้อย 40%

คำหลัก: วงจรกรองทรานส์คอนดักเตอร์-ตัวเก็บประจุ ทรานส์คอนดักเตอร์ ไฟเลี้ยงต่ำ การเทคนิคเชิงเส้น นอต้า วงจรกรองเชิงซ้อน ซีมอส สัญญาณโหมดรวม เสถียรภาพ การป้อนกลับ

Abstract

This research focuses on designing a transconductor and a transconductor-capacitor (G_m -C) filter, aiming for a very low-voltage, low-power biomedical sensing applications. A low-distortion, low-voltage transconductor based on Nauta's inverter-type transconductor is proposed for a tunable G_m -C filter. The transconductor's core MOSFETs are pushed into a strong inversion region utilizing a voltage level shifter consisting of passive linear resistor and tunable MOS current source. The linearization technique relies on summing a decreasing G_m characteristic with an increasing counterpart to obtain an overall flat G_m . The non-ideal decreasing G_m is exploited from a non-linear behaviour of the triode-MOS current source that restricts a $|V_{GS}|$ increment of the core strongly-inverted MOSFET quartet while its increasing- G_m counterpart found in another weakly-inverted MOSFET quartet whose $|V_{GS}|$ increment is not as severely limited as that of the core MOSFETs. The MOSFET current source plays significant role in the linearization process where it has to be in a triode mode of either a strong, weak or moderate inversion region. Post-layout simulation results verify the feasibility of the proposed transconductor with a 5th-order Chebyshev lowpass filter in a 0.18- μ m CMOS process. At V_{DD} of 0.5V (the ratio $V_{DD}/V_{TH} = 1.19$), the filter renders a bandwidth tuning from 500kHz to 2.8MHz. The filter at a nominal 1.4-MHz bandwidth and 430- μ W power consumption renders the SFDR of 64.9dB and the 1%-THD DR of 62.1dB.

At a system level, this work offers an effective, low-power and low-voltage differential G_m -C filter structure that achieves DC stabilization without employing an extra common-mode control circuitry. The proposed self common-mode stabilized (SCS) G_m -C filter incorporates voltage inverting amplifiers to make the structure inherently contain no CM positive feedback loops. A DC stability analysis reveals superior stabilizing performance over its conventional counterpart. An analytical comparison on power consumption of a high-order lowpass G_m -C filter implemented using the Nauta's transconductors for the conventional structure, and the same transconductors with the CM networks removed for the SCS structure indicates theoretical overhead power saving by more than 50%. Furthermore, an even higher power saving can be achieved in a complex G_m -C filter design because no additional inverting amplifiers are required to eliminate CM positive feedback loops in the crossing transconductors for complexification. The impact of the inverting amplifiers on the noise and frequency characteristics as well as the compensation method are outlined to enable design optimization of the SCS filter. The SCS technique was verified via simulation of a 5th-order 1.1-MHz elliptic complex filter. As compared to the conventional filter

counterpart with similar SNR ($\sim 63\text{dB}$) and in-band/out-of-band SFDRs ($\sim 52\text{dB}/56\text{dB}$), the proposed technique achieves an overhead power saving by 70% with an improved figure-of-merit over 40% under a 1-V supply.

Keywords: G_m -C filter, transconductor, low-voltage, linearization, Nauta, complex filter, CMOS, common-mode, stability, feedback