



รายงานวิจัยฉบับสมบูรณ์

โครงการ

เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง
ที่ใช้คอมพิวเตอร์เป็นฐาน

(A PC-BASED PARTIAL DISCHARGE ANALYZER
FOR HIGH VOLTAGE EQUIPMENT)

โดย รศ. ดร. สำรวย สังข์สะอาด และคณะ

30 พฤษภาคม พ.ศ.2545

รายงานวิจัยฉบับสมบูรณ์

โครงการ

เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง ที่ใช้คอมพิวเตอร์เป็นฐาน

(A PC-Based Partial Discharge Analyzer for High Voltage Equipment)

คณะผู้วิจัย

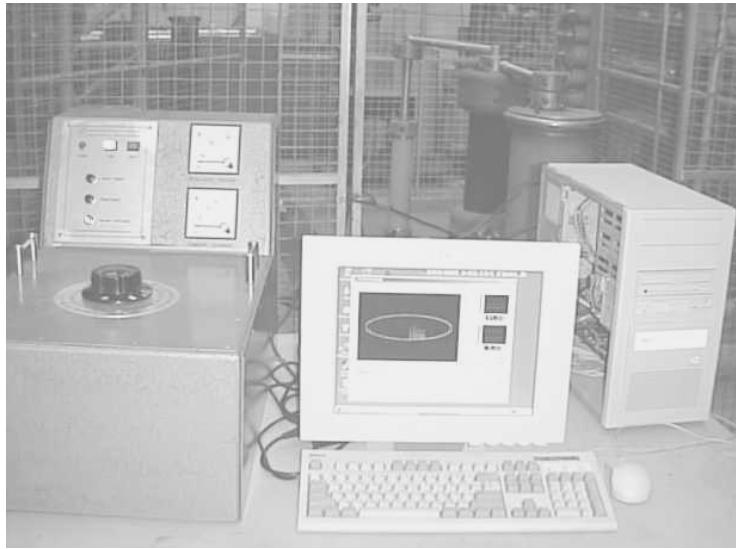
- รศ. ดร. สำรวย สังข์สะอาด
- นายณรงค์ ทองนิม
- นายรัฐภูมิ วุฒิจำนงค์
- อาจารย์วรุฒม์ ทวีทรัพย์
- นายชนพร ทองเผือก
- นายเอกชัย ดันติกนภพร

สังกัด

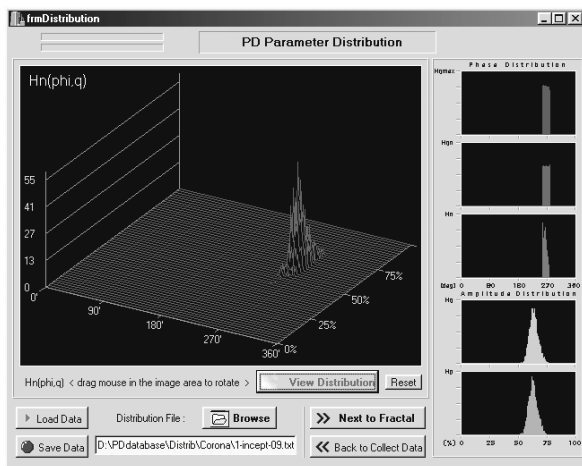
- คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย
ศูนย์เชี่ยวชาญพิเศษเฉพาะด้านเทคโนโลยีไฟฟ้ากำลัง
คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย
นิสิตปริญญาโท คณะวิศวกรรมศาสตร์
จุฬาลงกรณ์มหาวิทยาลัย
ภาควิชาวิศวกรรมคอมพิวเตอร์ มหาวิทยาลัยมหิดล
บริษัทไมโครอิเล็กทรอนิกส์เทคโนโลยี (ประเทศไทย) จำกัด
ภาควิชาวิศวกรรมคอมพิวเตอร์ จุฬาลงกรณ์มหาวิทยาลัย

สนับสนุนโดย สำนักงานกองทุนสนับสนุนการวิจัย
ชุดโครงการ เมาวิจัยอาวุโส รศ. ดร. สำรวย สังข์สะอาด

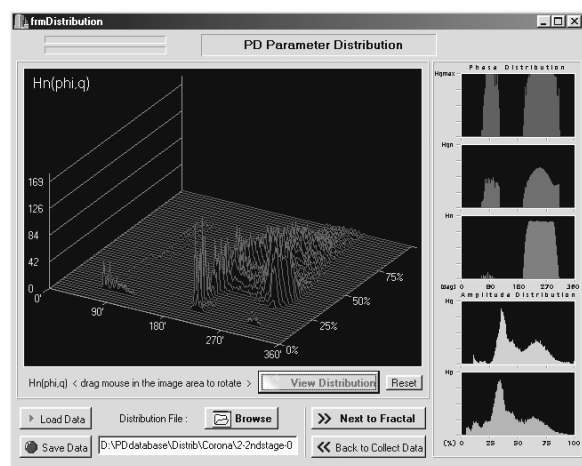
เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงที่ออกแบบสร้าง



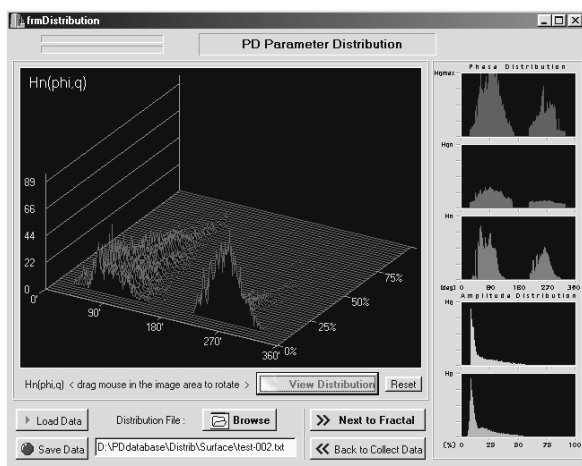
การตรวจจับ PD โดยใช้เครื่องที่ออกแบบสร้าง



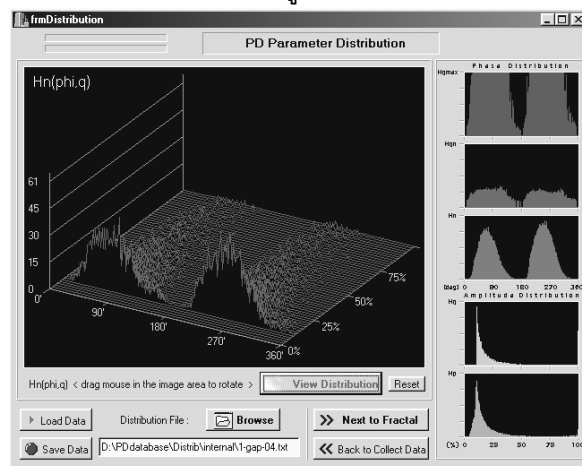
ก) โครนาที่แรงดันเริ่มต้น (Inception voltage)



ข) โครนาที่แรงดันสูงกว่าแรงดันเริ่มต้นมาก



ค) ดีสชาร์จตามผิว



ง) ดีสชาร์จภายใน

ลักษณะการกระจายของข้อมูล PD ที่เกิดจากสาเหตุต่างๆ

คำนำ

โครงการวิจัยเรื่อง “เครื่องวิเคราะห์ดีสชาร์จบางส่วน (PD) ในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน (A Computer Based Partial Discharge Analyzer for High Voltage Equipment) เป็นโครงการศึกษาวิจัยต่อเนื่องของโครงการพัฒนาเครื่องตรวจจับดีสชาร์จบางส่วนของหน่วยปฏิบัติการวิจัยวิศวกรรมไฟฟ้าแรงสูง คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ซึ่งมีประวัติการศึกษาวิจัยที่เริ่มต้นมาตั้งแต่ปี 2527 อันเนื่องมาจากดีสชาร์จบางส่วน หรือเรียกย่อๆ ว่า PD เป็นเรื่องสำคัญสำหรับภาคอุตสาหกรรมการผลิตอุปกรณ์ไฟฟ้าแรงสูง ซึ่งเป็นอุตสาหกรรมที่รัฐบาลให้การส่งเสริมสนับสนุน เพื่อให้ผลิตขึ้นใช้เองและเพื่อส่งออก อันจะเป็นการช่วยพัฒนาเศรษฐกิจของชาติ ประเทศไทยก็มีโรงงานที่สามารถผลิตอุปกรณ์ไฟฟ้าแรงสูงได้แล้วหลายชนิด เป็นเวลานานกว่า 20 ปี เช่น หม้อแปลงไฟฟ้า เคเบิล ลุกถ้วย ฉนวน เป็นต้น ซึ่งผลิตภัณฑ์อุปกรณ์ไฟฟ้าแรงสูงที่ผลิตขึ้นจะต้องมีคุณสมบัติและคุณภาพได้ตามที่มาตรฐานกำหนด

ปัญหาสำคัญของการผลิตอุปกรณ์ไฟฟ้าแรงสูงก็คือ เทคโนโลยีการฉนวนซึ่งเป็นเทคนิคการใช้ฉนวนที่เหมาะสมกับความเครียดสนามไฟฟ้า และถูกต้องเชิงวิศวกรรม การออกแบบและการใช้ฉนวนที่ไม่เหมาะสม ทนต่อความเครียดสนามไฟฟ้าที่มีค่าสูงเกิดขึ้นเฉพาะจุดไม่ได้ ก็จะนำไปสู่การเกิดดีสชาร์จบางส่วน (Partial Discharge = PD) ได้ การเกิดดีสชาร์จบางส่วนในฉนวนของอุปกรณ์ไฟฟ้าแรงสูง ย่อมหมายถึงฉนวนจะเสื่อมสภาพเร็ว และนำไปสู่การเกิดเบรกดาว์น อุปกรณ์เกิดความเสียหาย เกิดผิวดร้งขึ้นในระบบส่งจ่าย มีผลกระทบต่อความเชื่อถือได้ (Reliability) ของระบบ ฉะนั้นมาตรฐานจึงกำหนดให้ต้องมีการทดสอบ PD ซึ่งจะมีได้มาน้อยเพียงใดจึงจะยอมรับได้ ขึ้นอยู่กับชนิดของผลิตภัณฑ์ บรรดาวิศวกรจะถือเอาเรื่อง PD เป็นดัชนีที่บ่งชี้ถึงคุณภาพของผลิตภัณฑ์อุปกรณ์ไฟฟ้าแรงสูง ผู้ผลิตจึงต้องทำการทดสอบ PD ตามมาตรฐานกำหนด แต่อุปกรณ์ตรวจจับ PD ต้องสั่งซื้อจากต่างประเทศด้วยราคาที่แพงมาก คณะวิจัยจึงคิดที่จะทำการพัฒนาออกแบบสร้างเครื่องตรวจจับ PD ขึ้นเองภายในประเทศ เนื่องจากมีพื้นฐานเทคโนโลยีด้านวิศวกรรมไฟฟ้าแรงสูงอยู่ จึงมองเห็นความสำคัญของการศึกษาวิจัยเรื่อง PD โดยหวังว่าจะให้เกิดการพัฒนาเทคโนโลยีด้านนี้ให้สถาบันการศึกษา และโรงงานอุตสาหกรรมที่เกี่ยวข้องสามารถจัดซื้อเครื่องทดสอบ PD ได้ในราคาที่ประหยัด อันจะเป็นประโยชน์ต่อการศึกษาวิจัย พัฒนาคุณภาพของผลิตภัณฑ์อุตสาหกรรม เกิดการสร้างบุคลากรที่มีความรู้ความสามารถในด้านนี้ การศึกษาวิจัยดีสชาร์จบางส่วน เริ่มต้นในปี 2527 ด้วยการศึกษาระดับพื้นฐานถึงการเกิดพฤติกรรมและผลของ PD ต่อระบบการฉนวนของอุปกรณ์ไฟฟ้าแรงสูง แล้วค่อยๆ ศึกษาพัฒนาก้าวหน้าขึ้นเป็นลำดับคือ

ในปี 2531 นายณรงค์ ทองฉิม ได้ศึกษาทำวิทยานิพนธ์ปริญญาโท เรื่อง “เครื่องตรวจจับดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง” การสร้างเครื่องตรวจจับ PD ในครั้งนั้น การแสดงผลของ PD ยังต้องใช้ข้อสซิลโลสโคป การพัฒนาออกแบบสร้างเครื่องตรวจจับ PD

ประสบผลสำเร็จ ผลงานได้รับรางวัลที่ 1 จากการประกวดผลงาน “วิศวกรรมดีเด่น” จากบริษัทในเครือโตชิบา (ประเทศไทย) เมื่อวันที่ 14-20 ธันวาคม 2532 นับเป็นจุดเริ่มต้นของการพัฒนาเครื่องตรวจจับดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง แต่การพัฒนาหยุดชะงักไปหลายปีเพราะขาดเงินทุนและผู้วิจัย

ต่อมาในปี 2539 ทางคณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ได้จัดตั้งศูนย์เชี่ยวชาญพิเศษเฉพาะด้านเทคโนโลยีไฟฟ้ากำลัง โดยได้รับเงินทุนสนับสนุนจากการไฟฟ้าฝ่ายผลิตแห่งประเทศไทย หัวหน้าโครงการจึงได้ขอให้นายณรงค์ ทองนิม เข้ามาช่วยทำการวิจัยเรื่อง PD ต่อ โดยเสนอโครงการวิจัย เรื่อง “ระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วนในสายเคเบิลแรงสูง (A Partial Discharge Cable Fault Location System) โดยทุนของศูนย์เชี่ยวชาญฯ ในปี 2540 งานวิจัยส่วนหนึ่งเป็นวิทยานิพนธ์ปริญญาโท โดยนายวิชัย วรรณะโสภณ เป็นการพัฒนาออกแบบสร้างระบบตรวจหาตำแหน่งที่เกิด PD สำหรับเคเบิลแรงสูง โดยการแสดงผลบนจอออสซิลโลสโคป ผลงานประสบผลสำเร็จ นายวิชัยจบการศึกษาปริญญาโท อีกส่วนหนึ่งการศึกษานานคู่กันโดยนายณรงค์ ทองนิม และคณะ ได้เสนอโครงการวิจัยพัฒนาระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วนในสายเคเบิลแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน โดยทุนศูนย์เชี่ยวชาญฯ ระบบวัดได้ใช้เทคโนโลยี FPGA โดยการโปรแกรมวงจรภาคดิจิทัลทั้งหมดไว้ในชิปนี้ ทำให้แผงวงจรทั้งหมดมีลักษณะเป็นการ์ด ที่สามารถติดไว้ในคอมพิวเตอร์ได้ การวิเคราะห์ข้อมูลตรวจหาตำแหน่ง PD ด้วยการ ใช้ Digital Signal Processing และ Data Analysis ทำให้สามารถทดสอบ PD ได้โดยไม่ต้องใช้ห้องซีลด์ หากสัญญาณรบกวนไม่มากนัก มีความแม่นยำในการวัดได้ 0.5 % นับเป็นโครงการวิจัยที่ประสบผลสำเร็จดียิ่ง ผลงานได้นำไปเสนอในที่ประชุมวิชาการนานาชาติวิศวกรรมไฟฟ้าแรงสูง 10th ISH-99 International Symposium on High Voltage Engineering ที่กรุงลอนดอน เมื่อเดือนสิงหาคม 2542 ยิ่งกว่านั้นผลของการศึกษาวิจัยช่วยให้ศูนย์เชี่ยวชาญสามารถออกแบบสร้างระบบตรวจจับ PD ให้แก่บริษัท Intrronics Co., Ltd ตั้งอยู่ที่จังหวัดปราจีนบุรี เพื่อใช้ทดสอบประจำ (Routine test) วัด PD ของกับดักฟ้าผ่า (Lightning arrester) ระบบทดสอบทำงานได้อย่างมีประสิทธิภาพจนถึงทุกวันนี้

ในปี 2541 คณะวิจัยได้เสนอขอทุนสนับสนุนการวิจัยในหัวข้อเรื่อง “เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน” (A Computer Based Partial Discharge Analyzer for High Voltage Equipment) เป็นโครงการวิจัยของรายงานฉบับนี้นั่นเอง ซึ่งเป็นโครงการศึกษาวิจัยต่อเนื่องของการพัฒนาออกแบบสร้างเครื่องตรวจจับ PD ในเคเบิลแรงสูง แต่ใช้สำหรับตรวจจับ PD ในอุปกรณ์ไฟฟ้าแรงสูงใดๆ เครื่องจะประมวลผลและแสดงผลแบบคำนวณหาเมทริกซ์กระจายของ PD ในเชิงปริมาณและมุมแสดงผลเป็น 3 มิติ คำนวณหาค่าคุณลักษณะทางแฟร็กทัล จากการกระจายนี้สามารถบอกสาเหตุที่ทำให้เกิด PD ได้โดยอัตโนมัติ ส่วนหนึ่งของโครงการวิจัยเป็นวิทยานิพนธ์ปริญญาโทของนายรัฐภูมิ วุฒิจำนงค์ ผลงานวิทยานิพนธ์ได้ระดับดีมาก

เมื่อเสร็จสิ้นโครงการวิจัยเครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐานแล้ว คณะวิจัยได้ดำเนินการวิจัยต่อไปอีกหนึ่งเรื่อง คือ “การรู้จำรูปแบบของการเกิดดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง” (Pattern Recognition of Partial Discharge in High Voltage Equipment) โดยมีนางสาวเกวริน วิเศษจินดาวัฒน์ นิสิตปริญญาโท คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เป็นผู้ทำการศึกษาวิจัยเป็นวิทยานิพนธ์ปริญญาโท เป็นการพัฒนาโปรแกรมการรู้จำรูปแบบของการเกิด PD ในอุปกรณ์ไฟฟ้าแรงสูง ให้สามารถจำแนกรูปแบบของการเกิด PD โดยอัตโนมัติ ผลของการศึกษาวิทยานิพนธ์ปริญญาโทของนางสาวเกวรินได้จบเสร็จสิ้นเรียบร้อยเมื่อเดือนตุลาคม 2544

การศึกษาวิจัยโครงการนี้ต้องอาศัยผู้เชี่ยวชาญหลายด้าน ด้านวิศวกรรมไฟฟ้าแรงสูง อิเล็กทรอนิกส์ คอมพิวเตอร์ทั้งฮาร์ดแวร์และซอฟต์แวร์ ด้านสื่อสาร ด้านควบคุม และ EMC ต้องอาศัยความละเอียดอ่อนและความประณีต ใช้เทคโนโลยีขั้นสูง ต้องมีความมานะพยายามสูง จึงทำให้เข้าใจได้ว่า ทำไมผลิตภัณฑ์เครื่องทดสอบ PD ของต่างประเทศจึงมีราคาแพง อย่างไรก็ตามผลของการศึกษาวิจัยโครงการนี้อาจกล่าวได้อย่างภาคภูมิใจว่าประสบความสำเร็จตามเป้าหมาย เกิดการพัฒนาเทคโนโลยีที่ยั่งยืนภายในประเทศ เกิดการสร้างบุคลากร ช่วยให้อุตสาหกรรมที่เกี่ยวข้องสามารถจัดซื้อเครื่องทดสอบ PD ได้ในราคาประหยัด คุณค่าผลงานวิจัยจะเกิดขึ้นก็ต่อเมื่อได้มีการนำไปใช้ให้เกิดประโยชน์ในวงกว้าง โดยเฉพาะอย่างยิ่งในสถาบันการศึกษา สถาบันวิจัย เพื่อให้เกิดประโยชน์สูงสุดต่อการพัฒนาอุตสาหกรรมและเศรษฐกิจของชาติที่ยั่งยืนต่อไป

รองศาสตราจารย์ ดร. สำรวย สังข์สะอาด
หัวหน้าโครงการวิจัย

กิตติกรรมประกาศ

โครงการวิจัยนี้ดำเนินการประสบผลสำเร็จได้ด้วยดี ก็ด้วยได้รับความร่วมมือจากหลายฝ่าย โดยเฉพาะอย่างยิ่งสำนักงานกองทุนสนับสนุนการวิจัย (สกว.) โครงการเมธีวิจัยอาวุโส ที่ให้การสนับสนุนสำหรับการวิจัย จึงขอขอบคุณอย่างสูงไว้ ณ โอกาสนี้ ขอขอบคุณเจ้าหน้าที่ของศูนย์เชี่ยวชาญพิเศษเฉพาะด้านเทคโนโลยีไฟฟ้ากำลัง คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ที่ช่วยเหลือในการประสานงานกับสำนักงาน สกว. ช่วยจัดพิมพ์รายงานฉบับสมบูรณ์ให้เรียบร้อย ขอขอบคุณภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัยที่ให้ความอนุเคราะห์สถานที่ทำการวิจัย ขอขอบคุณคณะนักวิจัยที่ร่วมมือร่วมใจกันทำการศึกษาวิจัยโครงการนี้ด้วยความมานะพยายามและอดทนอย่างไม่ย่อท้อ ได้แก่ คุณณรงค์ ทองฉิม ศูนย์เชี่ยวชาญพิเศษเฉพาะด้านเทคโนโลยีไฟฟ้ากำลัง นักวิจัยรุ่นใหม่ สกว. ได้ทุ่มเทความตั้งใจถ่ายทอดความรู้และประสบการณ์เกี่ยวกับการออกแบบสร้างเครื่องตรวจจับดีสซาร์จบางส่วน และการออกแบบวงจรอิเล็กทรอนิกส์ คุณรัฐภูมิ วุฒิจำนงค์ ผู้ช่วยวิจัย ได้ศึกษาวิจัย ส่วนหนึ่งของโครงการวิจัยเป็นวิทยานิพนธ์ปริญญาโท ได้ใช้ความพยายามและอดทนต่อสู้กับความยากลำบากอย่างน่าชื่นชม จนทำให้ผลงาน (วิทยานิพนธ์) ประสบผลสำเร็จดีเยี่ยม และช่วยเขียนรายงานฉบับนี้ให้ คุณธนพร ทองเผือก บริษัทไมโครอิเล็กทรอนิกส์ เทคโนโลยี (ประเทศไทย) จำกัด ที่ช่วยพัฒนางจรดิจิตอลที่โปรแกรมไว้ใน FPGA (Field Programmable Gate Arrays) อาจารย์วรุฒม์ ทวีทรัพย์ ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิทยาศาสตร์ มหาวิทยาลัยมหิดล ที่ช่วยพัฒนาดีไวซ์ไดรเวอร์สำหรับการอินเตอร์เฟซการตรวจจับกับคอมพิวเตอร์ คุณเอกชัย ตันติกันนพร ภาควิชาวิศวกรรมคอมพิวเตอร์ จุฬาลงกรณ์มหาวิทยาลัย ที่ให้ความช่วยเหลือเกี่ยวกับเรื่องซอฟต์แวร์ และขอขอบคุณทุกท่านที่ได้มีส่วนช่วยให้โครงการนี้ประสบผลสำเร็จลุล่วงไปด้วยดี

รศ. ดร. สรรวย สังข์สะอาด

หัวหน้าโครงการวิจัย

รายงานการวิจัย

รหัสโครงการ : HVE 41-02

ชื่องานวิจัย : เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน

คณะผู้วิจัย :

- 1) รศ.ดร.สำรวย สังข์สะอาด หัวหน้าโครงการวิจัย
- 2) นายณรงค์ ทองนิม นักวิจัย
- 3) นายรัฐภูมิ วุฒิจำนงค์ นิสิตปริญญาโท จุฬาลงกรณ์มหาวิทยาลัย
- 4) อาจารย์วุฒิชัย ทวีทรัพย์ ภาควิชาวิศวกรรมคอมพิวเตอร์ มหาวิทยาลัยมหิดล
- 5) นายชนพร ทองเผือก บริษัทไมโครอิเล็กทรอนิกส์เทคโนโลยี (ประเทศไทย) จก.
- 6) นายเอกชัย ตันตีกนกพร ภาควิชาวิศวกรรมคอมพิวเตอร์ จุฬาลงกรณ์มหาวิทยาลัย

ระยะเวลาที่ทำการวิจัย: ตั้งแต่ กรกฎาคม 2541 ถึง พฤษภาคม 2545

วัตถุประสงค์

เพื่อออกแบบและสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วน โดยใช้คอมพิวเตอร์เป็นฐาน สำหรับใช้ตรวจจับ PD ในอุปกรณ์ไฟฟ้าแรงสูงได้ทุกชนิด วงจรตรวจจับเป็นแบบแถบกว้าง ความถี่ 40-420 kHz ตามข้อกำหนดมาตรฐาน IEC ให้มีความไวสูงถึง 1 pC ที่ค่าเก็บประจุคาบเกี่ยว 1 nF ให้สามารถวิเคราะห์และจำแนกประเภทของ PD ได้

บทคัดย่อ

รายงานฉบับนี้เสนอการพัฒนาออกแบบและประกอบสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ใช้ไมโครคอมพิวเตอร์เป็นฐาน เพื่อใช้ในการตรวจจับดีสชาร์จบางส่วน ในอุปกรณ์ไฟฟ้าแรงสูง ตามข้อกำหนดของมาตรฐาน IEC60270 และใช้วิเคราะห์หาสาเหตุที่ทำให้เกิด PD ในอุปกรณ์ไฟฟ้าแรงสูง ลักษณะของระบบวัดที่ใช้เป็นแบบวิธีตรง โดยมีช่วงความถี่ที่วัด 40 ถึง 420 kHz ความไวของภาคตรวจจับ PD เมื่อใช้ทดสอบวัสดุทดสอบทั่วไปที่มีค่าความจุ 1 nF และใช้ตัวเก็บประจุคัปปลิงขนาด 1 nF จะให้ความไวดีกว่า 1 pC เครื่องที่ออกแบบสร้างนี้ใช้คอมพิวเตอร์เป็นฐาน มีวงจรภาคดิจิทัลที่โปรแกรมไว้ใน FPGA บนแผงวงจรที่ออกแบบให้ติดตั้งอยู่ภายในคอมพิวเตอร์ ซึ่งทำการประมวลผลและแสดงผลแบบเวลาจริง การใช้เครื่องวิเคราะห์ดีสชาร์จบางส่วนวิเคราะห์หาสาเหตุที่ทำให้เกิด PD ในอุปกรณ์ไฟฟ้าแรงสูงนั้น เครื่องจะทำการตรวจวัดและบันทึกข้อมูลลงในไฟล์คำนวณเมตริกซ์การกระจาย $H_n(\phi, q)$ และแสดงผลแบบ 3 มิติ คำนวณค่าคุณลักษณะทางแฟรกทัลจากการกระจาย $H_n(\phi, q)$ จากนั้นจะทำการวิเคราะห์ค่าคุณลักษณะและจำแนกกลุ่มข้อมูลโดยใช้วิธี Centour score เพื่อหาสาเหตุที่ทำให้เกิด PD โดยอัตโนมัติ เครื่องวิเคราะห์ดีสชาร์จบางส่วนนี้สามารถใช้ทดสอบในห้องที่ไม่มีซีลได้หากมีสัญญาณรบกวนไม่มากนัก

คำสำคัญ : เครื่องวิเคราะห์ดีสชาร์จบางส่วน, การตรวจวิเคราะห์การฉนวน, เอฟพีจีเอ

Research Report

Project Code : HVE 41-02

Title : A PC-based Partial Discharge Analyzer for High Voltage Equipment

Investigators : Dr. Samruay Sangkasaad	Chulalongkorn University
Mr. Narong Tongchim	Chulalongkorn University
Mr. Rattapoom Vudhichamnong	Chulalongkorn University
Mr. Warut Taweesub	Mahidol University
Mr. Tanaporn Tongphuek	Mahidol University
Mr. Ekachai Tantikanokporn	Chulalongkorn University

Project Period : July 1998 to May 2002

Objectives:

To develop and design a PC-based partial discharge analyzer for measuring PD in all kinds of high voltage equipment. The measuring circuit is wide-band with frequency range of 40-420 kHz in accordance with IEC standard, with sensitivity better than 1 pC at coupling capacitor of 1 nF. The type of PD can be analyzed and classified.

Abstract

This report presents the development, design and construction of a microcomputer-based partial discharge (PD) analyzer for high voltage equipment. The PD measuring system was designed in accordance with IEC60270, and for analyzing the cause of PD in high voltage equipment. The PD measuring system was designed for straight method with the measuring frequency range of 40 to 420 kHz. The sensitivity of the detector is better than 1 pC for test object and coupling capacitor with each 1 nF. Digital circuits of the PC-based analyzer were programmed into Field Programmable Gate Arrays (FPGA) on the PCB which fitted inside PC. The measuring system operates in real time for processing and display of PD data. To analyze PD data for insulation diagnosis purpose, PD signal is measured and recorded to a file. $H_n(\phi, q)$ distribution matrix is calculated and display in 3 dimensions. After that, fractal features are derived from $H_n(\phi, q)$ distribution and automatic classification of defects using Centour score method will finally be performed. The advantages of the designed partial discharge analyzer are easy in operation and measurement outside the shielding room can be performed in moderate environmental interference.

Keyword : Partial Discharge Analyzer , Insulation Diagnosis , FPGA

สารบัญ

	หน้า
คำนำ	i
กิตติกรรมประกาศ	iv
บทคัดย่อภาษาไทย	v
บทคัดย่อภาษาอังกฤษ	vi
สารบัญ	vii
สารบัญภาพ	ix
สารบัญตาราง	xi
บทที่ 1 บทนำ	1
1.1 บทนำทั่วไป	2
1.2 ที่มาของปัญหา	2
1.3 การศึกษาวิจัยที่เกี่ยวข้อง.....	3
1.4 วัตถุประสงค์และขอบข่ายของงานวิจัย	3
บทที่ 2 หลักการตรวจจับและวิเคราะห์ดีสซาร์จบางส่วน	4
2.1 พฤติกรรมของดีสซาร์จบางส่วน	4
2.1.1 ผลจากการเกิดดีสซาร์จบางส่วน	4
2.1.2 วงจรสมมูลของดีสซาร์จภายในอุปกรณ์ไฟฟ้าแรงสูงทั่วไป.....	5
2.1.3 รูปแบบพัลส์ของดีสซาร์จบางส่วน	6
2.2 หลักการตรวจจับดีสซาร์จบางส่วน	8
2.2.1 วงจรพื้นฐานและการวิเคราะห์วงจรตรวจจับดีสซาร์จบางส่วน	8
2.2.2 การแสดงผลดีสซาร์จบางส่วน	16
2.2.3 เครื่องเปรียบเทียบดีสซาร์จมาตรฐาน	16
2.3 เทคนิคการวัดดีสซาร์จบางส่วน	17
บทที่ 3 การออกแบบและประกอบสร้างเครื่องวิเคราะห์ดีสซาร์จบางส่วน	19
3.1 ส่วนประกอบและหลักการทำงาน	19
3.2 อุปกรณ์รับสัญญาณและวงจรภาคแอนะล็อกของเครื่องมือวัด.....	22
3.2.1 วงจรตรวจจับดีสซาร์จบางส่วน	22
3.2.2 วงจรวัดแรงดันทดสอบ	24
3.2.3 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล	25
3.3 วงจรภาคดิจิตอล	27
3.3.1 การออกแบบวงจรดิจิตอลโดยใช้ภาษา VHDL	27
3.3.2 หมายเหตุการทำงานของวงจรภาคดิจิตอล	28

สารบัญ (ต่อ)

	หน้า
3.3.3 ส่วนประกอบของวงจรภาคดิจิทัล	29
3.3.4 รายละเอียดการทำงานของวงจรดิจิทัล	33
3.4 ดีไวซ์ไมโครเวร์	41
3.4.1 ส่วนประกอบของระบบปฏิบัติการวินโดวส์98	41
3.4.2 หลักการสร้าง Device Controller	42
3.4.3 การออกแบบดีไวซ์ไมโครเวร์.....	43
3.4.4 Device I/O Control Interface ของดีไวซ์ไมโครเวร์	44
3.5 ซอฟต์แวร์สำหรับเครื่องวิเคราะห์ดีสชาร์จบางส่วน	45
3.5.1 ภาคตรวจจับสัญญาณดีสชาร์จบางส่วน	45
3.5.2 ภาคแสดงรูปคลื่นสัญญาณดีสชาร์จบางส่วน	49
3.5.3 ภาควิเคราะห์ดีสชาร์จบางส่วน	51
บทที่ 4 การทดสอบและประเมินผล	56
4.1 การทดสอบคุณสมบัติของภาคตรวจจับดีสชาร์จบางส่วน.....	56
4.2 การทดสอบจริง	59
4.3 การประเมินผล	65
บทที่ 5 สรุปและข้อเสนอแนะ	66
5.1 สรุปผลงาน.....	66
5.2 ปัญหาและข้อเสนอแนะ	67
การสร้างที่มวิจัย.....	68
เอกสารอ้างอิง	69
ภาคผนวก	73
ผลงานที่ได้รับการตีพิมพ์และเสนอในที่ประชุมวิชาการ.....	75

สารบัญภาพ

รูปที่	หน้า
1.1 ดิสชาร์จบางส่วนแบบต่างๆ	1
2.1 วงจรสมมูล PD แบบทั่วไป.....	5
2.2 ค่าความจุไฟฟ้าของวงจรที่เกิด PD	6
2.3 แรงดันตกคร่อมโพรงก๊าซและกระแสที่ขั้วสายของอุปกรณ์ขณะเกิด PD	7
2.4 ลักษณะรูปร่างของกระแส PD ในทางทฤษฎีสำหรับแก๊สเล็ก ๆ	7
2.5 วงจรพื้นฐานสำหรับการตรวจจับ PD	8
2.6 การแทน PD ด้วยวงจรสมมูลแบบต่าง ๆ	10
2.7 ลักษณะสเปกตรัมและการตอบสนองความถี่ต่าง ๆ ของเครื่องตรวจจับ PD	12
2.8 ลักษณะสัญญาณเอาต์พุตของเครื่องตรวจจับ PD แบบต่าง ๆ	14
2.9 ลักษณะสัญญาณเอาต์พุตของเครื่องตรวจจับ PD ที่มีสัญญาณรบกวนรวมอยู่ด้วย....	15
2.10 วงจรที่ใช้คำนวณความไวของเครื่องตรวจจับ PD สำหรับวัสดุทดสอบทั่วไป.....	15
2.11 วงจรสำหรับการเปรียบเทียบ	17
2.12 วงจรทดสอบดิสชาร์จบางส่วนแบบต่าง ๆ	18
3.1 ส่วนประกอบของเครื่องวิเคราะห์ PD.....	19
3.2 ไตอะแกรมของระบบวัด.....	20
3.3 การวิเคราะห์หาขนาดค่ายอดของ PD และมุมเฟสที่เกิด PD.....	21
3.4 ลักษณะเอาต์พุตของเครื่องตรวจจับ PD.....	23
3.5 ความไวเมื่อตรวจจับวัสดุทดสอบทั่วไปเมื่อใช้ตัวเก็บประจุคัปปลิง 1 นาโนฟารัด.....	24
3.6 ลักษณะสัญญาณ PD เมื่อวัสดุทดสอบเป็นเคเบิลแรงสูง.....	26
3.7 วิธีการออกแบบด้วยภาษา VHDL.....	28
3.8 โครงสร้างของวงจรภาคดิจิทัล.....	29
3.9 ส่วนประกอบของวงจรภาคดิจิทัล.....	31
3.10 บล็อกไดอะแกรมของวงจรที่ออกแบบสมบูรณ์.....	32
3.11 ไตอะแกรมเวลาวงจรถอดรหัสแอดเดรสอินพุตเอาต์พุต.....	34
3.12 ไตอะแกรมเวลาสัญญาณอ่านข้อมูลตรวจจับ PD.....	36
3.13 ไตอะแกรมเวลาสัญญาณควบคุมการขออินเตอร์รัพต์.....	37
3.14 ไตอะแกรมเวลาของสัญญาณควบคุมการ DMA.....	38
3.15 เวลารับข้อมูลตรวจจับ PD เข้าหน่วยความจำ.....	39
3.16 เวลาเริ่มส่งข้อมูลตรวจจับ PD เข้าเครื่องคอมพิวเตอร์.....	40
3.17 ไตอะแกรมเวลาวงจรตรวจจับค่ายอด PD.....	41
3.18 โมเดลของ VxD ที่พัฒนาขึ้น.....	42

สารบัญภาพ (ต่อ)

รูปที่	หน้า
3.19 พื้นที่ของ memory ส่วนที่ใช้งานสำหรับ buffer.....	44
3.20 ส่วนแสดงผลของภาคตรวจจับสัญญาณ PD.....	45
3.21 ลักษณะของส่วนแสดงผลหลักของฟังก์ชันการปรับเทียบ.....	46
3.22 ลักษณะของส่วนแสดงผลหลักของการแสดงผลบนฐานเวลาแบบเชิงเส้น.....	47
3.23 ลักษณะของส่วนแสดงผลหลักของการแสดงผลบนฐานเวลารูปวงรี.....	47
3.24 ลักษณะของส่วนแสดงผลหลักของการแสดงผล q-V curve.....	48
3.25 ส่วนแสดงผลของภาคแสดงรูปสัญญาณ PD.....	50
3.26 การแสดงรูปสัญญาณ PD ที่บันทึกได้.....	50
3.27 การขยายภาพในแกนเวลา.....	51
3.28 การอินเตอร์โพลิต.....	51
3.29 ลำดับของการเรียกใช้ฟอร์มต่าง ๆ ในการวิเคราะห์ PD.....	52
3.30 ส่วนแสดงผลของฟอร์มตั้งค่าการบันทึกสัญญาณ PD.....	52
3.31 ฟอร์มแสดงผลข้อมูลที่บันทึกได้บนฐานเวลารูปวงรี.....	53
3.32 ส่วนแสดงผลของฟอร์มแสดงการกระจายของข้อมูล PD.....	53
3.33 ส่วนแสดงผลของฟอร์มแสดงคุณลักษณะแฟรกทัล.....	54
3.34 ส่วนแสดงผลของฟอร์มการจำแนกประเภทของ PD.....	55
4.1 ผลตอบสนองทางความถี่ของระบบวัด PD.....	57
4.2 รูปสัญญาณเอาต์พุตของภาคตรวจจับ PD.....	57
4.3 รูปสัญญาณกรณีที่มี C_a และ C_k มีค่า 1 นาโนฟารัดเท่ากัน.....	58
4.4 ความไวของเครื่องวัด PD สำหรับวัสดุทดสอบทั่วไป.....	58
4.5 วงจรที่ใช้ในการทดสอบตัวเก็บประจุแรงสูง.....	59
4.6 การตรวจจับ PD ที่เกิดในตัวเก็บประจุแรงสูง.....	60
4.7 รูปสัญญาณ PD ที่เกิดจากโคโรนาที่ตัวเก็บประจุแรงสูง.....	61
4.8 การจำลองจุดบกพร่องของวัสดุทดสอบ.....	61
4.9 ลักษณะการกระจายของข้อมูล PD ที่เกิดจากสาเหตุต่าง ๆ	62
4.10 ผลการวิเคราะห์ PD ที่เกิดจากสาเหตุต่าง ๆ.....	63

สารบัญตาราง

ตารางที่	หน้า
3.1 ความผิดพลาดสูงสุดของค่ายอดที่อัตราชักตัวอย่างต่าง ๆ	26
3.2 หน้าที่ของพอร์ตเขียนและพาร์ตอ่าน.....	33
3.3 แฟกเตอร์ตัวคูณและแรงดันทดสอบสูงสุดที่อัตราขยายต่าง ๆ.....	49
4.1 การตอบสนองของระบบวัดที่ออกแบบ.....	56
4.2 ความเป็นเชิงเส้นของ k สำหรับเครื่องที่ออกแบบ.....	57

บทที่ 1

บทนำ

1.1 บทนำทั่วไป

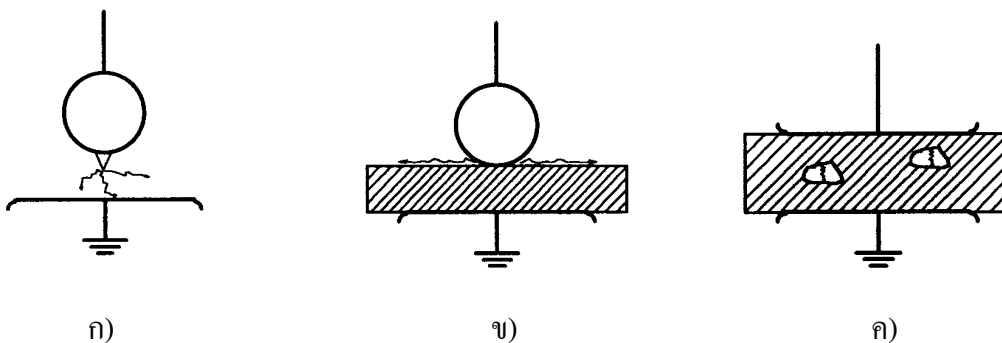
ดีสชาร์จบางส่วน (Partial Discharge, PD) เป็นดีสชาร์จทางไฟฟ้าที่ไม่เชื่อมต่อถึงกันระหว่างขั้วของอุปกรณ์ไฟฟ้า [1] โดยเกิดการเกิดสปาร์กในเนื้อฉนวนเพียงบางส่วนตรงบริเวณที่มีความเครียดสนามไฟฟ้าสูงกว่าค่าความเครียดสนามไฟฟ้าวิกฤต

ดีสชาร์จบางส่วนอาจแบ่งตามลักษณะที่เกิดขึ้นได้ 3 แบบ[1,2] คือ

1) โคโรนาดีสชาร์จ (Corona discharge) เกิดขึ้นในอากาศตรงบริเวณรอบๆ อิเล็กโทรดปลายแหลมหรือขอบคมที่มีความเครียดสนามไฟฟ้าสูงกว่าบริเวณอื่น เช่น สายตัวนำแรงสูงที่มีขนาดเล็กเกินไป หรือผิวสายตัวนำไม่เรียบพอ ทำให้อากาศรอบๆ บริเวณนั้นเกิดไอออนเซชัน ดังรูปที่ 1.1 ก)

2) ดีสชาร์จตามผิว (Surface discharge) เกิดบริเวณผิวของฉนวนที่มีความเครียดสนามไฟฟ้าในแนวเดียวกับผิวสูง อาจเกิดร่องรอยกัดกร่อนซึ่งมีสภาพนำไฟฟ้า (tracking) ดังรูปที่ 1.1 ข)

3) ดีสชาร์จภายใน (Internal discharge) เกิดขึ้นในเนื้อฉนวนที่มีความคงทนได้อิเล็กตริกต่ำหรือมีความเครียดสนามไฟฟ้าสูงกว่าบริเวณอื่น จึงทำให้เนื้อฉนวนส่วนนี้เกิดเบรกดาวน์ก่อน ดีสชาร์จภายในเกิดขึ้นเนื่องจากมีโพรงอากาศหรือสิ่งแปลกปลอมในเนื้อฉนวนที่เป็นของแข็งหรือของเหลว ตัวอย่างของดีสชาร์จภายในแสดงดังรูปที่ 1.1 ค)



รูปที่ 1.1 ดีสชาร์จบางส่วนแบบต่างๆ

ก) โคโรนาดีสชาร์จ ข) ดีสชาร์จตามผิว ค) ดีสชาร์จภายใน

ดีสชาร์จบางส่วนอาจทำให้เกิดปรากฏการณ์ต่างๆ เช่น แสง เสียงรบกวน ความร้อน การเปลี่ยนแปลงทางเคมี การแพร่กระจายของคลื่นแม่เหล็กไฟฟ้า พลังงานสูญเสียในฉนวนและกระแสพัลส์ที่ขั้วสายของอุปกรณ์ เป็นต้น[1] ผลของดีสชาร์จบางส่วนหรือ PD อาจก่อให้เกิดคลื่นรบกวนวิทยุเข้าไปรบกวนระบบสื่อสารได้ และในกรณีที่ PD นั้นเกิดขึ้นภายในอุปกรณ์ไฟฟ้าแรงสูง ผลอันนี้จะไป

ทำลายระบบการฉนวน ทำให้ฉนวนเสื่อมสภาพเร็วขึ้น อายุการใช้งานของอุปกรณ์จะสั้นลง และนำไปสู่การเบรกดาวน์ของฉนวนในที่สุด ดังนั้นเราจึงถือเอา PD เป็นแฟกเตอร์สำคัญที่จะบอกชี้ถึงคุณภาพของการฉนวนอุปกรณ์ การออกแบบอุปกรณ์ไฟฟ้าแรงสูงจึงต้องป้องกันหรือหลีกเลี่ยงมิให้มี PD เกิดขึ้น โดยการออกแบบลักษณะอุปกรณ์ให้มีความเครียดสนามไฟฟ้าต่ำกว่าค่าวิกฤต หรือเลือกใช้เทคนิคทางฉนวนที่เหมาะสม แต่อย่างไรก็ตามอุปกรณ์ที่ออกแบบหรือผลิตอาจมี PD เกิดขึ้นได้โดยมิได้ตั้งใจ ซึ่งอาจเกิดจากความบกพร่องของระบบการฉนวนในระหว่างการผลิต หรือคุณภาพของฉนวนไม่ได้ตามที่กำหนด จึงต้องมีการวัดหรือตรวจจับ PD ก่อนนำอุปกรณ์ไปใช้งานว่ามี PD เกินกว่าค่าที่มาตรฐานกำหนดไว้หรือไม่ โดยการวัดด้วยเครื่องตรวจจับดีสชาร์จบางส่วน

เครื่องตรวจจับดีสชาร์จบางส่วน เป็นอุปกรณ์อิเล็กทรอนิกส์ที่ใช้สำหรับวัดค่าดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง ซึ่งจัดเป็นวิธีการทดสอบคุณสมบัติการฉนวนของอุปกรณ์แบบ ไม่ทำลาย และเป็นข้อกำหนดที่สำคัญของมาตรฐานการทดสอบในปัจจุบัน

เครื่องตรวจจับดีสชาร์จบางส่วนแบบดิจิทัลตามข้อกำหนดอย่างต่ำที่มาตรฐานกำหนดไว้จะต้องสามารถแสดงค่าขนาดของประจุที่ปรากฏ (Apparent Charge Magnitude) ได้ [3] นอกจากนั้นแล้วเครื่องตรวจจับ PD แบบดิจิทัลที่ใช้คอมพิวเตอร์เป็นฐานสามารถประมวลผลสัญญาณ PD แบบเวลาจริง เนื่องจากปัจจุบันนี้คอมพิวเตอร์มีสมรรถนะในการคำนวณสูงขึ้นมาก ทำให้สามารถตรวจจับ แสดงผล และบันทึกค่าประจุที่ปรากฏ (q) และมุมเฟสของแรงดันทดสอบ (ϕ) เมื่อเกิด PD รวมทั้งค่าแรงดันทดสอบ (U) ได้ตลอดเวลาทำการทดสอบ ซึ่งสามารถนำมาคำนวณหารูปแบบของการกระจายที่เกี่ยวข้องกับการวิเคราะห์ PD ได้ เมื่อนำรูปแบบเหล่านี้มาผ่านขั้นตอนการวิเคราะห์ก็จะทำให้ทราบสาเหตุที่ทำให้เกิด PD ในฉนวน [4] อันนำไปสู่กระบวนการแก้ปัญหาความบกพร่องของการฉนวนในอุปกรณ์ไฟฟ้าแรงสูงที่เหมาะสมต่อไป

1.2 ที่มาของปัญหา

ปัจจุบันโรงงานภายในประเทศสามารถผลิตอุปกรณ์ไฟฟ้าแรงสูงได้แล้วหลายชนิด เช่น หม้อแปลงไฟฟ้า เคเบิลแรงสูง ลูกถ้วยฉนวน สวิตช์เกียร์ เป็นต้น ซึ่งต้องตรวจสอบวัดค่าดีสชาร์จบางส่วนตามที่มาตรฐานกำหนด การไฟฟ้าต่าง ๆ ที่ใช้อุปกรณ์ไฟฟ้าเหล่านี้ในระบบส่งจ่ายต้องมีการตรวจวัด PD หลังจากการซ่อมบำรุง [5] เมื่อตรวจวัด PD แล้วพบว่าค่าเกินกว่าที่มาตรฐานยอมรับได้ก็จะต้องมีการตรวจสอบและวิเคราะห์สาเหตุ ซึ่งอาจเกิดจากความบกพร่องในการออกแบบ ความบกพร่องในกระบวนการผลิต หรือความบกพร่องในการติดตั้งก็ได้ จึงมีความจำเป็นต้องใช้เครื่องวิเคราะห์ดีสชาร์จบางส่วน เครื่องวิเคราะห์ดีสชาร์จบางส่วนที่สั่งซื้อจากต่างประเทศก็มีราคาแพงมาก ทางศูนย์เชี่ยวชาญพิเศษเฉพาะด้านเทคโนโลยีไฟฟ้ากำลังจึงได้ทำการศึกษาวิจัย เพื่อพัฒนาออกแบบและสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วนขึ้น โดยได้รับการสนับสนุนด้านเงินทุนจากสำนักงานกองทุนสนับสนุนการวิจัย (สกว.)

1.3 การศึกษาวิจัยที่เกี่ยวข้อง

การวิเคราะห์ PD นั้น เริ่มมีการวินิจฉัย PD ในระบบการฉนวน (insulation diagnostics) มาตั้งแต่ในราวปี 1950[8] โดยใช้วิธีการต่างๆ ตัวอย่างที่สำคัญ เช่น การสังเกต รูปแบบของสัญญาณบนรูป ลิสซาจูส์ (Lissajous traces) ซึ่งริเริ่มโดย Kreuger และ Mole การวิเคราะห์สัญญาณจาก $\tan\delta$ bridges โดย Meyer และ Dakin การวิเคราะห์ลำดับการเกิดของพัลส์ โดย Lacoste และ Bartnikas เป็นต้น โดยการวินิจฉัย PD ได้มีความรู้ไปกับการสังเกตและศึกษาปรากฏการณ์ที่เกิดจาก PD ในแง่มุมต่างๆ เช่น กระบวนการเสื่อมสภาพ (degradation) ของระบบการฉนวน การเกิดทรี (treeing) การศึกษา PD ในโพรง (void) ที่มีรูปร่างต่างๆภายในฉนวน เป็นต้น โดยในปัจจุบันนี้การวิเคราะห์ PD จะเน้นไปที่การศึกษาในด้านกลไกในเรืองกลไกที่เกี่ยวข้องกับการเกิด PD และในด้านการสร้างแบบจำลอง (modeling) ที่เหมาะสมสำหรับลักษณะการฉนวนแบบต่างๆ [8] การวิวัฒนาการทางด้านอิเล็กทรอนิกส์เจริญก้าวหน้ามากขึ้น จึงได้มีการนำวิธีการอิเล็กทรอนิกส์มาใช้ในการวิเคราะห์ PD ให้มีประสิทธิภาพสูงขึ้น [6, 7]

ในประเทศไทย ได้มีรายงานเกี่ยวกับการพัฒนาออกแบบ และสร้างเครื่องตรวจจับ PD ครั้งแรกในปี พ.ศ. 2525 โดยการออกแบบและประกอบสร้างมิเตอร์กึ่งคายอตเพื่อใช้วัด PD ในเทอมของคลื่นรบกวนวิทยุ [9] ในปี พ.ศ. 2527 ได้มีรายงานเกี่ยวกับการศึกษาการเกิดดีสชาร์จ บางส่วนในอุปกรณ์ไฟฟ้าแรงสูง [2] ในปี พ.ศ. 2533 ได้มีงานวิจัยออกแบบสร้างเครื่องตรวจจับ ดีสชาร์จบางส่วนสำหรับอุปกรณ์ไฟฟ้าแรงสูงเป็นวิทยานิพนธ์ [5] และในปี พ.ศ. 2541 ได้มีการวิจัยเพื่อออกแบบสร้างระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วนในสายเคเบิลแรงสูง ซึ่งใช้คอมพิวเตอร์เป็นฐานและใช้ FPGA ซึ่งเป็นไอซีดิจิทัล ที่สามารถโปรแกรมการทำงานในระดับฮาร์ดแวร์ได้ มาประมวลผลสัญญาณดิจิทัลและควบคุมการทำงานของอุปกรณ์วัด โดยมีการใช้เทคนิคการประมวลผลสัญญาณดิจิทัลในขั้นตอนต่างๆของการตรวจจับและตรวจหาตำแหน่งที่เกิด PD ในสายเคเบิลแรงสูงด้วย [10,11]

1.4 วัตถุประสงค์และขอบข่ายของงานวิจัย

งานวิจัยนี้มีวัตถุประสงค์เพื่อออกแบบและสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วนแบบดิจิทัลที่ทำงานแบบเวลาจริงโดยใช้ไมโครคอมพิวเตอร์เป็นฐาน ให้มีความสามารถตรวจจับ PD ภายในของอุปกรณ์ไฟฟ้าแรงสูงได้ทุกชนิด โดยการออกแบบให้วงจรส่วนที่ตรวจจับ PD เป็นแบบแถบกว้าง มีคุณสมบัติตามข้อกำหนดของมาตรฐาน IEC และมีความไวได้สูงถึง 1 พิโคคูลอมป์ สำหรับวัสดุทดสอบไฟฟ้าแรงสูงทั่วไป เช่น ตัวเก็บประจุ เคเบิลแรงสูง หม้อแปลงแบบแห้ง เป็นต้น เครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างสามารถบันทึกค่าประจุที่ปรากฏ (q) ที่เกิดขึ้น ตามมุมเฟสของแรงดัน (ϕ) และค่าแรงดันทดสอบ (U) ได้ตลอดเวลาทำการทดสอบ ซึ่งสามารถนำมาคำนวณเมตริกซ์การกระจายของค่าประจุที่ปรากฏเพื่อใช้ในการวิเคราะห์ PD เมื่อนำรูปแบบเหล่านี้มาผ่านขั้นตอนการวิเคราะห์และจำแนกประเภทก็จะสามารถบอกสาเหตุที่ทำให้เกิด PD

บทที่ 2

หลักการตรวจจับและวิเคราะห์ดีสชาร์จบางส่วน

การศึกษาและออกแบบสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วน ภายในอุปกรณ์ไฟฟ้าแรงสูง เริ่มจากการศึกษาพฤติกรรมของ PD หลักการตรวจจับ PD การแสดงผลการตรวจจับ PD การลดสัญญาณรบกวน เพื่อใช้ออกแบบเครื่องวิเคราะห์ PD ตลอดจนถึงการศึกษาวิธีการตรวจจับและขั้นตอนต่างๆในการวิเคราะห์ PD จากผลงานวิจัยในอดีต เพื่อใช้ในการพัฒนาซอฟต์แวร์ที่ใช้วิเคราะห์ PD

2.1 พฤติกรรมของดีสชาร์จบางส่วน

การเกิดดีสชาร์จบางส่วนมีความสัมพันธ์กับอายุการใช้งานของอุปกรณ์ไฟฟ้าแรงสูง เมื่อเกิดดีสชาร์จขึ้น[12] พลังงานการกระแทกจากอิเล็กตรอนหรือไอออนพลังงานสูงจะทำให้ฉนวนเกิดความร้อนและการเปลี่ยนแปลงทางเคมี เป็นเหตุทำให้ฉนวนเสื่อมสภาพอย่างรวดเร็ว อายุการใช้งานของอุปกรณ์สั้นลง นำไปสู่การเบรกดาวน์ได้ในที่สุด ซึ่งก่อให้เกิดความเสียหายต่อระบบฉนวนและอุปกรณ์ไฟฟ้าแรงสูง นอกจากนั้นแล้วดีสชาร์จบางส่วนยังก่อให้เกิดคลื่นรบกวนวิทยุ(Radio Interference) ซึ่งจะส่งผลกระทบต่อระบบสื่อสาร มาตรฐานจึงกำหนดให้มีการทดสอบตรวจวัดค่า PD

2.1.1 ผลจากการเกิดดีสชาร์จบางส่วน

เมื่อเกิดดีสชาร์จบางส่วนจะเกิดผลสืบเนื่องต่างๆได้แก่[9] สัญญาณพัลส์ทางไฟฟ้า เสียง การสูญเสียของไดอิเล็กตริก แสง การเพิ่มขึ้นของความดันก๊าซ และปฏิกิริยาเคมี เราสามารถสังเกตและตรวจจับดีสชาร์จบางส่วนได้หลายทางโดยการตรวจวัดสัญญาณที่กล่าวมา ซึ่งมีข้อดีข้อเสียแตกต่างกันดังต่อไปนี้

1) การฟังเสียง hissing ที่เกิดจาก PD เป็นวิธีที่ง่ายและเก่าแก่ที่สุด แต่วิธีนี้มีความไวต่ำและถูกรบกวนโดยเสียงอื่นๆจากภายนอกได้ง่าย

2) การวัดการสูญเสียของไดอิเล็กตริกโดยการวัดค่า $\tan\delta$ สามารถสังเกตการเกิด PD ได้จากค่า $\tan\delta$ ที่เพิ่มขึ้นและมีความสัมพันธ์กับแรงดันทดสอบ เนื่องจากพลังงานที่ปลดปล่อยออกมาขณะเกิด PD จะทำให้ตัวประกอบการสูญเสีย (Dissipation factor) $\tan\delta$ มีค่าเพิ่มขึ้น อย่างไรก็ตามการสังเกตดังกล่าวไม่ชัดเจนแม้ว่าจะเกิด PD ปริมาณมาก เนื่องจากพลังงานสูญเสียจากการเกิด PD ซึ่งเกิดเฉพาะบางบริเวณของเนื้อฉนวน อาจมีค่าน้อยเมื่อเทียบกับการสูญเสียของไดอิเล็กตริก ที่เกิดขึ้นในปริมาตรทั้งหมดของฉนวน

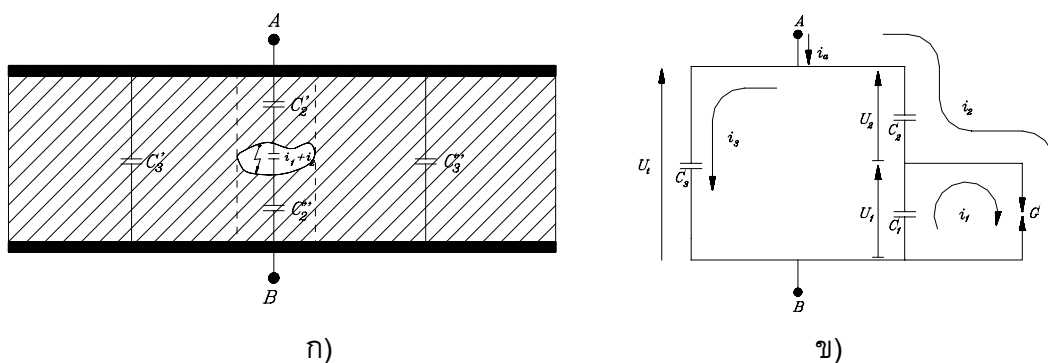
3) การตรวจวัด PD ทางแสง มีข้อจำกัดในเรื่องตำแหน่งที่เกิด PD ในวัสดุทดสอบต้องโปร่งแสง จึงไม่สามารถกระทำได้ในหลายกรณี

4) การตรวจวัดการเพิ่มขึ้นของความดันก๊าซและปฏิกิริยาเคมี มีข้อจำกัดที่การเปลี่ยนแปลงต้องใช้ระยะเวลานาน จึงไม่เหมาะที่จะใช้ติดตามการเกิด PD

5) การวัดทางไฟฟ้า เป็นวิธีการวัดที่นิยมใช้กันมากที่สุด และมาตรฐานสากลแนะนำให้ใช้ เนื่องจากมีความไวสูง สามารถติดตามการเกิด PD ได้อย่างรวดเร็ว สามารถจำแนกสัญญาณที่เกิดจาก PD ออกจากสัญญาณอื่นๆได้ และมีความสัมพันธ์โดยตรงกับปริมาณ PD ที่เกิดขึ้น การวัดปริมาณของดีสชาร์จบางส่วนตามมาตรฐานสากลนั้นจะวัดในเทอมของ “ประจุที่ปรากฏ” (Apparent charge) [6] การตรวจจับ PD ในโครงการวิจัยนี้จะใช้วิธีวัดทางไฟฟ้า

2.1.2 วงจรสมมูลของดีสชาร์จภายในอุปกรณ์ไฟฟ้าแรงสูงทั่วไป

วงจรสมมูลสำหรับฉนวนของอุปกรณ์ขณะเกิด PD อาจแทนด้วยค่าความจุไฟฟ้า C_1 , C_2 , C_3 และ สปาร์กแกป G ดังรูปที่ 2.1[1] โดยฉนวนส่วนที่บกพร่องซึ่งปกติแล้วจะเป็นโพรงอากาศขนาดเล็กๆ จะแทนด้วยค่าความจุไฟฟ้า C_1 และสปาร์กแกป G ฉนวนที่อยู่ในแนวเดียวกับส่วนที่บกพร่องจะแทนด้วยค่าความจุไฟฟ้า C_2 และฉนวนส่วนที่มีสภาพดีจะแทนด้วยค่าความจุไฟฟ้า C_3



รูปที่ 2.1 วงจรสมมูล PD แบบทั่วไป

จากรูปที่ 2.1 เมื่อป้อนแรงดันไฟฟ้าที่ขั้วสายของอุปกรณ์ (ขั้ว A-B) ในรูปที่ 2.1 ก) จะทำให้เกิดแรงดันตกคร่อมส่วนต่างๆของฉนวนแสดงดังรูปที่ 2.1 ข) ถ้าเกิดแรงดันตกคร่อมโพรงอากาศสูงเกินกว่าค่าแรงดันที่โพรงอากาศสามารถทนได้ ทำให้เกิดเบรกดาวนหรือดีสชาร์จเฉพาะบริเวณโพรงอากาศนี้ จึงเรียกว่าเกิด “ดีสชาร์จบางส่วน” หรือ “PD” ภายในอุปกรณ์นั้น จากรูปที่ 2.1 ข) จะได้

$$C_3 = C_3' + C_3'' \quad (2.1)$$

$$C_2 = \frac{C_2' C_2''}{C_2' + C_2''} \quad (2.2)$$

$$C_3 \gg C_1 \gg C_2 \quad (2.3)$$

จากเหตุผลในสมการ (2.3) โดยที่ C_a คือค่าความจุไฟฟ้ารวมของวัสดุทดสอบ จะได้ว่า

$$C_a = \frac{C_1 C_2}{C_1 + C_2} + C_3 \approx C_3 \quad (2.4)$$

จากรูปที่ 2.1 ข.) แรงดันตกที่ขั้วสาย ΔU_t เนื่องจากการเกิด PD สามารถคำนวณได้โดยเปรียบเทียบประจุที่สะสมก่อนและหลังการเกิด PD ได้ดังนี้

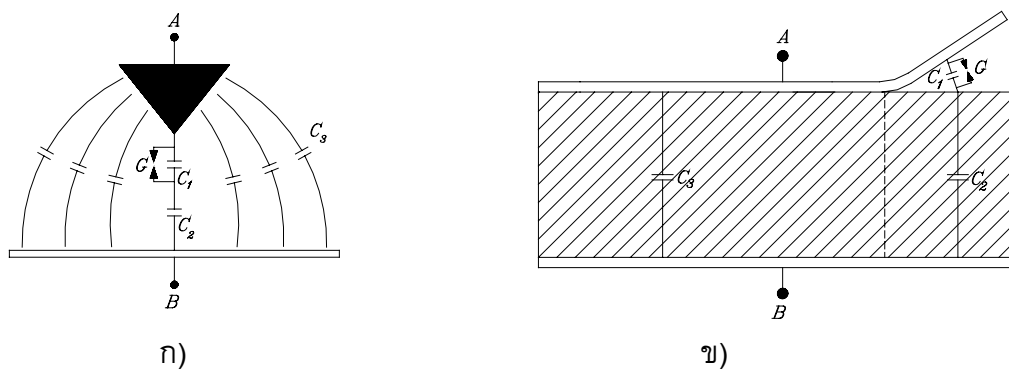
$$C_3 U_t + C_2 (U_t - \Delta U_1) = C_3 U'_t + C_2 U'_t \quad (2.5)$$

จะได้
$$\Delta U_t = (U_t - U'_t) = \frac{C_2 \Delta U_1}{(C_2 + C_3)} \quad (2.6)$$

โดยที่ U_t คือ แรงตกคร่อมขั้วสายก่อนการเกิด PD

U'_t คือ แรงตกคร่อมขั้วสายหลังการเกิด PD

วงจรสมมูลในรูปที่ 2.1 ข.) สามารถนำไปประยุกต์ใช้กับ PD ที่เกิดในบริเวณปลายแหลมหรือขอบคมของอิเล็กโตรด ซึ่ง PD ลักษณะนี้เรียกว่า “โคโรนา” และสามารถนำไปประยุกต์ใช้กับดิสชาร์จตามผิวได้เช่นเดียวกัน แทนอากาศรอบๆ หรือฉนวนส่วนต่างๆ ด้วยค่าความจุไฟฟ้าดังรูปที่ 2.2 ตามลำดับ [1]



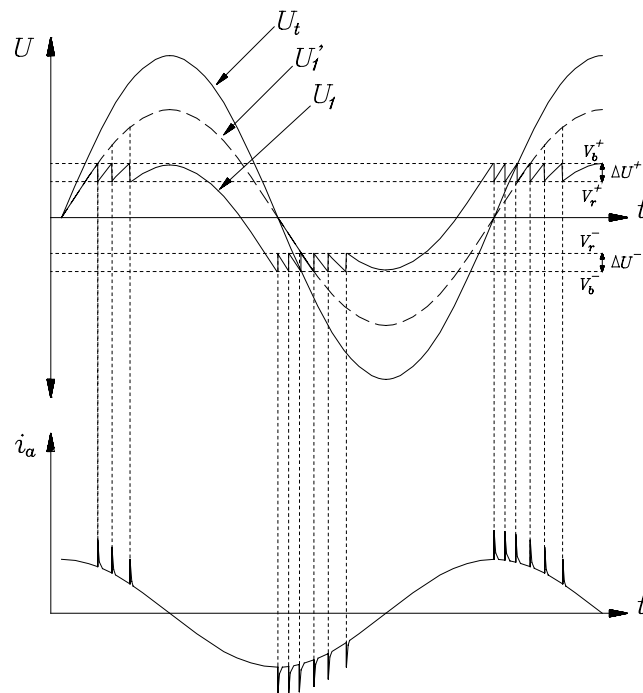
รูปที่ 2.2 แสดงค่าความจุไฟฟ้าของวงจรที่เกิด PD แบบ ก) โคโรนา ข) ดิสชาร์จตามผิว

2.1.3 รูปแบบพัลส์ของดิสชาร์จบางส่วน

ในทางปฏิบัติ PD อาจเกิดซ้ำๆ ได้หลายครั้งในแต่ละคาบเวลา ดังรูปที่ 2.3 โดยที่ U_t คือ แรงดันตกคร่อมขั้วสายของอุปกรณ์ V_b คือแรงดันเบรกดาว์นของโพรงก๊าซ V_r คือแรงดันหลังเบรกดาว์นของโพรงก๊าซ U_1 คือแรงดันคร่อมโพรงก๊าซ U'_1 คือแรงดันคร่อมโพรงก๊าซถ้าไม่มีการเกิด PD และ i_a คือกระแสที่ขั้วสายของอุปกรณ์ ตามลำดับ[1]

ลักษณะรูปร่างของกระแส PD ในแก๊สหรือโพรงก๊าซเล็ก ในทางทฤษฎีแสดงดังรูปที่ 2.4 ขณะเกิด PD กระแสที่ไหลผ่านแก๊สจะเพิ่มขึ้นอย่างรวดเร็ว เนื่องจากการเคลื่อนที่ของอิเล็กตรอน ซึ่งเคลื่อนที่ได้เร็วกว่าไอออนบวกผ่านแก๊สอื่นๆ เมื่ออิเล็กตรอนไหลผ่านแก๊สหมดกระแสจะลดลงอย่างรวดเร็ว และกระแสที่ลดลงนี้จะยังคงไหลต่อไปอีกเนื่องจากการเคลื่อนที่ของไอออนบวก[13] แต่อย่างไรก็ตามในทางปฏิบัติ จะพบว่าความกว้างของกระแสพัลส์ที่เกิดจาก PD ในฉนวนจะอยู่ในช่วงเวลา 1.5 นาโนวินาทีถึงช่วงเวลาเป็นหลัก 100 นาโนวินาที ดังนั้นกระแสพัลส์ดังกล่าวจึงมีสเปกตรัมของความถี่ที่มี

แบนด์วิดท์กว้าง 10 เมกะเฮิร์ตซ์ขึ้นไป และอาจมีความกว้างถึง 200 เมกะเฮิร์ตซ์ ซึ่งการเกิด PD จากลักษณะการเกิดทรีในเนื้อฉนวนจะมีช่วงเวลาของกระแสพัลส์กว้างที่สุด[14]



รูปที่ 2.3 แสดงแรงดันตกคร่อมโพรงก๊าซและกระแสที่ขั้วสายของอุปกรณ์ขณะเกิด PD



รูปที่ 2.4 แสดงลักษณะรูปร่างของกระแส PD ในทางทฤษฎีสำหรับแก๊สเล็กๆ

2.2 หลักการตรวจจับดีสชาร์จบางส่วน

การตรวจจับ PD สามารถทำได้หลายวิธี โดยการสังเกตหรือวัดผลที่เป็นปรากฏการณ์ต่างๆ ของ PD การวัดผลของ PD ในเชิงปริมาณที่ได้ผลดีที่สุดคือ การวัดผลทางไฟฟ้าโดยวิธีตรวจจับกระแสพัลส์ที่ขั้วสายของอุปกรณ์ [1] และใช้วงจรพื้นฐานในการตรวจจับ

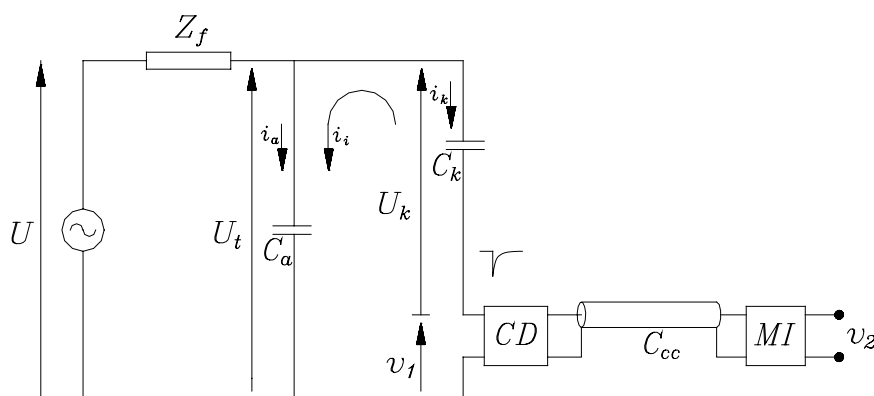
2.2.1 วงจรพื้นฐานและการวิเคราะห์วงจรตรวจจับดีสชาร์จบางส่วน

วงจรพื้นฐานสำหรับการตรวจจับ PD ตามข้อกำหนดในมาตรฐานสากล IEC 60270 [3] จะประกอบด้วยแหล่งจ่ายไฟฟ้าแรงสูงหรือแรงดันทดสอบ U ตัวกรองสัญญาณ (Filter) จากแหล่งจ่ายหรืออิมพีแดนซ์ Z_f วัสดุทดสอบ (Test object) C_a ตัวเก็บประจุคัปปลิง (Coupling capacitor) C_k อุปกรณ์รับสัญญาณ (Coupling device) CD สายเคเบิลนำสัญญาณ (Connecting cable) CC และเครื่องมือวัด (Measuring instrument) MI ตามลำดับ แสดงดัง รูปที่ 2.5 [5]

หน้าที่การทำงานและคุณสมบัติสำคัญของอุปกรณ์ที่ใช้ในวงจรทดสอบเป็นดังนี้

1) แหล่งจ่ายไฟฟ้าแรงสูง U ใช้ในการจ่ายแรงดันให้วงจรทดสอบและมีฟังก์ชันกำลังไฟฟ้าเพียงพอที่จะจ่ายโหลดได้ เช่น หม้อแปลงทดสอบ เป็นต้น

2) ตัวกรองสัญญาณหรืออิมพีแดนซ์ Z_f ใช้ในการกรองสัญญาณรบกวนจากแหล่งจ่ายเช่น ฮาร์โมนิกส์ และ PD ที่เกิดภายในหม้อแปลงทดสอบเองที่ใช้เป็นแหล่งจ่ายเป็นต้น และหน้าที่สำคัญอีกประการหนึ่งคือ ป้องกัน PD จากวงจรทดสอบไหลย้อนลงกราวด์ผ่านทางแหล่งจ่ายตัวกรองดังกล่าว ต้องทนแรงดันทดสอบได้และปราศจาก PD ที่แรงดันทดสอบ ตัวอย่างตัวกรอง เช่น ตัวเหนี่ยวนำ (High voltage inductor) หรือตัวกรองชนิดผ่านแถบความถี่ต่ำ (High voltage low-pass filter) เป็นต้น ดังนั้นในกรณีที่ใช้หม้อแปลงทดสอบปราศจาก PD เป็นแหล่งจ่ายไฟฟ้าแรงสูงอาจจะไม่จำเป็นต้องใช้ตัวกรองอีก เนื่องจากอิมพีแดนซ์ของหม้อแปลงทดสอบมีคุณสมบัติเป็นตัวเหนี่ยวนำอยู่แล้ว โดยเฉพาะหม้อแปลงปลด PD



รูปที่ 2.5 วงจรพื้นฐานสำหรับการตรวจจับ PD

3) ตัวเก็บประจุคัปปลิง C_k ใช้เป็นส่วนเชื่อมต่อหรือคัปปลิงสัญญาณความถี่สูงให้ครบ วงจรระหว่าง C_a , C_k และ CD ดังนั้นตัวเก็บประจุคัปปลิงต้องเป็นชนิดที่มีค่าความเหนี่ยวนำภายในต่ำ ปราศจาก PD ที่แรงดันทดสอบ

4) อุปกรณ์รับสัญญาณ CD และเครื่องมือวัด MI อุปกรณ์ทั้งสองส่วนนี้จะทำงานร่วมกันคือทำหน้าที่อินทิเกรต (Integrate) กระแสพัลส์ i_i ที่ไหลในวงจรทดสอบเนื่องจากการเกิด PD โดยมีสายนำสัญญาณ CC เป็นสายที่เชื่อมต่อระหว่าง CD และ MI อุปกรณ์รับสัญญาณ จะทำหน้าที่สำคัญอีกประการหนึ่งคือ เป็นตัวกรองกระแสความถี่ต่ำ (50 ถึง 400 เฮิร์ตซ์) และฮาร์โมนิกส์ต่าง ๆ จากแหล่งจ่ายแรงดันทดสอบมิให้เข้าไปที่เครื่องมือวัดได้ ส่วนเครื่องมือวัด MI จะทำหน้าที่สำคัญอีก 3 ประการคือ เป็นวงจรขยายสัญญาณ (Amplifier) เป็นวงจรกรองสัญญาณชนิดผ่านแถบ เพื่อลดสัญญาณรบกวนความถี่ต่ำที่มาจากแหล่งจ่ายแรงดันทดสอบกับสัญญาณรบกวนความถี่สูงที่มาจากคลื่นวิทยุ และเป็นอุปกรณ์แสดงผล PD

เมื่อป้อนแรงดันทดสอบจากแหล่งจ่าย U ผ่านตัวกรอง Z_f ให้กับวงจรทดสอบจนกระทั่งเกิด PD ที่วัสดุทดสอบ C_a (ถ้าฉนวนของวัสดุทดสอบนั้นมีความบกพร่อง) ทำให้เกิดแรงดันตกที่ขั้วของ C_a ตามสมการ (2.6) C_k จะดีสชาร์จประจุไปที่ C_a เพื่อชดเชยแรงดันตกนั้น ผลดังกล่าวทำให้เกิดกระแสพัลส์ i_i ไหลวนครบวงจรระหว่าง C_k, C_a และ CD ดังนั้น CD และ MI วัดประจุไฟฟ้าที่ถ่ายเทระหว่าง C_a กับ C_k โดยการอินทิเกรตกระแสพัลส์ i_i เพื่อนำไปแสดงผลต่อไป

2.2.1.1 วงจรสมมูลของดีสชาร์จบางส่วน

วงจรพื้นฐานในรูปที่ 2.5 จะแทนวัสดุทดสอบ C_a ด้วยวงจรสมมูลซึ่งประกอบด้วย C_1, C_2, C_3 และสปาร์กแกป G ดังรูปที่ 2.6 ก) เนื่องจากเบรกดาวนในโพรงก๊าซจะใช้เวลาในการเกิดน้อยกว่า 100 นาโนวินาที ซึ่งถือว่าน้อยมากเมื่อเทียบกับคาบเวลาของแหล่งจ่าย (50 ถึง 400 เฮิร์ตซ์) ดังนั้นจึงอาจแทนแรงดันคร่อมโพรงก๊าซด้วยแหล่งจ่ายแรงดันรูปขั้น[1] ดังรูปที่ 2.7 ข) คือ

$$U_1 \approx \Delta U_1 U(t) \quad (2.7)$$

เมื่อ ΔU_1 คือ แรงดันตกคร่อมโพรงก๊าซและสปาร์กแกป G

$U(t)$ คือ ฟังก์ชันรูปขั้น (Unit step function)

ซึ่งวงจรในรูปที่ 2.6 ข) ก็คือ “วงจรพื้นฐานสำหรับปรับเทียบ (Calibration)” นั้นเอง เนื่องจาก $C_3 \gg C_2$ ดังนั้นเมื่อมองอิมพีแดนซ์จากต้นกำเนิดแรงดัน U_1 จะมองเห็นอิมพีแดนซ์รวม C_2 ต่ออนุกรมกับ C_3 ประมาณเท่ากับของ C_2 เพียงตัวเดียว จึงสามารถประมาณได้ว่า

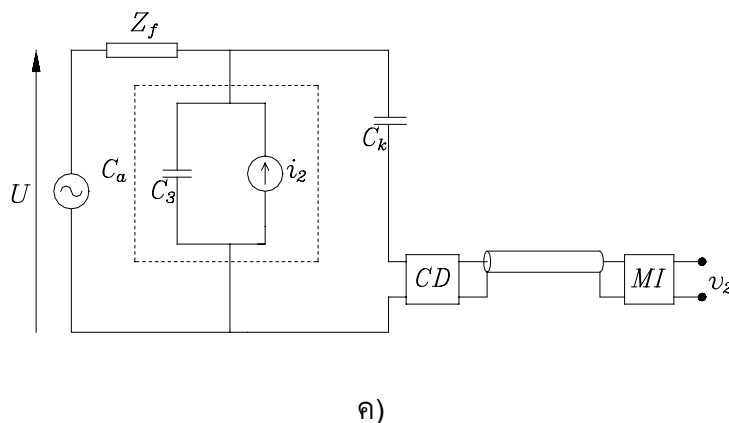
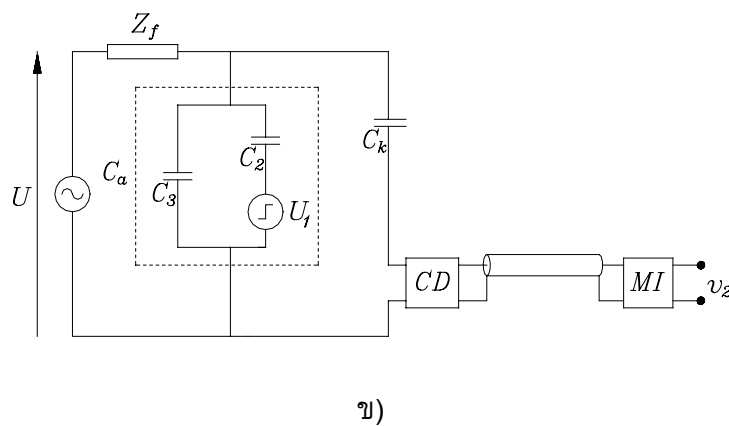
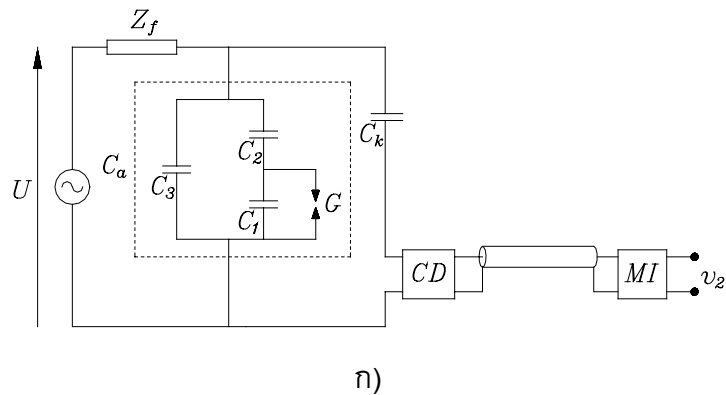
$$i_2 \approx C_2 \frac{dU_1}{dt} \approx C_2 \Delta U_1 \delta(t) \quad (2.8)$$

เมื่อ $\delta(t)$ คือ ฟังก์ชันอิมพัลส์ (Impulse function)

ถ้านิยามให้ $q = C_2 \Delta U_1 = \int_0^\infty i_2 dt$ คือ “ประจุที่ปรากฏ” ของ PD

แทนค่า $q = C_2 \Delta U_1$ ในสมการ (2.8) จะได้ $i_2 \approx q \delta(t)$ (2.9)

จากสมการ (2.9) จึงสามารถแทนการเกิดดีสชาร์จบางส่วนด้วยแหล่งจ่ายกระแสอิมพัลส์ ดังรูปที่ 2.6 ค) โดย v_2 คือแรงดันเอาต์พุตจาก MI ในทางปฏิบัติจะพบว่ากระแสพัลส์ i_2 มีช่วงเวลาการเกิด ≤ 5 นาโนวินาที สำหรับฉนวนแข็งและฉนวนเหลว[6]



รูปที่ 2.6 แทน PD ด้วยวงจรสมมูลแบบต่างๆ

- ก) แทนวัสดุทดสอบ C_a ด้วยวงจรสมมูลที่ประกอบด้วย C_1, C_2, C_3 และสปาร์กแก๊ป G
- ข) แทน C_1 และ G ด้วยแรงดันรูปขั้น คือ $U_1 \approx \Delta U_1 U(t)$
- ค) แทน C_2 และ U_1 ด้วยแหล่งจ่ายกระแสพัลส์ $i_2 \approx q\delta(t)$

2.2.1.2 การวิเคราะห์วงจรตรวจจับดีสชาร์จบางส่วน

การวิเคราะห์วงจรตรวจจับ PD โดยวิธีการอินทิเกรตกระแสพัลส์ด้วยตัวกรองผ่านแถบ [15] ซึ่งเป็นการวิเคราะห์วงจรในโดเมนความถี่

$$I_2(j\omega) = F[i_2] \approx q \quad (2.10)$$

โดยที่ ω คือ ความถี่ที่เชิงมุมแบบแวนะลอก $\omega = 2\pi f$

f คือ ความถี่แบบแวนะลอก

$F[.]$ คือ การแปลงฟูริเยร์

เนื่องจากเราแทนการเกิดดีสชาร์จบางส่วนด้วยแหล่งจ่ายกระแสอิมพัลส์ ดังนั้นถือว่า $|I_2(j\omega)|$ ซึ่งเป็นผลตอบเชิงความถี่ของฟังก์ชันอิมพัลส์ มีค่าคงที่เสมอในช่วงความถี่ที่เราพิจารณา การตอบสนองความถี่ของเครื่องตรวจจับ PD (ประกอบด้วยอุปกรณ์รับสัญญาณ และเครื่องมือวัด) จะมีคุณสมบัติเป็นตัวกรองผ่านแถบ คือ $Z'_m(j\omega) = V_2(j\omega)/I_{eq}(j\omega)$ โดย $Z'_m(j\omega)$ คืออิมพีแดนซ์ของ วงจรเมื่อมองจากแหล่งจ่ายกระแสพัลส์โดยคิดผลกระทบของ C_a และ C_k เข้าไปด้วย และ $I_{eq}(j\omega)$ คือกระแสสมมูลที่ชั่วสายของวัสดุทดสอบ ในกรณีที่ไม่คิดผลกระทบของ C_a และ C_k จะได้ $Z_m(j\omega) = V_2(j\omega)/I_2(j\omega)$ การเลือกความถี่ที่เหมาะสมนั้นจะต้องเลือกความถี่ในช่วงที่ปอดดสัญญาณรบกวนจากภายนอกให้มากที่สุด ซึ่งลักษณะของสัญญาณรบกวนในช่วงโดเมนความถี่แสดงในรูปที่ 2.7 ดังนั้นการวิเคราะห์เอาต์พุต v_2 ทำได้ดังนี้

$$I_{eq}(j\omega) = \frac{C_k}{(C_k + C_3)} I_2(j\omega) \quad (2.11ก)$$

จากสมการ(2.10) แทนค่าในสมการ(2.11ก)จะได้

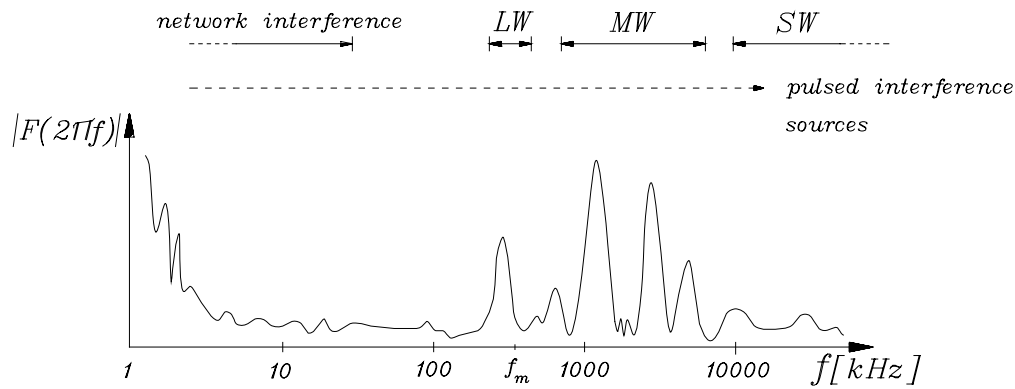
$$I_{eq}(j\omega) = \frac{C_k}{(C_k + C_a)} q \quad (2.11ข)$$

เนื่องจาก
$$Z'_m(j\omega) = \frac{V_2(j\omega)}{I_{eq}(j\omega)} \quad (2.12)$$

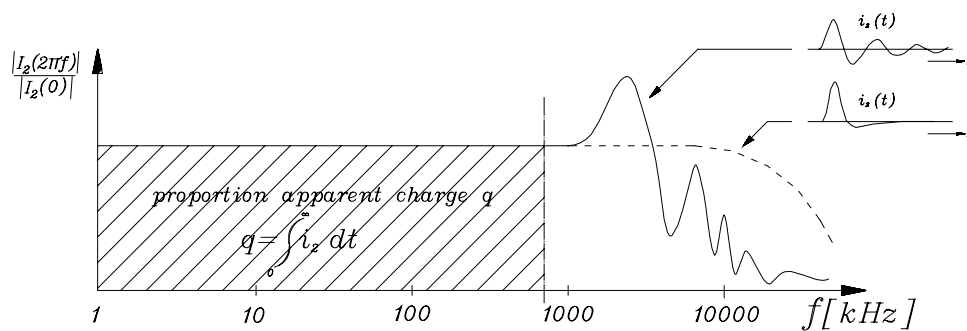
หรือ
$$V_2(j\omega) = I_{eq}(j\omega) Z'_m(j\omega) \quad (2.13)$$

แทนค่า $I_{eq}(j\omega)$ จากสมการ (2.11ข) ลงในสมการ (2.13) จะได้

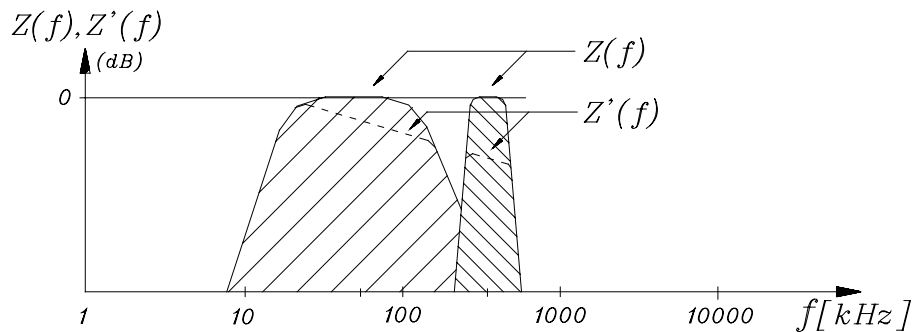
$$V_2(j\omega) = \frac{C_k}{(C_k + C_a)} q \cdot Z'_m(j\omega) \quad (2.14)$$



ก)



ข)



ค)

รูปที่ 2.7 ลักษณะสเปกตรัมและการตอบสนองความถี่ต่างๆของเครื่องตรวจจับ PD

ก) ลักษณะสเปกตรัมของสัญญาณรบกวน

ข) ลักษณะสเปกตรัมของกระแสพัลส์ PD

ค) Transfer impedance ของเครื่องตรวจจับ PD แบบแถบกว้างและแบบแถบแคบ โดยที่

$$|Z_m(j\omega)| = Z(f) \text{ และ } |Z'_m(j\omega)| = Z'(f)$$

เมื่อวิเคราะห์ในเชิงเวลาจะได้

$$v_2 = F^{-1}[V_2(j\omega)] \quad (2.15)$$

$$v_2 = \frac{C_k}{(C_k + C_a)} q \cdot z'_m(t) \quad (2.16 \text{ ก})$$

เมื่อไม่คิดผลของ C_a และ C_k จะได้

$$v_2 \approx \frac{C_k}{(C_k + C_a)} q \cdot z_m(t) \quad (2.16 \text{ ข})$$

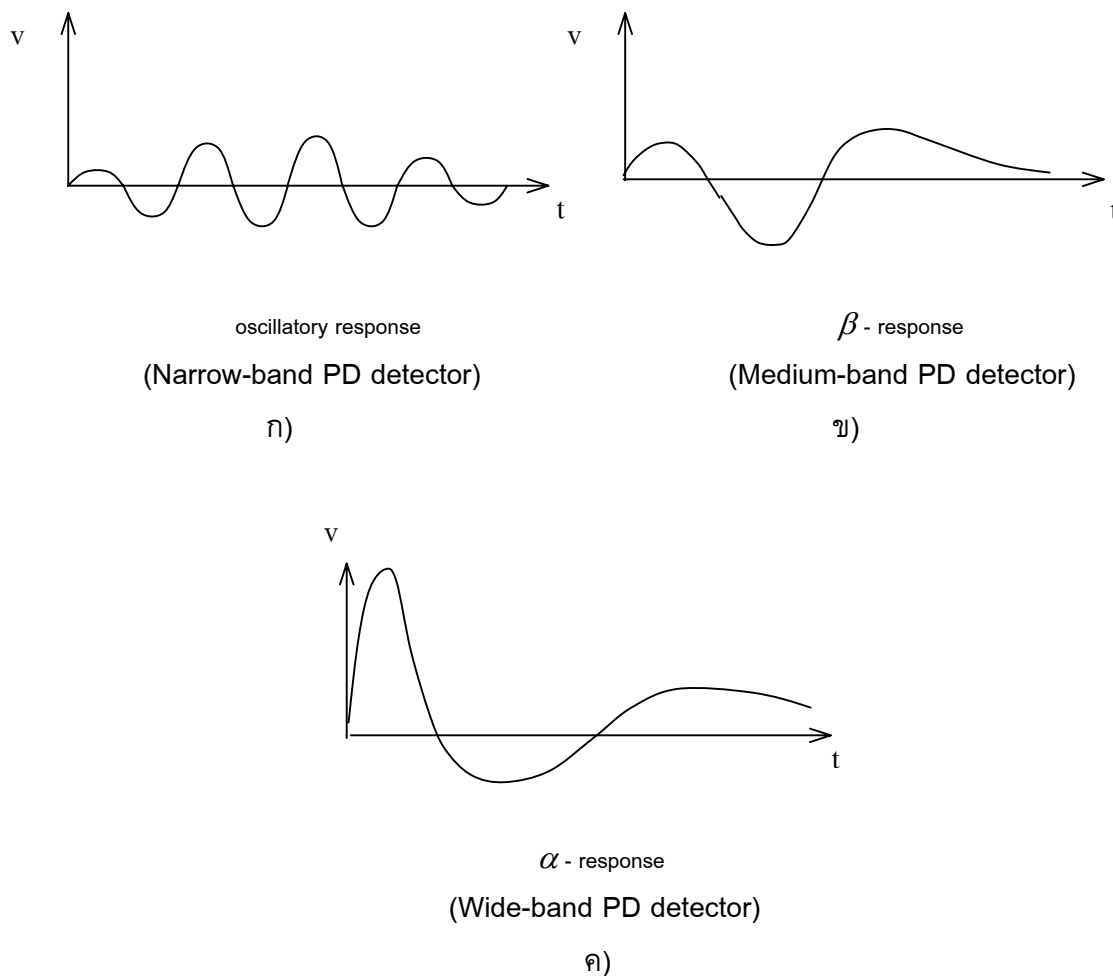
เมื่อ $z'_m(t)$ คือ การตอบสนองแบบอิมพัลส์ของเครื่องตรวจจับ PD เมื่อคิดผลกระทบของ C_a และ C_k

$z_m(t)$ คือ การตอบสนองแบบอิมพัลส์ของเครื่องตรวจจับ PD เมื่อไม่คิดผลกระทบของ C_a และ C_k

$F^{-1} [.]$ คือ อินเวอร์สฟูเรียร์ทรานส์ฟอร์ม

ตามเงื่อนไขสมการ(2.16ก)และ(2.16ข) เอาต์พุต v_2 อาจแบ่งออกเป็นได้ 3 ลักษณะ[16] คือ ในกรณีที่ $|Z'_m(j\omega)|$ มีแบนด์วิดท์แคบมาก จะให้สัญญาณเอาต์พุตแบบ “Oscillatory response” จึงเรียกเครื่องตรวจจับ PD นี้ว่า “เครื่องตรวจจับ PD แบบแถบแคบ” (Narrow-band PD detector) ดังรูปที่ 2.8 ก) กรณี $|Z'_m(j\omega)|$ มีแบนด์วิดท์กว้างไม่มาก จะให้สัญญาณเอาต์พุตแบบ β -response จึงเรียกเครื่องตรวจจับ PD นี้ว่า “เครื่องตรวจจับ PD แบบแถบกลาง” (Medium-band PD detector) ดังรูปที่ 2.8 ข) และกรณีที่สุดท้ายคือ $|Z'_m(j\omega)|$ มีแบนด์วิดท์กว้างจะให้สัญญาณ เอาต์พุตแบบ α -response จึงเรียกเครื่องตรวจจับ PD นี้ว่า “เครื่องตรวจจับ PD แบบแถบกว้าง” (Wide-band PD detector) ดังรูปที่ 2.8 ค)

จากสมการ (2.16ก) และ (2.16ข) จะพบว่า ไม่ว่าแบนด์วิดท์ของเครื่องตรวจจับ PD จะเป็นอย่างไร ถ้าแบนด์วิดท์ที่พิจารณาอยู่ อยู่ในช่วงความถี่ที่ $|I_2(j\omega)|$ มีค่าคงที่แล้ว ผลคือ เครื่องตรวจจับ PD จะทำหน้าที่อินทิเกรตกระแสพัลส์เสมอคือ $q = \int_0^\infty i_2 dt$ ดังนั้นเราจึงเรียกเครื่องตรวจจับ PD ทั้ง 3 ชนิดที่กล่าวมาแล้วว่าเครื่องตรวจจับ PD แบบนิยม (conventional PD detector) แต่อย่างไรก็ตามมาตรฐาน IEC[5] ได้แนะนำเครื่องตรวจจับ PD ให้ใช้เพียง 2 แบบคือ เครื่องตรวจจับ PD แบบแถบแคบและแบบแถบกว้างเท่านั้น โดยกำหนดช่วงความถี่จำกัดและแบนด์วิดท์ของ $|Z_m(j\omega)|$ มาตรฐาน IEC เรียก $|Z_m(j\omega)|$ หรือ $Z(f)$ ว่า “Transfer impedance” และถือเป็นคุณลักษณะของระบบวัด (Measuring system characteristics) ที่สำคัญรายการหนึ่งของเครื่องตรวจจับ PD

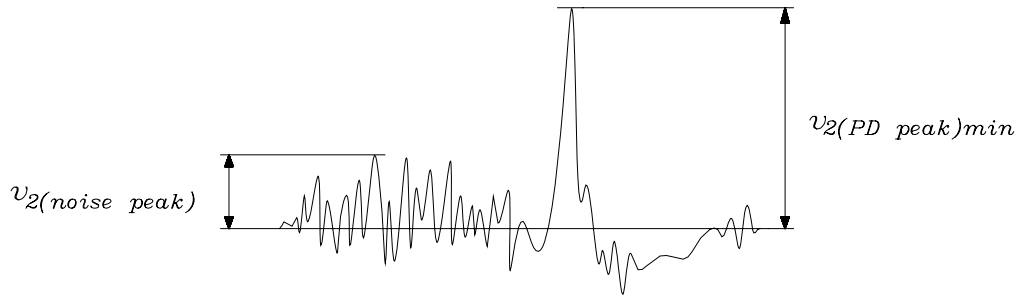


รูปที่ 2.8 ลักษณะสัญญาณเอาต์พุตของเครื่องตรวจจับ PD แบบต่างๆ

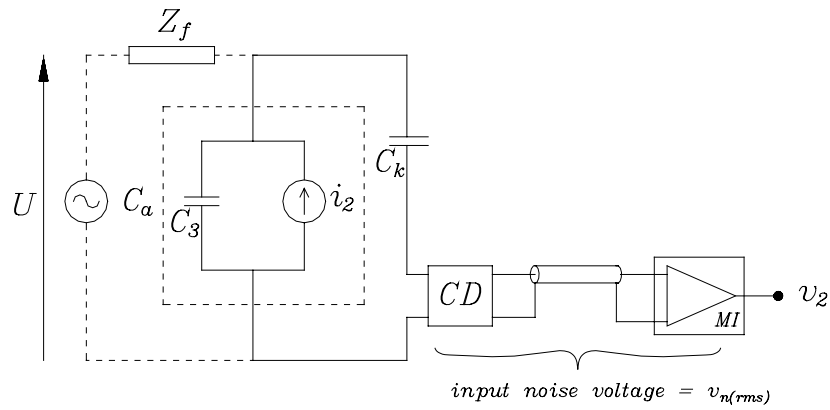
2.2.1.3 การวิเคราะห์ความไว

ตามข้อกำหนดของ IEC 885-2 [17] กล่าวว่า ความไว (Sensitivity) ของเครื่องตรวจจับ PD คือ ขนาดของสัญญาณ PD ที่เล็กที่สุดเท่าที่เครื่องจะสามารถตรวจวัดค่าได้ โดยมีความแม่นยำ (accuracy) เพียงพอ คือใช้ค่าสองเท่าของขนาดสัญญาณรบกวนที่อ่านได้เป็นเกณฑ์

เนื่องจากสัญญาณรบกวนทำให้ความไวของเครื่องตรวจจับ PD ลดลง ในการคำนวณความไวจะพิจารณาเฉพาะสัญญาณรบกวนภายในเครื่องวัดเท่านั้นคือ “Thermal noise” ของอุปกรณ์รับสัญญาณ (CD) และ “Input noise” ของเครื่องตรวจวัด (MI) รวมกันคือ $v_{n(rms)}$ ลักษณะสัญญาณรบกวนและ PD แสดงดังรูปที่ 2.9



รูปที่ 2.9 ลักษณะสัญญาณเอาต์พุตของเครื่องตรวจจับ PD ที่มีสัญญาณรบกวนรวมอยู่ด้วย



รูปที่ 2.10 วงจรที่ใช้คำนวณความไวของเครื่องตรวจจับ PD สำหรับวัสดุทดสอบทั่วไป

กรณีวัสดุทดสอบทั่วไปเช่น ตัวเก็บประจุ บุซซิ่ง เป็นต้น การคำนวณความไวทำได้ดังนี้ [5]

$$v_{2(PD \text{ peak})\min} = 2v_{2(\text{noise peak})} \quad (2.17)$$

กำหนดให้ค่ายอดของ $z'_m(t)$ หรือ $z_m(t)$ คือ $\xi \cdot A$ จะได้

$$v_{2(PD \text{ peak})\min} = \frac{C_k}{(C_k + C_a)} q_{\min} \cdot \xi \cdot A \quad (2.18)$$

และกำหนดให้สัญญาณรบกวนมีค่ายอดเท่ากับ 2.5 เท่าของค่ารากของกำลังสองเฉลี่ย (rms)[1]

$$v_{2(\text{noise peak})} = 2.5Av_{n(rms)} \quad (2.19)$$

จากสมการ (2.18) และ (2.19) แทนค่าใน (2.17) จะได้

$$q_{\min} = 5 \left(\frac{C_k + C_a}{\xi C_k} \right) v_{n(rms)} \quad (2.20)$$

ในกรณีที่สัญญาณรบกวนภายในเครื่องตรวจจับ PD เกิดจาก Thermal noise ของ CD เพียงอย่างเดียว จะได้

$$q_{\min} = 10 \left(\frac{C_k + C_a}{\xi C_k} \right) \sqrt{kTBR_{mi}} \quad (2.21)$$

เมื่อ A คือ อัตราขยาย

ξ คือ แฟกเตอร์สำหรับการตอบสนองแบบอิมพัลส์ มีค่าเท่ากับค่ายอดของ

$z'_m(t)$ หรือ $z_m(t)$ หารด้วยอัตราขยาย A

k คือ ค่าคงตัวโบลต์มันน์ $= 1.38 \times 10^{-23}$ Joules/K

T คือ อุณหภูมิสัมบูรณ์ (K)

R_{mi} คือ ความต้านทานอินพุตของอุปกรณ์รับสัญญาณในช่วงความถี่แถบผ่าน

$V_{n(rms)}$ คือ สัญญาณรบกวนรวมที่อินพุตของวงจรขยายหรือตัวกรองและอุปกรณ์รับสัญญาณ

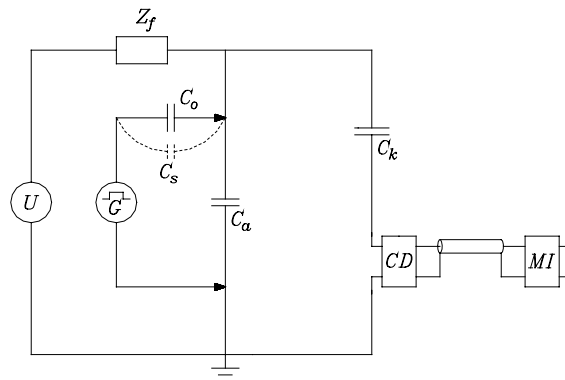
B คือ แบนด์วิดท์สมมูล

2.2.2 การแสดงผลของดีสชาร์จบางส่วน

การแสดงผลหรือวัดผลของดีสชาร์จบางส่วนสามารถทำได้ทั้งทางมิเตอร์ ทางจอภาพของ ออสซิลโลสโคป และทางเครื่องบันทึก[5] ค่าของดีสชาร์จบางส่วนที่มาตรฐานกำหนด โดยปกติจะแสดงในเทอมของ "ประจุที่ปรากฏ" ของ PD หรือ "ขนาดของดีสชาร์จ" (Discharge magnitude) " q " มีหน่วยเป็นพิโคคูลอมป์(pC) จากสมการ(2.16ก)และ(2.16ข) สัญญาณเอาต์พุตของเครื่องตรวจจับ PD คือ v_2 จะปรากฏโดยตรงกับ q ดังนั้นค่ายอดของ v_2 คือ $v_{2(peak)}$ จะปรากฏโดยตรงกับ q ด้วย จากเหตุผลดังกล่าวการอ่านค่า q จึงนิยมอ่านจากค่ายอดของ v_2 ซึ่งอ่านได้จากจอภาพของออสซิลโลสโคป หรือมิเตอร์อ่านค่ายอดก็ได้

2.2.3 เครื่องเปรียบเทียบดีสชาร์จมาตรฐาน

จากสมการ (2.16ก) จะพบว่า สัญญาณเอาต์พุต v_2 แปรผันตามขนาดของตัวเก็บประจุคัปปลิงและวัสดุทดสอบ จึงต้องมีการเปรียบเทียบด้วยค่า PD มาตรฐานก่อนทำการบ่อนแรงดันเข้าวงจรทดสอบ โดยใช้เครื่องเปรียบเทียบดีสชาร์จมาตรฐาน (Discharge calibrator) เพื่อใช้ในการจำลองการเกิด PD ด้วยการส่งผ่านกระแสพัลส์ที่มีขนาดของประจุมาตรฐาน q_0 ที่ขั้วทั้งสองของวัสดุทดสอบ ดังรูปที่ 2.11 เครื่องเปรียบเทียบดีสชาร์จมาตรฐานประกอบด้วยแหล่งจ่ายแรงดันรูปขั้น หรือแรงดันแบบสี่เหลี่ยม U_0 ต่ออนุกรมกับตัวเก็บประจุขนาดเล็ก C_0 ตามมาตรฐาน IEC กำหนดให้ $C_0 \leq 0.1C_a$ ถ้า C_0 เป็นตัวเก็บประจุแรงดันต่ำ และกำหนดช่วงเวลาขึ้น t_r ของ U_0 ดังนี้ $t_r \leq 60\text{ns}$ [3] ในการเปรียบเทียบต้องพิจารณาผลของค่าความจุไฟฟ้าสแตรย์ C_s ด้วย คือต้องทำให้ $C_0 \gg C_s$



รูปที่ 2.11 วงจรสำหรับการเปรียบเทียบ

2.3 เทคนิคการวัดดีสชาร์จบางส่วน

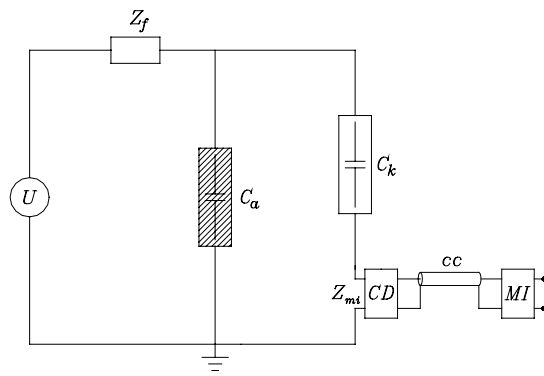
โดยปกติวัสดุทดสอบทั่วไป อาจแทนได้ด้วยตัวเก็บประจุชนิดองค์ประกอบแบบก้อนหรือตัวเก็บประจุธรรมดา วงจรทดสอบ PD ตามมาตรฐานต่างๆ จะมีลักษณะเช่นเดียวกัน ในที่นี้ใช้ วงจรทดสอบตามมาตรฐาน IEC [3,18] ซึ่งแบ่งเป็นวงจรทดสอบวิธีตรง และวงจรทดสอบแบบสมดุล แบ่งวงจรออกเป็น 4 แบบ ดังรูปที่ 2.12 ซึ่งมีข้อดีและข้อเสียต่างกันคือ

1) ในรูปที่ 2.12 ก) และรูปที่ 2.12 ข) เป็นวงจรทดสอบแบบวิธีตรง ข้อดีของ วงจรรูปที่ 2.12 ก) คือขั้วแรงดันต่ำของวัสดุทดสอบต่อลงกราวด์โดยตรง ในกรณีที่วัสดุทดสอบเกิดการเบรกดาวน อุปกรณ์รับสัญญาณจะได้รับความเสียหาย และเหมาะสำหรับทดสอบวัสดุทดสอบที่มีขั้วแรงดันต่ำหรือชีลด์หรือ Screen ขนาดใหญ่ เช่น เคเบิล เป็นต้น เนื่องจากสัญญาณรบกวนที่ชีลด์ของเคเบิลจะต่อลงกราวด์โดยตรง ในรูปที่ 2.12 ข) เหมาะสำหรับวัสดุทดสอบขนาดเล็ก มีข้อดีกว่ารูปที่ 2.12 ก) คือมีความไวในการวัด PD ดีกว่า แต่เสี่ยงต่อการเกิดเบรกดาวนที่วัสดุทดสอบแล้ว ทำให้เครื่องวัดได้รับความเสียหายได้

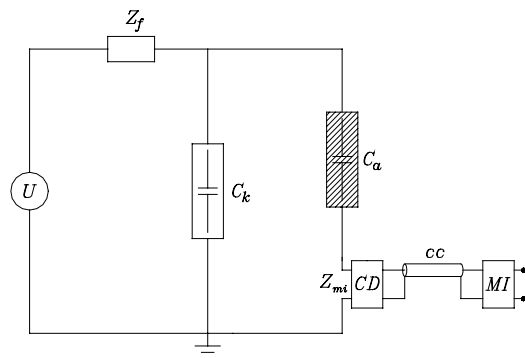
2) ในรูปที่ 2.12 ค) เป็นวงจรทดสอบแบบสมดุล วงจรแบบนี้จะมีข้อได้เปรียบในเรื่องการลดสัญญาณรบกวนที่เข้ามาจากแหล่งจ่าย หรือสัญญาณแบบคอมมอนโหมด (Common mode)

3) ในรูปที่ 2.12 ง) เป็นวงจรทดสอบแบบแยกขั้วสัญญาณได้ (Polarity discrimination) มีข้อดีเช่นเดียวกับวงจรทดสอบแบบสมดุล แต่มีความสามารถเพิ่มเติมในการแยกขั้วสัญญาณรบกวนจากภายนอกออกจาก PD ภายในวงจรทดสอบได้

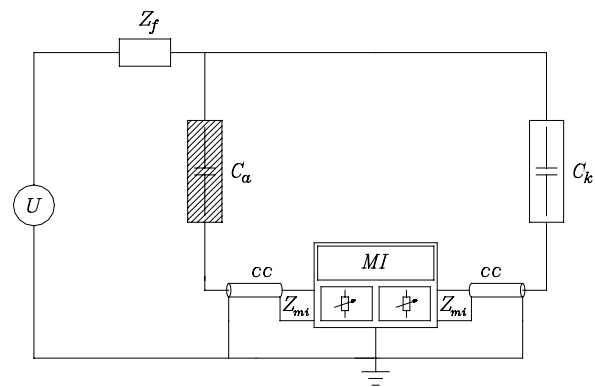
4) ข้อเสียของวงจรในรูปที่ 2.12 ค) และ 2.12 ง) คือ อาจทำให้เครื่องวัดได้รับความเสียหายในกรณีที่วัสดุทดสอบเกิดเบรกดาวน และไม่เหมาะในการทดสอบวัสดุทดสอบที่มีชีลด์ขนาดใหญ่ เนื่องจากชีลด์ไม่ได้ต่อลงกราวด์โดยตรง ดังนั้นถ้ามีสัญญาณรบกวนที่ชีลด์จะทำให้ความไวในการวัด PD ลดลง



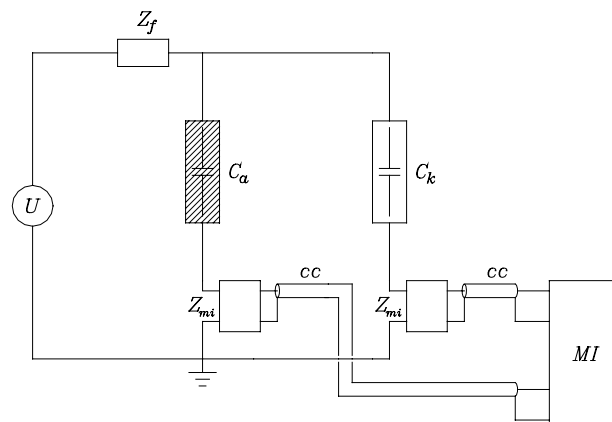
ก)



ข)



ค)



ง)

รูปที่ 2.12 วงจรทดสอบดีสชาร์จบางส่วนแบบต่างๆ

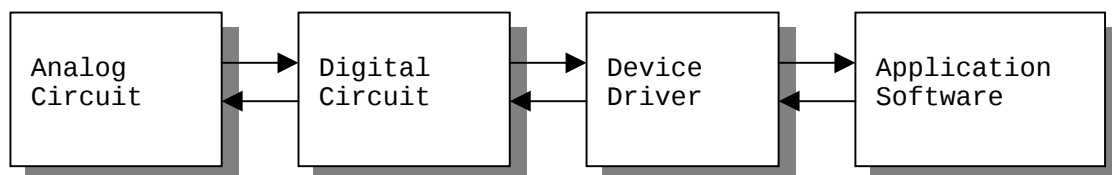
บทที่ 3

การออกแบบและประกอบสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วน

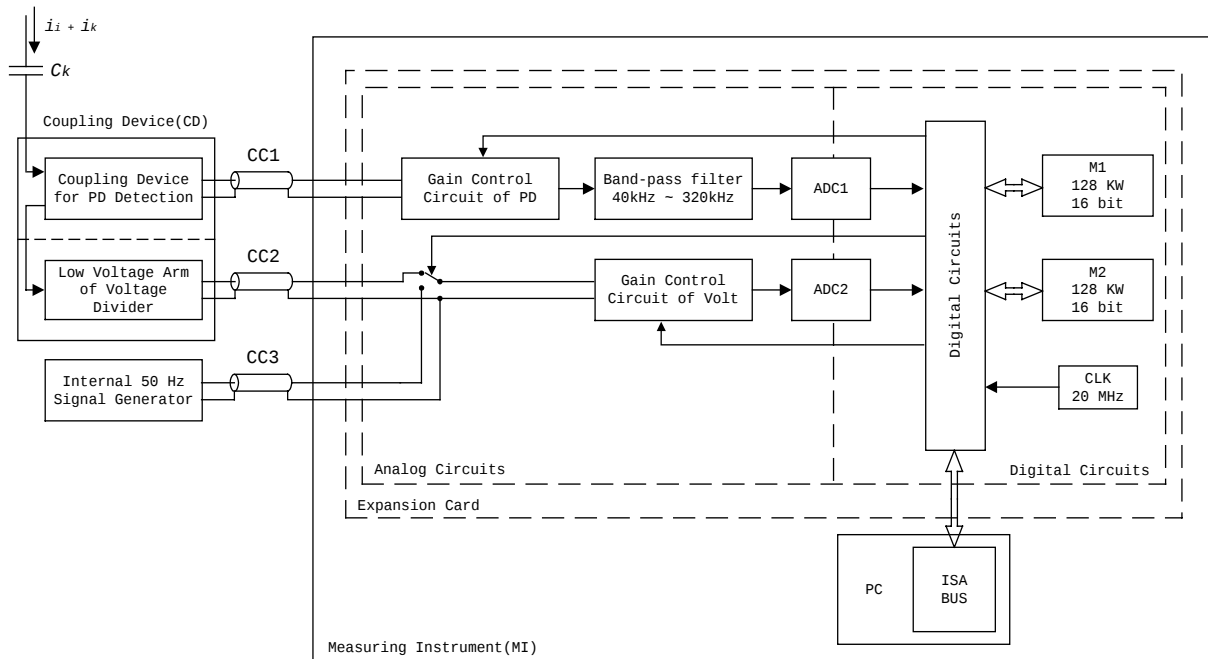
ในงานวิจัยนี้เลือกออกแบบเครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงเป็นแบบระบบดิจิทัลในการทำงานร่วมกับคอมพิวเตอร์ เพื่อใช้ความสามารถของคอมพิวเตอร์ในการประมวลผล สัญญาณดิจิทัล การแสดงผล การบันทึกข้อมูล และการวิเคราะห์ PD ในการออกแบบสร้าง ได้นำเทคโนโลยี FPGA (Field Programmable Gates Array) มาใช้ โดยการโปรแกรมวงจรภาคดิจิทัลไว้ในไอซี FPGA เพียงตัวเดียว ทำให้สามารถออกแบบวงจรทั้งภาคแอนะล็อกและดิจิทัลไว้บนแผงวงจร (Expansion card) แผงเดียวกันได้ ระบบวัดทั้งหมดจึงประกอบด้วยอุปกรณ์รับสัญญาณ แผงวงจรที่ติดตั้งอยู่บนแผงวงจรหลัก (Main board) ของคอมพิวเตอร์ที่ใช้ Intel 200 MHz Pentium pro processor เป็นตัวประมวลผล ใช้งานร่วมกับซอฟต์แวร์และอุปกรณ์ที่เกี่ยวข้องอีกเล็กน้อย ในส่วนนี้จะได้กล่าวถึงรายละเอียดของส่วนประกอบและหลักการทำงานของเครื่องวิเคราะห์ดีสชาร์จบางส่วน

3.1 ส่วนประกอบและหลักการทำงาน

เครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างนี้ใช้ไมโครคอมพิวเตอร์เป็นฐานในการตรวจจับสัญญาณ PD และวิเคราะห์สาเหตุของ PD ในอุปกรณ์ไฟฟ้าแรงสูง ประกอบด้วย วงจรภาคแอนะล็อก สำหรับการรับและประมวลผลสัญญาณ PD ที่เกิดขึ้นในวงจรทดสอบอุปกรณ์ไฟฟ้าแรงสูงและสัญญาณแรงดันทดสอบ วงจรภาคดิจิทัลสำหรับการประมวลผลสัญญาณรวมทั้งควบคุมการทำงานของวงจร ดีไวซ์ไดรเวอร์ (Device driver) สำหรับการอินเทอร์เฟสระหว่างวงจรรีเลย์ทรอนิกส์กับคอมพิวเตอร์ และแอปพลิเคชันซอฟต์แวร์ (Application software) สำหรับแสดงผลการตรวจวัด และวิเคราะห์สาเหตุของ PD ดังมีส่วนประกอบของเครื่องวิเคราะห์ PD และไดอะแกรมของระบบวัดแสดงในรูปที่ 3.1 และ 3.2 ตามลำดับ



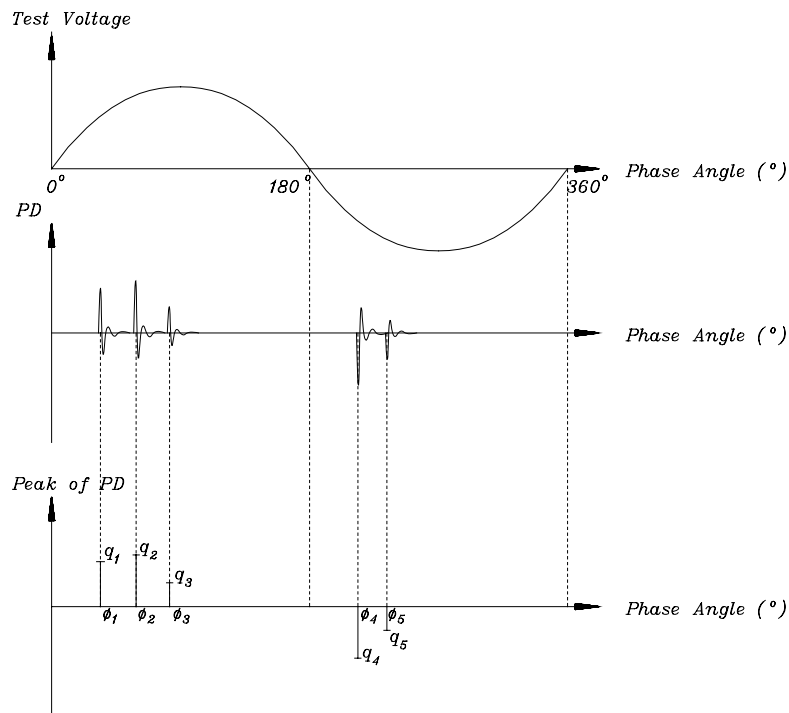
รูปที่ 3.1 ส่วนประกอบของเครื่องวิเคราะห์ PD



รูปที่ 3.2 โดอะแกรมของระบบวัด

หลักการทำงานของเครื่องวิเคราะห์ PD ที่ออกแบบสร้างมีดังต่อไปนี้

1) การทำงานของวงจรตรวจจับ PD จะเป็นการทำงานแบบเวลาจริง (real time) คือ คอมพิวเตอร์จะรับข้อมูลค่ายอดของพัลส์ PD และมุมเฟส (Phase angle, ϕ) ที่เกิด PD ทุกพัลส์ ที่เกิดในแต่ละไซเคิล (หรือคาบเวลาของความถี่จากแหล่งจ่ายแรงดันทดสอบ) ดังรูปที่ 3.3 เพื่อนำไปคำนวณขนาด PD และแสดงผลให้ทันทีทุกไซเคิล การทำงานเริ่มจากอุปกรณ์รับสัญญาณรับกระแสพัลส์ i_i ที่เกิดเนื่องจาก PD เข้ามา สัญญาณที่ได้จะส่งไปที่วงจรควบคุมอัตราขยาย PD และตัวกรองผ่านแถบช่วงความถี่ 40 กิโลเฮิร์ตซ์ ถึง 320 กิโลเฮิร์ตซ์ ตามลำดับ และได้เอาต์พุตจากการแปลงสัญญาณจากแอนะล็อกเป็นดิจิทัลด้วยอัตราชักตัวอย่าง 20 ล้านตัวอย่างต่อวินาที ข้อมูลที่ได้จะส่งไปที่วงจรในภาคดิจิทัลเพื่อวิเคราะห์ค่ายอดของพัลส์และมุมเฟสที่เกิด PD แล้วจึงนำข้อมูลที่ได้ทั้งหมดในแต่ละไซเคิลไปเก็บไว้ชั่วคราวที่หน่วยความจำ M1 และ M2 โดยที่หน่วยความจำทั้งสองจะรับและส่งข้อมูลสลับกันไปทุกๆ ไซเคิล เช่น ถ้าในไซเคิลแรกหน่วยความจำ M1 รับข้อมูลที่มาจาก ADC1 หน่วยความจำ M2 จะโหลดข้อมูลออกเพื่อส่งให้คอมพิวเตอร์ ในทำนองเดียวกัน เมื่อถึงไซเคิลถัดไปหน่วยความจำ M2 จะรับข้อมูลที่มาจาก ADC1 หน่วยความจำ M1 จะโหลดข้อมูลออกเพื่อส่งให้คอมพิวเตอร์สลับกันไปทุกๆ ไซเคิลโดยใช้สัญญาณนาฬิกาที่มาจากวงจรสร้างสัญญาณซิงโครไนซ์ (synchronize) เป็นสัญญาณอ้างอิงในการให้จังหวะการทำงานของหน่วยความจำทั้งสอง



รูปที่ 3.3 แสดงการวิเคราะห์หาขนาดค่ายอดของ PD และมุมเฟสที่เกิด PD

อย่างไรก็ตาม เนื่องจากการวัด PD ตามวงจรที่กล่าวมาแล้วให้ข้อมูลเฉพาะค่ายอดและมุมเฟสที่เกิด PD เท่านั้น แต่มิได้ให้ข้อมูลเกี่ยวกับลักษณะรูปร่างที่แท้จริงของสัญญาณเอาต์พุตที่เกิดจาก PD และสัญญาณรบกวนที่ปะปนเข้ามาในขณะทำการวัด จึงได้ออกแบบวงจรเพิ่มเติมเพื่อให้สามารถรับสัญญาณดังกล่าวมาวิเคราะห์ได้โดยการแปลงสัญญาณแอนะล็อกเป็นดิจิตอลด้วยอัตราชักตัวอย่าง 5 ล้านตัวอย่างต่อวินาที เก็บไว้ในหน่วยความจำ M1 จำนวน 128 Kword ก่อนส่งต่อให้คอมพิวเตอร์นำสัญญาณไปวิเคราะห์ต่อไป

2) วงจรสร้างสัญญาณซิงโครไนซ์จากแรงดันทดสอบและแรงดันภายใน เป็นวงจรส่วนที่อยู่ใน FPGA ใช้ในการสร้างสัญญาณนาฬิกาเพื่อให้จังหวะในการถ่ายโอนข้อมูลไปยังคอมพิวเตอร์ และกำหนดตำแหน่งมุมอ้างอิงให้กับวงจรตรวจจับ PD สาเหตุที่ต้องมีวงจรทั้งสองเนื่องจากการเปรียบเทียบแรงดันทดสอบเป็นศูนย์ การสร้างสัญญาณซิงโครไนซ์จากแรงดันทดสอบจะไม่สามารถทำได้ ดังนั้นในระหว่างการเปรียบเทียบจึงต้องสร้างสัญญาณซิงโครไนซ์จากแรงดันภายใน แต่แรงดันภายในอาจมีมุมเฟสไม่ตรงกับของแรงดันทดสอบหากเลือกเฟสแรงดันที่จ่ายให้วงจรทดสอบและระบบวัดไม่ตรงกัน ดังนั้นในการจ่ายแรงดันเพื่อทดสอบจึงต้องใช้สัญญาณจากแรงดันทดสอบเป็นมุมอ้างอิง

3) วงจรวัดแรงดันทดสอบ ใช้ในการวัดระดับแรงดันโดยรับแรงดันจากภาคแรงดันต่ำของโวลเตจดีไวเดอร์ซึ่งเป็นไฟฟ้ากระแสสลับ มาแปลงเป็นค่าทางดิจิตอลโดย ADC2 เพื่อนำค่าสัญญาณได้ส่งให้คอมพิวเตอร์นำไปแสดงผลต่อไป แต่เนื่องจากโวลเตจดีไวเดอร์มีราคาแพง ดังนั้นโครงการวิจัยจึง

ได้ออกแบบให้ตัวเก็บประจุคัปปลิงเป็นส่วนหนึ่งของโวลเตจดีไวเดอร์ เพื่อใช้วัดแรงดันทดสอบโดยทางอ้อม

3.2 อุปกรณ์รับสัญญาณและวงจรภาคแอนะล็อกของเครื่องมือวัด

อุปกรณ์รับสัญญาณและวงจรภาคแอนะล็อกประกอบด้วยวงจรย่อยคือ วงจรตรวจจับ PD วงจรสร้างสัญญาณซิงโครไนซ์และวัดแรงดันทดสอบ และวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล

3.2.1 วงจรตรวจจับดีสชาร์จบางส่วน

วงจรตรวจจับ PD จะประกอบด้วยอุปกรณ์รับสัญญาณ วงจรขยายและตัวกรองผ่านแถบ เพื่อใช้ในการอินทิเกรตกระแสพัลส์ i_i ที่เกิดในวงจรทดสอบ การออกแบบอุปกรณ์รับสัญญาณปกติจะใช้เป็นวงจร RLC ที่มีรูปแบบการต่อเป็นตัวกรองผ่านแถบอันดับ 2 [2] ซึ่งถือว่าเป็นตัวกรองที่มีประสิทธิภาพต่ำในการลดทอนสัญญาณรบกวนนอกแถบผ่าน ซึ่งจะทำให้วงจรขยายภาคแรกๆ มีโอกาสรับแรงดันอินพุตสูงเกินไป การแก้ปัญหาวีธีหนึ่งทำได้โดยการออกแบบอุปกรณ์รับสัญญาณให้มีคุณสมบัติเป็นตัวกรองผ่านแถบหรือผ่านสูงที่มีอันดับสูงขึ้น เพื่อเพิ่มประสิทธิภาพในการกรองสัญญาณรบกวน

หลักเกณฑ์ในการออกแบบอุปกรณ์รับสัญญาณและตัวกรองผ่านแถบเพื่อใช้ในการ อินทิเกรตกระแสพัลส์มีรายละเอียดดังนี้

1) อิมพีแดนซ์ถ่ายโอน (Transfer Impedance, $Z(f)$) มาตรฐาน IEC [5] กำหนดให้ $Z(f)$ มีความถี่จำกัดต่ำ (Lower limit frequency, -6 dB) f_1 ความถี่จำกัดสูง (Higher limit frequency, -6 dB) f_2 และแบนด์วิดท์(-6 dB) Δf ของเครื่องตรวจจับ PD แบบแถบกว้างเป็นดังนี้

$$\begin{aligned}30\text{kHz} &\leq f_1 \leq 100\text{kHz} \\ f_2 &\leq 500\text{kHz} \\ 100\text{kHz} &\leq \Delta f \leq 400\text{kHz}\end{aligned}$$

มาตรฐานได้กำหนดเฉพาะช่วงความถี่ของ $Z(f)$ ซึ่งมีคุณสมบัติเป็นตัวกรองผ่านแถบ แต่ไม่ได้กำหนดอันดับของตัวกรองไว้ ตัวกรองอันดับสูงจะมีประสิทธิภาพในการลดทอนสัญญาณรบกวนที่อยู่นอกช่วงความถี่แถบผ่านได้ดีกว่า แต่ถ้าอันดับของตัวกรองสูงเกินไปจะทำให้สัญญาณ เอาต์พุตไม่เป็นแบบ “ α -response” ดังนั้นการออกแบบจึงต้องคำนึงถึงข้อนี้ด้วย

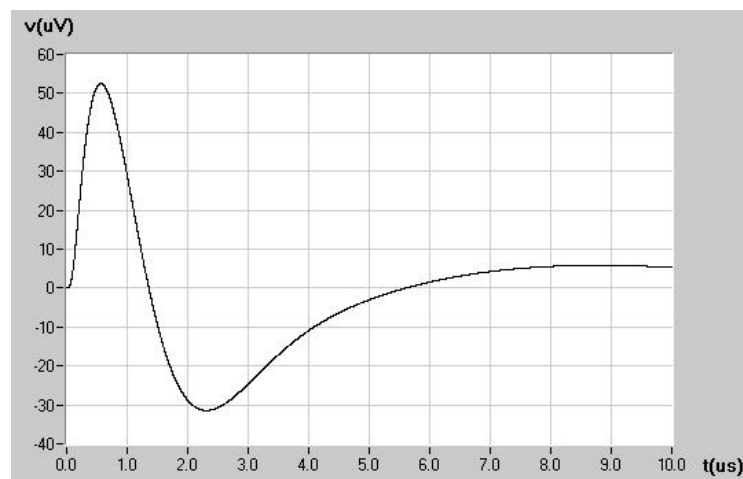
2) การเลือกอินพุตอิมพีแดนซ์ของอุปกรณ์รับสัญญาณ เนื่องจากมาตรฐาน IEC มิได้กำหนดค่าอินพุตอิมพีแดนซ์ไว้ แต่ในการตรวจจับ PD ในเคเบิลแรงสูงนั้นต้องเลือก $R_{mi} > Z_0$ เพื่อทำให้เกิด mismatch ทำให้ได้สัญญาณสะท้อนมีชั่วเดียวกัน และ R_{mi} ต้องไม่สูงจนเกินไปจนทำให้สัญญาณ เอาต์พุตเป็นแบบ “ β -response” ในทางปฏิบัติเลือกดังนี้

$$Z_0 < R_{mi} < \frac{1}{2\pi f_2 C_m} \quad (3.1)$$

โดยที่ C_m คือ ค่าความจุไฟฟ้ารวมประสิทธิผลที่ขนานกับ R_{mi}
 R_{mi} คือ อินพุตอิมพีแดนซ์ ในช่วงแถบผ่านจะเสมือนเป็นตัวต้านทาน
 f_2 คือ ความถี่จํากัดบน

จากเงื่อนไขข้างต้นจึงได้ออกแบบโดยประนีประนอมเงื่อนไขต่างๆ โดยใช้ซอฟต์แวร์[46]ช่วยในการคำนวณ พบเงื่อนไขที่เหมาะสมคือเลือก $R_{mi} = 75$ โอห์ม เลือกอุปกรณ์รับสัญญาณเป็นวงจรกรองไม่ไวงานบัตเตอร์เวิร์ท (Butterworth filter) แบบผ่านแถบอันดับที่ 4 ที่มีช่วงแถบผ่าน (-3dB) 40 กิโลเฮิร์ตซ์ ถึง 2 เมกะเฮิร์ตซ์ และเลือกตัวกรองของเครื่องมือวัดเป็นวงจรกรองไวงานบัตเตอร์เวิร์ท (Butterworth filter) แบบผ่านแถบอันดับ 4 เช่นกัน ที่มีช่วงความถี่ (-3dB) 40 กิโลเฮิร์ตซ์ ถึง 320 กิโลเฮิร์ตซ์ ตามลำดับ [47] จะทำให้ได้ Z_f ที่มี $f_1 = 40$ กิโลเฮิร์ตซ์ และ $f_2 = 420$ กิโลเฮิร์ตซ์ โดยรายละเอียดของการคำนวณในการออกแบบวงจรกรอง และแผนภาพผังงาน (Schematic diagram) แสดงในภาคผนวก

การวิเคราะห์ลักษณะเอาต์พุตทำได้โดยป้อนกระแสอิมพัลส์ที่มีค่าประจุ 1 พิโคคูลอมป์ ที่อินพุตของอุปกรณ์รับสัญญาณดังรูปที่ 3.4 ก) จะได้สัญญาณเอาต์พุตดังรูปที่ 3.4 ข)



รูปที่ 3.4 ลักษณะเอาต์พุตของเครื่องตรวจจับ PD

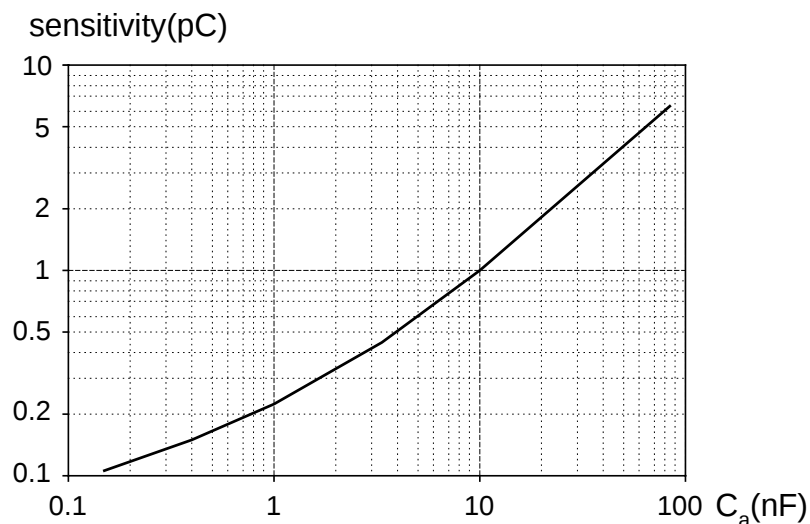
ในการคำนวณด้วยซอฟต์แวร์ได้กำหนดให้อัตราขยายเท่ากับ 1 ดังนั้น สามารถคำนวณแฟกเตอร์สำหรับการตอบสนองแบบอิมพัลส์ได้ดังนี้

$$\begin{aligned} \xi &= \text{ค่ายอด } v_2 / \text{อัตราขยาย} \\ &= \frac{52.5 \times 10^{-6}}{1} \\ &= 52.5 \text{ ไมโครโวลต์ต่อพิโคคูลอมป์} \end{aligned}$$

ถ้าสัญญาณรบกวนรวมที่อินพุตเท่ากับ 0.987 ไมโครโวลต์ (ดูรายละเอียดการคำนวณในภาคผนวก ก) และกำหนดให้ $C_a = 100$ พิโคฟารัด $C_k = 1$ นาโนฟารัด จากสมการ (2.20) สามารถคำนวณความไวได้ดังนี้

$$\begin{aligned} q_{\min} &= 5 \left(\frac{C_k + C_a}{\xi C_k} \right) v_{n(rms)} \\ &= 5 \left(\frac{1 \times 10^{-9} + 0.1 \times 10^{-9}}{52.5 \times 10^{-6} \times 1 \times 10^{-9}} \right) \times 0.987 \times 10^{-6} \\ &= 0.103 \quad \text{พิโคคูลอมป์} \end{aligned}$$

ความไวของเครื่องวิเคราะห์ PD สำหรับวัสดุทดสอบทั่วไปเมื่อวัสดุทดสอบมีค่าความจุ ตั้งแต่ 100 พิโคฟารัด ถึง 100 นาโนฟารัด โดยใช้ $C_k = 1$ นาโนฟารัด แสดงดังรูปที่ 3.5



รูปที่ 3.5 ความไวเมื่อตรวจจับวัสดุทดสอบทั่วไปเมื่อใช้ตัวเก็บประจุคัปปลิง 1 นาโนฟารัด

3.2.2 วงจรวัดแรงดันทดสอบ

วงจรนี้จะรับสัญญาณไฟฟ้ากระแสสลับ 220 โวลต์ 50 เฮิร์ตซ์ ผ่านวงจรลดทอนแรงดันเพื่อลดแรงดันลงให้เหลือ 20-100 มิลลิโวลต์ และแปลงค่าเป็นดิจิตอลด้วยอัตราซีกตัวอย่าง 50,000 ตัวอย่างต่อวินาทีเพื่อให้ในแต่ละรูปคลื่นแรงดันมีข้อมูลประมาณ 1,000 ข้อมูลโดยมีความละเอียด (resolution) 12 บิต เพื่อให้ FPGA นำไปใช้สร้างสัญญาณนาฬิกาความถี่ 50 เฮิร์ตซ์ที่ซิงโครไนซ์กับแหล่งจ่ายภายใน (internal synchronizing signal) ส่วนวงจรที่ใช้สร้างสัญญาณซิงโครไนซ์กับแรงดันภายนอก (external synchronizing signal) จะมีลักษณะเดียวกันกับวงจรสร้างสัญญาณซิงโครไนซ์กับแรงดันภายใน ต่างกันตรงที่วงจรจะรับสัญญาณแรงดันทดสอบจากภาคแรงดันต่ำของโวลเตจดีไวเดอร์ที่ต่ออยู่กับวงจรทดสอบ และขนาดของสัญญาณจะนำไปคำนวณ และแสดงผลเป็นค่าแรงดันแบบรากของกำลังสองเฉลี่ย

ของแหล่งจ่ายไฟฟ้าแรงสูง การวัดแรงดันทดสอบทำได้โดยการรับแรงดันจากเอาต์พุตของวงจรขยายสัญญาณแรงดัน และส่งให้ ADC2 แปลงค่าสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลให้คอมพิวเตอร์นำไปแสดงผลและเก็บข้อมูลต่อไป การแสดงผลบนจอภาพจะแสดงรูปสัญญาณแรงดันทดสอบแบบเวลาจริงด้วยความเร็ว 50 เฟรมต่อวินาที และแสดงผลเป็นตัวเลข 3 ครั้งต่อวินาที

เครื่องวิเคราะห์ PD นี้ใช้ตัวเก็บประจุคัปปลิงขนาด 1 นาโนฟารัดเป็นตัวเก็บประจุภาคแรงสูงของโวลเตจดีไวเดอร์ร่วมกับตัวเก็บประจุภาคแรงต่ำภายในอุปกรณ์รับสัญญาณที่มีขนาด 40 ไมโครฟารัดเพื่อลดทอนแรงดันจากแหล่งจ่ายแรงดันทดสอบลง 40,000 เท่า เนื่องจาก ADC2 ที่ใช้มีพิสัยแรงดันขาเข้า ± 3 โวลต์ ทำให้สามารถวัดแรงดันค้ายอดจากแหล่งจ่ายได้ $40,000 \times 3 = 120$ กิโลโวลต์ หรือคิดเป็นค่ารากของกำลังสองเฉลี่ยของแรงดันทดสอบได้ 85 กิโลโวลต์ ซึ่งเมื่อเผื่อค่าความคลาดเคลื่อนของอุปกรณ์ที่เกี่ยวข้องอีกประมาณ 20 เปอร์เซ็นต์ เพื่อความปลอดภัยของวงจรอิเล็กทรอนิกส์ จะได้แรงดันทดสอบสูงสุดของเครื่องเท่ากับ 70 กิโลโวลต์

3.2.3 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล

วงจรส่วนนี้ใช้ในการแปลงสัญญาณแอนะล็อกจากวงจรตรวจจับ PD และวงจรวัดแรงดันทดสอบ เป็นสัญญาณดิจิทัล มีรายละเอียดการออกแบบดังนี้

1) วงจรตรวจจับ PD ADC1 ที่เลือกใช้คือเบอร์ AD9225AR มีคุณสมบัติโดยสรุปคือ พิสัยเต็มสเกล (full-scale range) ± 2 โวลต์, ความละเอียด 12 บิต, อัตราซีกตัวอย่างไม่เกิน 25 ล้านตัวอย่างต่อวินาที ถ้าต้องการไม่ให้ Aliasing error มีผลกับสัญญาณ PD เกินกว่า 0.5 บิต จาก 11 บิต (เนื่องจากสัญญาณมีขั้ว) หรือ 0.488 มิลลิโวลต์ จะต้องใช้ Anti-aliasing prefilter ในการจำกัดแบนด์วิดท์ของสเปกตรัมของสัญญาณ PD ซึ่งคำนวณได้ดังนี้

$$A = -20 \log \left| \frac{H(f_{stop})}{H(f_{pass})} \right| \quad (3.2)$$

โดยที่ A คือ อัตราการลดทอนความถี่นอกช่วง Anti-aliasing prefilter

$H(f_{stop})$ คือค่าฟังก์ชันถ่ายโอนที่ความถี่หยุด (stop band)

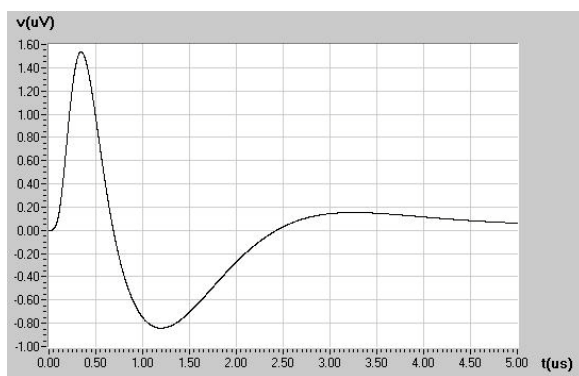
$H(f_{pass})$ คือค่าฟังก์ชันถ่ายโอนที่ความถี่ต่ำสุด (pass band)

จากสมการ (3.2) จะได้ $A = -20 \log(0.488 \times 10^{-3} / 2) = -72.25$ dB และจากคุณสมบัติทางความถี่ของระบบวัดที่ได้กล่าวไว้ในหัวข้อ 3.2.1 จะสามารถคำนวณได้ว่า $f_{stop}(-72.25 \text{ dB})$ เท่ากับ 639 เมกะเฮิรตซ์ ดังนั้นอัตราซีกตัวอย่าง f_s คำนวณได้ดังนี้ [48]

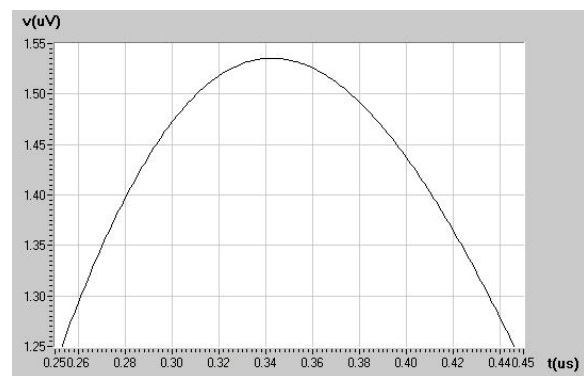
$$f_s = f_{stop} + f_{pass} \quad (3.3)$$

แทนค่า $f_{stop} = 6390$ กิโลเฮิรตซ์ และ $f_{pass} = 320$ กิโลเฮิรตซ์ ลงในสมการ (3.2) จะได้ $f_s = 6390 + 320 = 6710$ กิโลเฮิรตซ์ ดังนั้นต้องใช้อัตราซีกตัวอย่างไม่ต่ำกว่า 6.71 ล้านตัวอย่างต่อวินาที แต่

อย่างไรก็ตามเนื่องจากการตรวจจับค่ายอดของ PD จากสัญญาณที่แปลงค่าเป็นดิจิตอลแล้วจะให้ค่าไม่ละเอียดเพียงพอในเชิงเวลา ทำให้ค่ายอดที่ได้ผิดพลาดมากเกินไป จากการให้ซอฟต์แวร์ช่วยคำนวณพบว่าเมื่อวัสดุทดสอบเป็นเคเบิลแรงสูงจะให้ผลตอบที่มีการเปลี่ยนแปลงของค่ายอดเร็วที่สุด ดังแสดงรูปคลื่นสัญญาณและส่วนขยายบริเวณส่วนยอดของรูปคลื่นในรูปที่ 3.6ก) และ 3.6ข) ตามลำดับ และความผิดพลาดสูงสุดของค่ายอดที่อัตราชักตัวอย่างต่างๆ แสดงในตารางที่ 3.1 เนื่องจากมาตรฐาน IEC60270(1998) ได้กำหนดไว้ว่าระบบวัด PD จะมีความผิดพลาดในการวัดได้ไม่เกิน ± 10 เปอร์เซ็นต์ หรือ 1 พิโคคูลอมป์โดยถือตามค่าที่มากกว่า จึงเลือกใช้อัตราชักตัวอย่าง 20 ล้านตัวอย่างต่อวินาที ซึ่งจะเกิดความผิดพลาดสูงสุดน้อยกว่า 2 เปอร์เซ็นต์ เพื่อให้มีผลน้อยต่อความผิดพลาดโดยรวมที่มาตรฐานยอมรับ



ก) รูปคลื่นทั้งหมด



ข) ส่วนขยายบริเวณยอด

รูปที่ 3.6 ลักษณะสัญญาณ PD เมื่อวัสดุทดสอบเป็นเคเบิลแรงสูง

ตารางที่ 3.1 ความผิดพลาดสูงสุดของค่ายอดที่อัตราชักตัวอย่างต่างๆ

ความผิดพลาดสูงสุด (%)	1	2	3	5	10	15
อัตราชักตัวอย่าง (MHz)	22.7	16.7	13.2	10.0	7.1	5.8

สัญญาณ PD ที่ตรวจจับได้จะมีสัญญาณรบกวนปะปนเข้ามาด้วยในขณะทำการทดสอบในห้องปฏิบัติการ การพิจารณาข้อมูลที่ตรวจจับโดยใช้อัตราชักตัวอย่าง 5 ล้านตัวอย่างต่อวินาทีจะได้รูปคลื่นของสัญญาณเอาต์พุตของภาคแอนะล็อก ทำให้สามารถวิเคราะห์ปัญหาต่างๆ ที่เกิดขึ้นได้ สาเหตุที่เลือกชักตัวอย่างด้วยอัตราดังกล่าวเนื่องจากหน่วยความจำมีขนาดจำกัด ผลการลดอัตราชักตัวอย่างนี้จะทำให้ความละเอียดลดลงเหลือประมาณ 10 บิต ซึ่งถือว่ายังเพียงพออยู่ และเมื่อนำข้อมูลไปแสดงผลจะอินเตอร์โพลेट (Interpolate) สัญญาณด้วยแฟกเตอร์ 1:8 (8 เท่า) โดยใช้เทคนิคการอินเตอร์โพลेट (Interpolation technique) ซึ่งเป็นวิธีการหนึ่งในการประมวลผลสัญญาณดิจิตอลที่ใช้สร้างสัญญาณส่วนที่ขาดไปเนื่องจากการควอนไทซ์ทางเวลา (Time quantization) ให้กลับคืนมาโดยที่สเปกตรัมของ

สัญญาณในโดเมนความถี่ยังคงเดิม เพื่อให้เห็นรายละเอียดของรูปคลื่นสัญญาณได้ชัดเจนเสมือนว่าใช้อัตราซีกตัวอย่าง $5 \times 8 = 40$ ล้านตัวอย่างต่อวินาที ซึ่งมีรายละเอียดการคำนวณดังต่อไปนี้[49]

$$Y_i(n) = \sum_{k=-M}^{M-1} d_i(k) \cdot X(n-k) \quad (3.4)$$

$$d_i(k) = \text{sinc}\left(\pi\left(k + \frac{i}{L}\right)\right) \quad (3.5)$$

โดยที่ $X(.)$ คือ ข้อมูลที่อัตราซีกตัวอย่างเดิม

$Y_i(.)$ คือ ข้อมูลลำดับที่ i ที่นำมาแทรกเพิ่มอัตราซีกตัวอย่างขึ้นเป็น L เท่า

n คือ ตำแหน่งข้อมูลที่มีอัตราซีกตัวอย่างเดิม

L คือ จำนวนเท่าของอัตราซีกตัวอย่างที่เพิ่มขึ้น

i คือ ลำดับที่แทรกระหว่างข้อมูลของอัตราเร็วเดิมมีค่าตั้งแต่ $1..L-1$

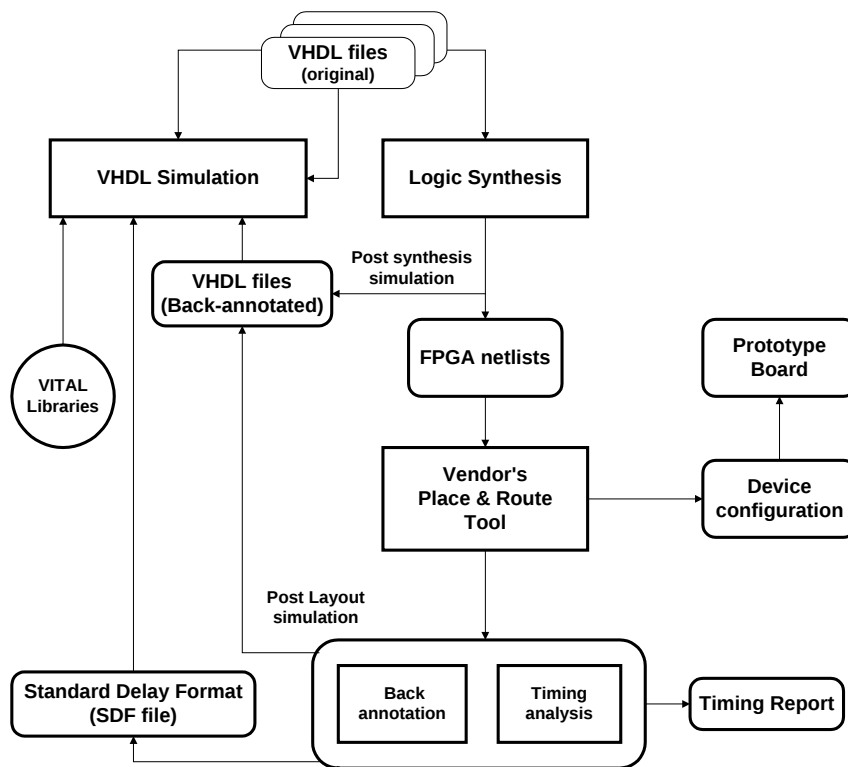
M คือ จำนวนพจน์ของข้อมูลให้นำมาคำนวณค่าของข้อมูลแทรก ณ ตำแหน่ง i

3.3 วงจรภาคดิจิทัล

วงจรภาคดิจิทัลทั้งหมดยกเว้นหน่วยความจำจะโปรแกรมไว้ใน FPGA โดยใช้ VHDL ซึ่งเป็นภาษาที่ใช้อธิบายการทำงานของฮาร์ดแวร์แทนการวาด Schematic สำหรับการพัฒนางจรดิจิทัล การพัฒนางจรโดยใช้ VHDL สามารถทำได้รวดเร็ว สามารถสื่อความหมายได้ดี และง่ายในการแก้ไขจุดผิดพลาด (Debug)[50]

3.3.1 การออกแบบวงจรดิจิทัลโดยใช้ภาษา VHDL

การออกแบบวงจรดิจิทัลโดยใช้ภาษา VHDL มีขั้นตอนดังรูปที่ 3.7 คือ เริ่มจากการศึกษาและกำหนดรูปแบบการทำงานของวงจร แล้วจึงนำมาอธิบายการทำงานด้วยภาษา VHDL โดยใช้รูปแบบการเขียนในระดับ RTL (Register transfer level) ซึ่งจะแบ่งแผนการทำงานออกเป็น 2 ส่วนหลัก คือ ส่วนถ่ายโอนข้อมูล และส่วนรีจิสเตอร์ (Register) ซึ่งเป็นส่วนที่ทำงานตามสัญญาณนาฬิกา หลังจากเขียนเสร็จแล้วจะใช้โปรแกรมจำลองการทำงานของ VHDL (VHDL simulator) จำลองการทำงานของวงจร เมื่อวงจรทำงานได้ตามต้องการจึงใช้โปรแกรมสังเคราะห์วงจร (Logic synthesis) สังเคราะห์วงจรออกมาเป็น Netlist เช่นเดียวกับการวาด Schematic แล้วนำ Netlist ที่ได้ไปจำลองการทำงานในระดับเกตเพื่อเปรียบเทียบกับระดับ RTL ว่ามีการทำงานตรงกันหรือไม่



รูปที่ 3.7 วิธีการออกแบบด้วยภาษา VHDL

ถ้าตรงกันจึงนำ Netlist นี้ไปทำการ Place & Route เพื่อโปรแกรมลงใน FPGA และทำการวิเคราะห์ทางเวลา (Timing analysis) เพื่อวิเคราะห์ delay ที่เกิดในส่วนต่างๆ FPGA คือในส่วนของเกตและ interconnect ซึ่งได้ผลออกมาในรูปของไฟล์ SDF (Standard delay format) อันเป็นไฟล์มาตรฐานของ delay และไฟล์ VHDL ในระดับเกตที่ตรงกับวงจรที่ได้ภายใน FPGA จากนั้นนำไฟล์ไปจำลองการทำงานอีกครั้งหนึ่ง เพื่อทดสอบการทำงานที่สภาวะใกล้เคียงกับเมื่อโปรแกรมลง FPGA แล้วมากที่สุด ก่อนจะโปรแกรมลงใน FPGA เพื่อทดสอบการทำงานกับฮาร์ดแวร์จริงเป็นขั้นตอนสุดท้าย

3.3.2 โหมดการทำงานของวงจรภาคดิจิทัล

การทำงานของวงจรภาคดิจิทัล เริ่มจาก นำค่าสัญญาณ PD และแรงดันทดสอบที่ได้จาก ADC1 และ ADC2 ตามลำดับมาประมวลผลและบันทึกค่าลงหน่วยความจำซึ่งมี 2 ชุดสลับกันทำงาน โดยขณะที่ชุดหนึ่งกำลังเขียนข้อมูลโดยคอมพิวเตอร์ อีกชุดหนึ่งก็จะอ่านข้อมูลและส่งข้อมูลนั้นไปยังบัส ISA (the Industrial standard architecture) เพื่อนำไปคำนวณและแสดงผล ที่คอมพิวเตอร์ทุกคาบแรงดันทดสอบแบบเวลาจริง วงจรดิจิทัลจะเป็นตัวให้จังหวะการถ่ายโอน ข้อมูล โดยการสร้างฐานเวลาจากการตรวจจับจุดผ่านศูนย์ (zero crossing) ของสัญญาณแรงดันกระแสสลับ แบ่งการทำงานทั้งหมดออกเป็น 3 โหมดดังนี้

1) โหมดตรวจจับ PD (PD Detection) เป็นการรับข้อมูลจาก ADC1 ด้วยความถี่ 20MHz เพื่อหาค่ายอดใน lock-out time ที่กำหนด แล้วเก็บค่าที่ได้ลงหน่วยความจำไซเคิลละ 1,000 ค่า ในช่วงเวลา

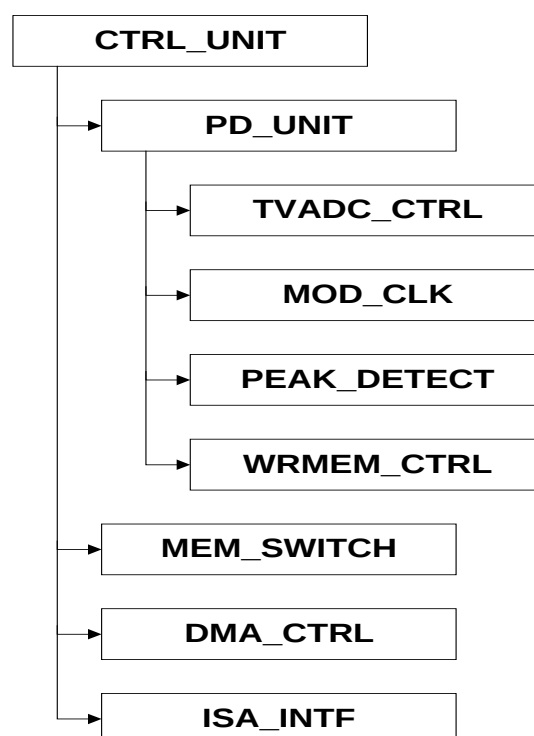
20 มิลลิวินาที(คิดจากคาบเวลาของแรงดันทดสอบที่ความถี่ 50 Hz) ซึ่งเก็บพร้อมกับค่าของแรงดันทดสอบที่ได้จาก ADC2 โดยเก็บที่แอดเดรส (address) ถัดจากค่ายอดของ PD ในหน่วยความจำเดียวกัน เมื่อครบหนึ่งไซเคิลแล้วจะทำการส่งข้อมูลที่เก็บไว้ผ่านทางบัส ISA โดยสามารถถ่ายโอนได้ 2 แบบ คือ แบบ DMA transfer (Direct memory access transfer) หรือ I/O tranfer (Input/output transfer) ใช้หน่วยความจำจำนวน 2 ชุดในการเก็บและส่งข้อมูล เพื่อสลับกันรับและส่งข้อมูลเพื่อให้ถ่ายโอนข้อมูลได้ต่อเนื่องแบบเวลาจริง

2) โหมดแสดงรูปสัญญาณ (Capture) โดยการรับข้อมูลจาก ADC1 ที่ชักตัวอย่างด้วยความถี่ 5 เมกะเฮิรตซ์ แล้วนำค่าที่ได้มาเก็บที่หน่วยความจำจนครบ 128KWord จากนั้นจึงทำการอินเตอร์รัพต์ (Interrupt) และรอให้คอมพิวเตอร์มาอ่านข้อมูลทางบัส ISA โดยวิธี I/O transfer

3) โหมดวิเคราะห์ PD (PD Analysis) มีวิธีการประมวลผลและเก็บข้อมูลเช่นเดียวกับโหมด PD realtime แต่จะเก็บข้อมูล 250 ไซเคิลต่อเนื่องกันไปในหน่วยความจำทั้ง 2 ชุด (bank) แล้วจึงอินเตอร์รัพต์เพื่อส่งข้อมูลเช่นเดียวกับโหมดตรวจจับรูปสัญญาณ

3.3.3 ส่วนประกอบของวงจรภาคดิจิทัล

โครงสร้างของวงจรมีลักษณะเป็นลำดับชั้น ดังรูปที่ 3.8 โดยชั้นบนสุดคือ CTRL_UNIT ซึ่งอธิบายการทำงานของส่วนต่างๆจากชั้นล่างไปยังชั้นบนสุดได้ดังนี้



รูปที่ 3.8 โครงสร้างของวงจรภาคดิจิทัล

1) TVADC_CTRL เป็นวงจรควบคุมการทำงานของ ADC1 โดยเมื่อได้รับการเอ็นเอเบิล (enable) จะส่งสัญญาณ CS_N เป็น 0 ไปที่ ADC1 เพื่อให้เริ่มทำการแปลงแรงดันทดสอบ เมื่อแปลงเสร็จแล้วสัญญาณ BUSY_N จะเป็นลอจิก 1 วงจรนี้จะนำค่าที่ได้ไปรวมกับค่าออฟเซต (offset) ที่ตั้งไว้แล้วนำไปเก็บที่ ADC_DOUT เพื่อรอการนำไปใช้งาน นอกจากนี้ยังสร้างสัญญาณผ่านศูนย์ส่งออกทาง AC_ZCROSS เพื่อให้วงจรทั้งหมดทำงานเข้าจังหวะกับแรงดันทดสอบด้วย

2) MOD_CLK เป็นวงจรสร้างสัญญาณนาฬิกาภายในตามโหมดการทำงาน สำหรับโหมดตรวจจับ PD และโหมดวิเคราะห์ PD สัญญาณ PD_CLK มีความถี่ 20 เมกะเฮิร์ตซ์และ สัญญาณ LOT_CLK มีความถี่ตาม lock-out time ที่กำหนด ส่วนโหมดแสดงรูปสัญญาณ สัญญาณ PD_CLK และ LOT_CLK มีความถี่ 5MHz เท่ากัน

3) PEAK_DETECT เป็นวงจรหาค่ายอดของ PD โดยนำค่าที่ได้จากการซักรับค่ามาปรับค่าด้วยค่าออฟเซตและค่าเทรชโฮลด์ (threshold) แล้วนำมาเก็บในบัฟเฟอร์แบบ FIFO (first-in, first-out) เพื่อเก็บค่า PD จำนวน 3 ตำแหน่ง คือ Y1, Y2 และ Y3 โดยมีเงื่อนไขคือ Y2 จะเป็นค่ายอดได้ก็ต่อเมื่อเครื่องหมาย (sign) ของผลต่างระหว่าง Y2 กับ Y1 ไม่เท่ากับเครื่องหมายของผลต่างระหว่าง Y3 กับ Y2 จากนั้นนำค่ายอดในแต่ละ lock-out time ไปเก็บไว้ที่ PEAK_DOUT ถ้าไม่มีค่ายอดในช่วงเวลานั้นเลยจะให้ค่าของ PEAK_DOUT เป็น 0

4) WRMEM_CTRL เป็นวงจรควบคุมการเขียนข้อมูล PD และ แรงดันทดสอบในหน่วยความจำทั้งสองชุด โดยในโหมดตรวจจับ PD และโหมดวิเคราะห์ PD จะเขียนค่ายอดของ PD ที่ได้จากวงจร PEAK_DETECT ตามด้วยค่าแรงดันทดสอบจากวงจร TVADC_CTRL เมื่อจบช่วง lock-out time ส่วนในโหมดแสดงรูปสัญญาณจะเขียนค่า PD จนเต็มหน่วยความจำ 1 ชุดด้วยความถี่ 5 เมกะเฮิร์ตซ์ วงจรนี้จะให้สัญญาณครบรอบการทำงานในแต่ละโหมด เพื่อการส่งข้อมูลกับบัส ISA

5) PD_UNIT เป็นวงจรตรวจจับค่า PD และแรงดันทดสอบ ทำหน้าที่ควบคุมการทำงานร่วมกันของ 4 วงจรข้างต้น

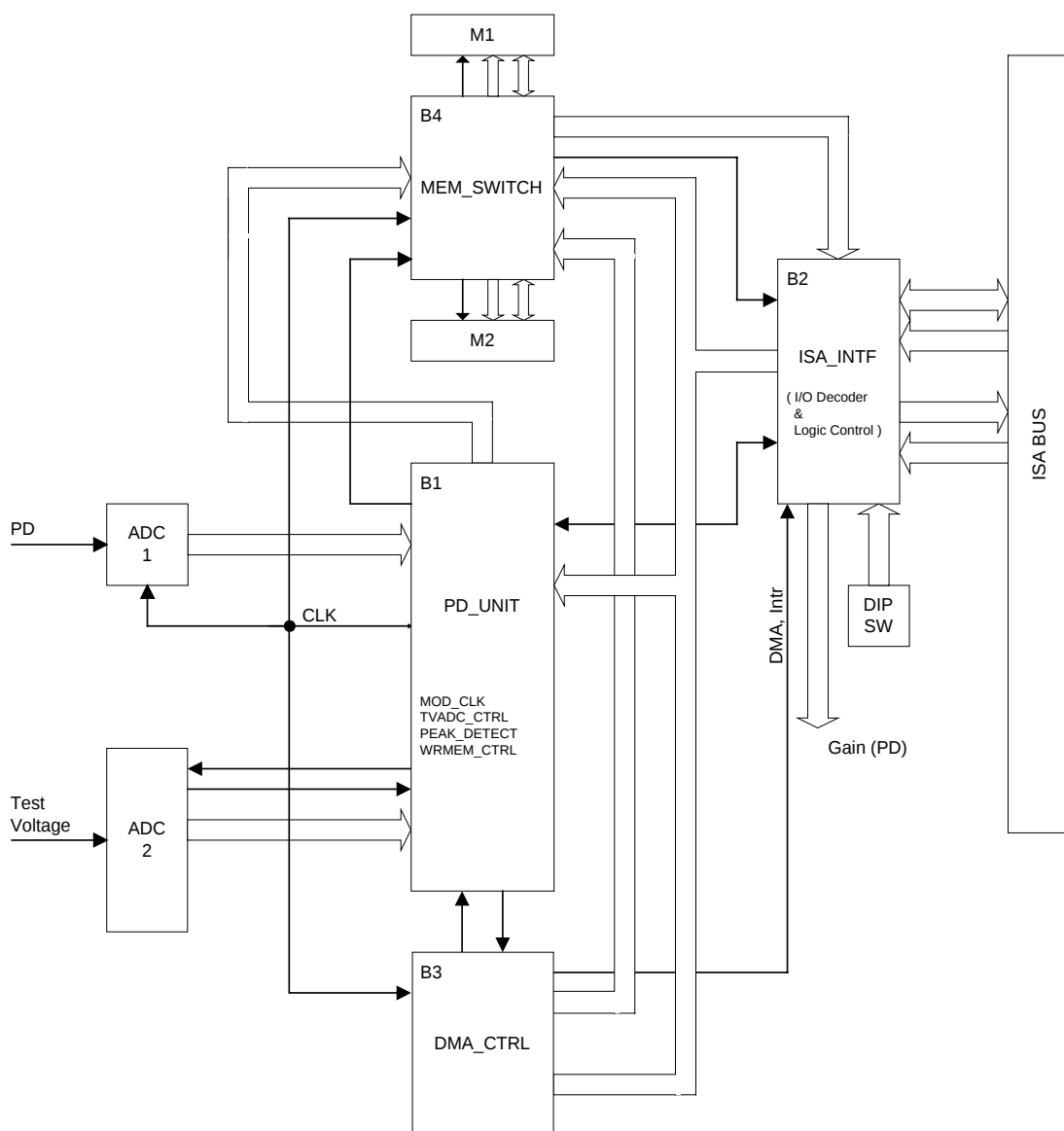
6) MEM_SWITCH เป็นวงจรเลือกหน่วยความจำที่ต้องใช้การอ่านและเขียนข้อมูลในแต่ละโหมด โดยในโหมดตรวจจับ PD จะเลือกหน่วยความจำที่ต้องใช้การเขียนและอ่านค่า PD และแรงดันทดสอบในแต่ละไซเคิลเพื่อถ่ายโอนข้อมูลกับคอมพิวเตอร์สลับชุดกันอย่างต่อเนื่อง ในโหมดแสดงรูปสัญญาณ จะเลือกหน่วยความจำชุดที่ 1 เพื่อเขียนและอ่านค่า PD ส่วนในโหมดวิเคราะห์ PD จะเลือกหน่วยความจำชุดที่ 1 เพื่อเขียนค่า PD และแรงดันทดสอบจำนวน 125 ไซเคิลแล้วสลับไปใช้ชุดที่ 2 อีก 125 ไซเคิลแล้วจึงรอการถ่ายโอนข้อมูลไปยังคอมพิวเตอร์

7) DMA_CTRL เป็นวงจรควบคุมการถ่ายโอนข้อมูลจากหน่วยความจำผ่านบัส ISA ทั้งในแบบ DMA transfer หรือแบบ 16-bit I/O transfer ตามโหมดการทำงานและรูปแบบการส่งข้อมูลที่กำหนด โดยในโหมดตรวจจับ PD สามารถส่งได้ทั้ง 2 แบบ ส่วนในโหมดแสดงรูปสัญญาณ และโหมดวิเคราะห์ PD จะส่งแบบ 16 บิต I/O transfer เท่านั้น

8) ISA_INTF เป็นวงจรควบคุมการติดต่อกับบัส ISA เช่นการถอดรหัส (decode) ตำแหน่งของพอร์ต (port), การอ่านและเขียนค่าที่รีจิสเตอร์ควบคุมการทำงานของเครื่องวิเคราะห์ PD, การสร้างสัญญาณอินเทอร์รัพต์, การสร้างสัญญาณเพื่อส่งข้อมูลแบบ DMA เป็นต้น

9) CTRL_UNIT เป็นวงจรภาคดิจิทัลอยู่ในลำดับชั้นสูงสุด ทำหน้าที่ควบคุมการทำงานของวงจรทั้งหมด

วงจรทั้งหมดเขียนด้วยภาษา VHDL ซึ่งสามารถทำความเข้าใจได้จากการอ่านโคดต้นฉบับ (Source code) และการพิจารณาไทม์แกรมเวลาประกอบกัน เนื่องจาก VHDL เป็นภาษาที่สามารถอ่านทำความเข้าใจได้เช่นเดียวกับภาษาทางคอมพิวเตอร์ทั่วไปและจำลองการทำงานได้เช่นเดียวกับการวาดแผนผัง โดยวงจรภาคดิจิทัลอย่างง่ายแสดงในรูปที่ 3.9 และวงจรที่ออกแบบสมบูรณ์แสดงดังรูปที่ 3.10



รูปที่ 3.9 ส่วนประกอบของวงจรภาคดิจิทัล

3.3.4 รายละเอียดการทำงานของวงจรดิจิทัล

วงจรภาคดิจิทัลมีหลักการทำงานคือรับข้อมูลจาก ADC แล้วทำการประมวลผลข้อมูลสัญญาณที่ได้รับมาก่อนส่งไปยังคอมพิวเตอร์ผ่านทางบัส ISA

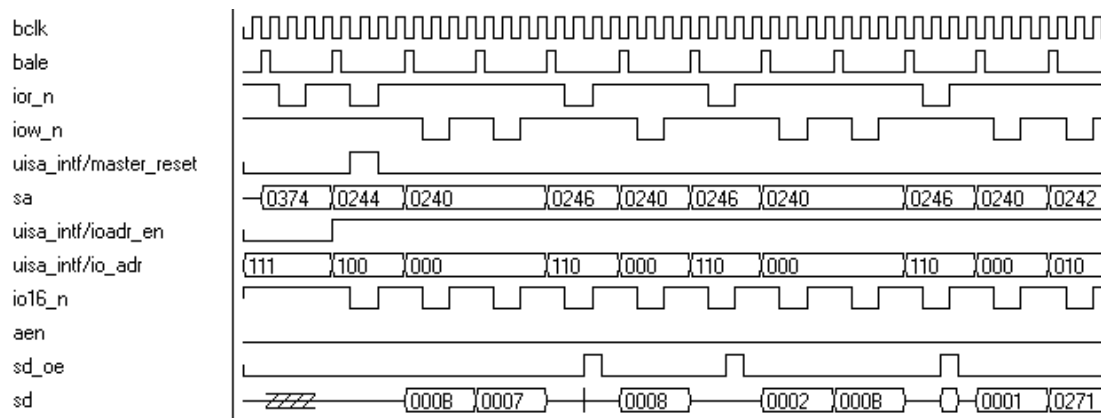
3.3.4.1 การถอดรหัสอินพุตเอาต์พุตและลอจิกควบคุม (I/O Decoder and Control Logic)

วงจรถอดรหัสอินพุตเอาต์พุตและลอจิกควบคุมอยู่ใน ISA_INTF ทำหน้าที่ถอดรหัสแอดเดรสอินพุตเอาต์พุตพอร์ต ควบคุมการรับส่งข้อมูลกับเครื่องคอมพิวเตอร์ และโปรแกรมลอจิกควบคุมการทำงานของวงจรภาคดิจิทัลและอัตราขยายสัญญาณของวงจรภาคแอนะล็อก ภายในประกอบด้วยส่วนย่อยต่อไปนี้

1) ส่วนถอดรหัสแอดเดรสอินพุตเอาต์พุตพอร์ต สัญญาณที่ใช้ในการอ่านและเขียนพอร์ตประกอบด้วย สัญญาณแอดเดรสบัส SA[15:0], ดาต้าบัส SD[11:0], IOR, IOW, AEN, IO16 และดิปสวิทช์ SW [7:0] ภายในมีอินพุตเอาต์พุตพอร์ตขนาด 16 บิต 3 พอร์ต โดยใช้สัญญาณ SA [15:3] เป็นเบสแอดเดรส และสัญญาณ SA [2:0] เป็นช่วงแอดเดรสอินพุตเอาต์พุตพอร์ตที่ใช้งาน เบสแอดเดรสสามารถกำหนดได้โดยการตั้งดิปสวิทช์ ดังตารางที่ 1 ในภาคผนวก ในการอ่านเขียนอินพุตเอาต์พุตพอร์ต สัญญาณแอดเดรสบัส SA [15:0], IOR หรือ IOW, และ AEN จะส่งออกมาทาง ISA BUS โดยจะเปรียบเทียบกับเบสแอดเดรส SA [15:3] กรณีเขียนหรืออ่านพอร์ตสัญญาณ จะถอดรหัสหมายเลขพอร์ตเขียนและพอร์ตอ่านจากสัญญาณ SA [2:0] ซึ่งแบ่งเป็นพอร์ตเขียน 16 บิต 3 พอร์ต และพอร์ตอ่าน 16 บิต 3 พอร์ต ขณะเดียวกันสัญญาณ IO16 จะแยกที่ฟ 0 บอกให้ ISA BUS ทราบว่าการรับส่งข้อมูลมีขนาด 16 บิต โดยการถอดรหัสหมายเลขพอร์ตดูในตารางที่ 3.2 และไทม์อะแกรเม้นต์แสดงในรูปที่ 3.11 [51]

ตารางที่ 3.2 หน้าที่ของพอร์ตเขียนและพอร์ตอ่าน

เบสแอดเดรส SA[15:3]	SA[2:0]	หมายเลข พอร์ต	พอร์ตเขียน (IOW)	พอร์ตอ่าน (IOR)
ดิปสวิทช์	000	1	หมายเลขรีจิสเตอร์ ควบคุมสัญญาณ (Register Index)	อ่านข้อมูลสัญญาณ ตรวจวัด PD
ดิปสวิทช์	010	2	รีจิสเตอร์ข้อมูล (Data Register)	อ่านรีจิสเตอร์ สถานะการขออิน เตอร์รัพต์
ดิปสวิทช์	100	3	เอ็นเอเบิลการขอ DMA (Enable DMA request)	รีเซตวงจร



รูปที่ 3.11 ไตอะแกรมเวลาของวงจรทรานส์แอคเตอร์อินพุตเอาต์พุต

2) ส่วนลอจิกควบคุมการทำงานของวงจร (พอร์ตเขียน 1 และพอร์ตเขียน 2) เป็นพอร์ตสำหรับโปรแกรมลอจิกควบคุมการทำงานของวงจรโดยพอร์ตเขียน 1 เป็นพอร์ตใช้ระบุหมายเลข รีจิสเตอร์ (Register index) มี 6 รีจิสเตอร์ และพอร์ตเขียน 2 เป็นพอร์ตเขียนข้อมูลไปยังรีจิสเตอร์ที่ระบุเพื่อโปรแกรมการทำงานของวงจร

การโปรแกรมลอจิกควบคุมเริ่มต้นด้วยการส่งเขียนหมายเลขรีจิสเตอร์ที่ต้องการไปยังพอร์ตเขียน 1 หมายเลขรีจิสเตอร์จะถูกเก็บไว้ใน RegCtrl รีจิสเตอร์ จากนั้นส่งเขียนข้อมูลหรือ ลอจิกควบคุมวงจรไปยังรีจิสเตอร์ RegData ผ่านทางพอร์ต 2 สัญญาณเขียนพอร์ต 2 จะถอดรหัสหมายเลขรีจิสเตอร์ที่เก็บใน RegCtrl รีจิสเตอร์ แล้วส่งเขียนข้อมูลลงในรีจิสเตอร์ที่ระบุลอจิก ควบคุมการทำงานของแต่ละรีจิสเตอร์ ดังรายละเอียดต่อไปนี้

(1) รีจิสเตอร์ 1 ควบคุมโหมดการทำงาน (RegCtrl)

D0	1 = เลือกอินเตอร์รัพท์ 10 (IRQ10)	0 = ไม่เลือก
D1	1 = เลือกอินเตอร์รัพท์ 11 (IRQ 11)	0 = ไม่เลือก
D2	1 = เลือก DMA แชนแนล 5 (DRQ 5)	0 = ไม่เลือก
D3	1 = เลือก DMA แชนแนล 6 (DRQ 6)	0 = ไม่เลือก
D4	0 = ดิสเอเบิลวงจรทั้งหมด	1 = เอ็นเอเบิลวงจรทั้งหมด
D5	0 = เลือกการซิงโครไนซ์จากแหล่งจ่ายแรงดันภายใน	1 = เลือกการซิงโครไนซ์จากแรงดันทดสอบ
D6	0 = เลือกการตรวจจับ PD แบบออฟไลน์ (Off-line)	1 = เลือกการตรวจจับ PD แบบเวลาจริง
D8, D7	0 0	เลือกความถี่ของแรงดันทดสอบภายนอก 50 เฮิร์ตซ์
	1 1	เลือกความถี่ของแรงดันทดสอบภายใน 50 เฮิร์ตซ์
D9	1 =	เลือกให้อินเตอร์รัพท์ครั้งต่อไปได้ต่อเมื่ออ่านสถานะ

อินเทอร์รัพต์ครั้งก่อนแล้ว

0 = เลือกให้อินเทอร์รัพต์ครั้งต่อไปได้ทันที

D10 1 = เลือกการตรวจจับ PD แบบ Realtime Analysis

0 = ไม่เลือก

(2) รีจิสเตอร์ 2 ความคุมวงจรรายสัญญาณ (RegGain)

D7 – D0

D7:D0

11111111

อัตราขยายสัญญาณ PDระดับ 255 (สูงสุด)

⋮

00000000

อัตราขยายสัญญาณ PDระดับ 0 (ต่ำสุด)

D10 – D8

D10:D8

000

อัตราขยายสัญญาณแรงดันเป็น 1 เท่า

001

อัตราขยายสัญญาณแรงดันเป็น 2 เท่า

010

อัตราขยายสัญญาณแรงดันเป็น 4 เท่า

011

อัตราขยายสัญญาณแรงดันเป็น 8 เท่า

1XX

อัตราขยายสัญญาณแรงดันเป็น 16 เท่า

(3) รีจิสเตอร์ 3 กำหนดค่าระดับเทรชโฮลด์ตรวจจับค่ายอด PD (RegPDTHold)

D11 - D0

ค่าเทรชโฮลด์

(4) รีจิสเตอร์ 4 กำหนดช่วงเวลาตรวจจับค่ายอดสูงสุดของ PD ((RegPDLTime)

D11 - D0

ค่าช่วงเวลา

(5) รีจิสเตอร์ 5 ปรับค่าออฟเซต (Offset) ของ ADC1 (RegPDOffset)

D11 – D0

ค่าออฟเซต

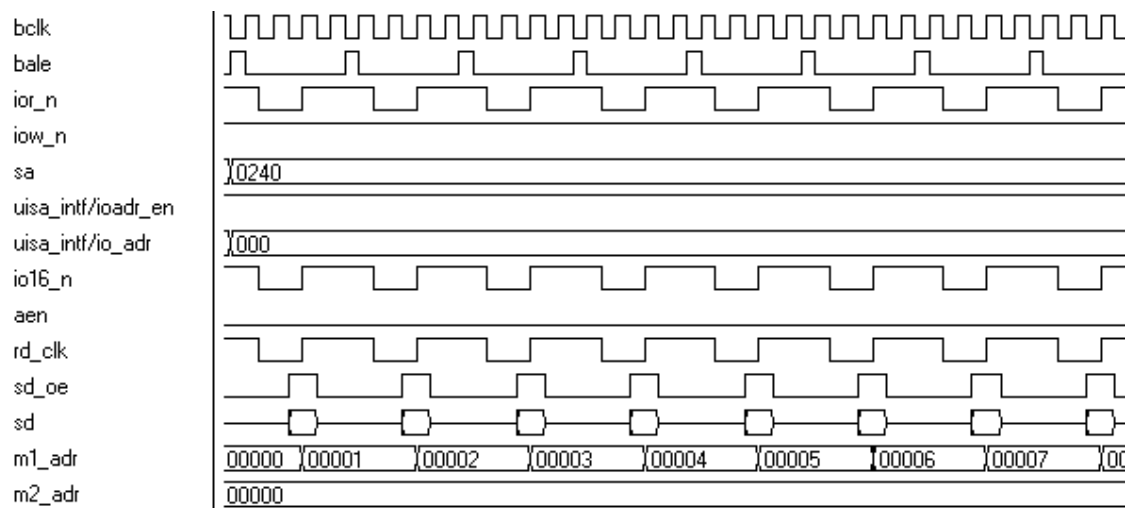
(6) รีจิสเตอร์ 6 ปรับค่าออฟเซต (Offset) ของ ADC2 (RegTVOffset)

D11 – D0

ค่าออฟเซต

3) พอร์ตควบคุมการปิดเปิดสัญญาณขอ DMA (พอร์ตเขียน 3) การปิดเปิดสัญญาณขอ DMA โปรแกรมได้โดยการเขียนลอจิกที่บิต SD0 ส่งไปยังพอร์ตเขียน 3 (0=ปิด, 1=เปิด) ค่าลอจิกนี้จะถูกเก็บในรีจิสเตอร์ 1 บิต เมื่อสัญญาณ DACK5(6) แอคทีฟ รีจิสเตอร์นี้จะถูกส่งเคลียร์เพื่อปิดการขอ DMA ไม่ให้ค้างอยู่

4) พอร์ตอ่านข้อมูลตรวจจับ PD (พอร์ตอ่าน 1) พอร์ตอ่าน 1 เป็นพอร์ตใช้ในการอ่านข้อมูลตรวจจับ PD จากหน่วยความจำสัญญาณ RD_CLK เป็นสัญญาณนาฬิกาส่งไปยังวงจรรับข้อมูลตรวจหาตำแหน่ง PD เพื่ออ่านหน่วยความจำ ในขณะที่เดียวกันสัญญาณนี้จะไปเ็นเอเบิล 3-state ให้บัสข้อมูลจากหน่วยความจำเชื่อมต่อกับบัส SD[15:0] เพื่อส่งข้อมูลไปยังคอมพิวเตอร์ โดยไ้ต่อแรมเวลาแสดงดังรูปที่ 3.12[51]

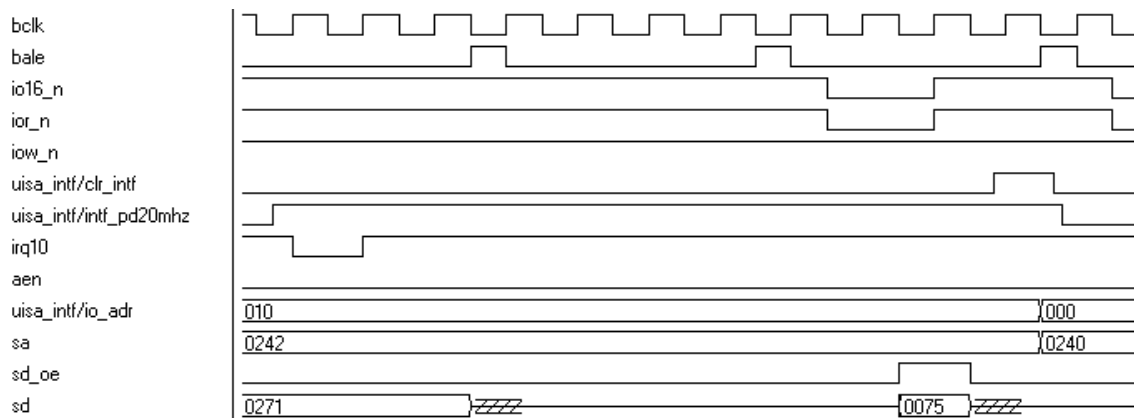


รูปที่ 3.12 ไตอะแกรมเวลาสัญญาณอ่านข้อมูลตรวจจับ PD

5) พอร์ตรีจิสเตอร์สถานะ (พอร์ตอ่าน 2) เป็นพอร์ตที่ใช้ในการอ่านรีจิสเตอร์สถานะแสดงบิตการขออินเทอร์รัพต์และการทำ DMA โดยสัญญาณ OE_ISTATUS (Interrupt status) เป็นสัญญาณของพอร์ตอ่าน 2 ส่งไปยังบัฟเฟอร์ให้เก็บสัญญาณที่ขออินเทอร์รัพต์หรือขอ DMA พร้อมกับเอ็นเอเบิลให้ข้อมูลจากบัฟเฟอร์ส่งไปยังบัส SD [15:0] และถูกอ่านเข้าเครื่องคอมพิวเตอร์ จากนั้นสัญญาณเคลียร์อินเทอร์รัพต์ (CLR_INTF) จะส่งไปเคลียร์ฟลิปฟลอป (Flip-flop) ที่สร้างสัญญาณขออินเทอร์รัพต์ เพื่อให้พร้อมที่จะสร้างสัญญาณอินเทอร์รัพต์ในครั้งต่อไป บิตแสดงรีจิสเตอร์สถานะมีดังนี้

บิต	ความหมาย
D0	1 = อินเทอร์รัพต์จากวงจรรับข้อมูลตรวจจับ PD แบบเวลาจริง
D1	1 = อินเทอร์รัพต์จากวงจรรับข้อมูลตรวจจับ PD แบบออฟไลน์
D2	1 = ขอทำ DMA ต่อ
D3	0 = ดิสเอเบิลการขอ DMA 1 = เอ็นเอเบิลการขอ DMA
D8-4	1 = ค่าใน RegCtrl[8:4]

6) พอร์ตรีเซตวงจร (พอร์ตอ่าน 3) พอร์ตอ่าน 3 เป็นพอร์ตที่ใช้ในการรีเซตวงจร เมื่อสั่งอ่านพอร์ตนี้ สัญญาณ Master reset จะแอกทีฟเป็นผลให้ ฟลิปฟลอป, รีจิสเตอร์ และ 3-state ภายในวงจรทั้งหมดจะเคลียร์ ดังไตอะแกรมเวลาในรูปที่ 3.13[51]



รูปที่ 3.13 ไตอะแกรมเวลาสัญญาณควบคุมการขออินเทอร์รัพต์

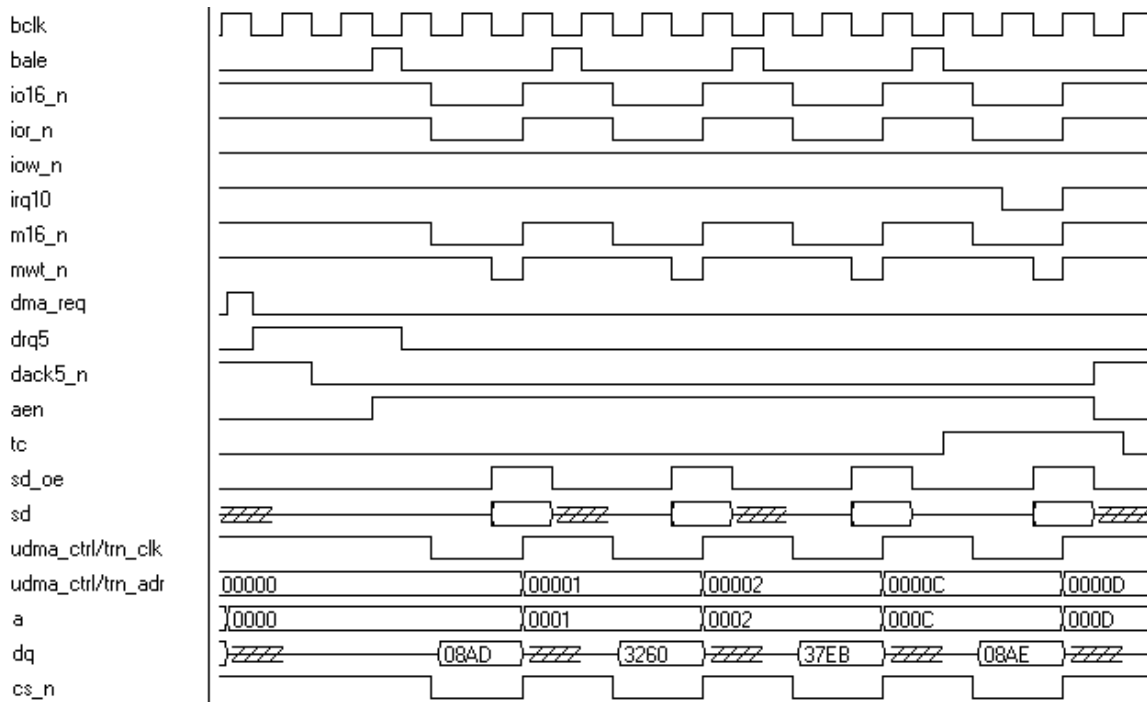
3.3.4.2 ส่วนควบคุมการขออินเทอร์รัพต์

ส่วนของการควบคุมอินเทอร์รัพต์จะมีฟลิปฟล็อปควบคุมการขออินเทอร์รัพต์ โดยจะส่งสัญญาณ INT_PD20MHz ควบคุมวงจรส่วนที่สร้างพัลส์ขออินเทอร์รัพต์ไปยังขาสัญญาณ IRQ10 หรือ IRQ11 ของ ISA บัสตามที่เลือกไว้ในรีจิสเตอร์ RegCtrl เมื่อมีการส่งอ่านพอร์ตรีจิสเตอร์สถานะ (พอร์ตอ่าน 2) วงจรควบคุมการขออินเทอร์รัพต์จะรีเซ็ต

3.3.4.3 ส่วนการถ่ายโอนข้อมูลไปยังเครื่องคอมพิวเตอร์

การถ่ายโอนข้อมูลทำได้สองแบบคือ แบบ DMA transfer สำหรับโหมดการทำงานแบบเวลาจริง และแบบ I/O transfer สำหรับทุกโหมดการทำงาน ดังรายละเอียดต่อไปนี้

1) การถ่ายโอนข้อมูลใช้วิธี DMA transfer เมื่อเก็บข้อมูลครบ 1 คาบ สัญญาณ DMA_REQ จะส่งไปยังส่วนควบคุมการขอ DMA เชื่อมต่อกับขาสัญญาณ DRQ5 หรือ DRQ6 ของบัส ISA ตามที่เลือกในรีจิสเตอร์ RegCtrl รอจนเริ่มมีการส่งข้อมูลสัญญาณ AEN, IOR, MWTC และ DACK5 (6) แล้วจึงนำมาสร้างเป็นสัญญาณนาฬิกา TRN_CLK เพื่อควบคุมการอ่านข้อมูลจากหน่วยความจำเมื่อการทำ DMA เสร็จ 1 บล็อก สัญญาณ TC จะแอกทีฟ 1 ผ่านส่วนที่สร้างสัญญาณอินเทอร์รัพต์ไปยังคอมพิวเตอร์ เมื่อโปรแกรมตรวจสอบพบการขออินเทอร์รัพต์มาจากวงจรควบคุมการ DMA โปรแกรมจะทำการย้ายข้อมูลไปเก็บในหน่วยความจำที่ต้องการ และส่งคำสั่งไปยังพอร์ต 3 เอ็นเอเบิลให้ทำ DMA ในบล็อกต่อไปได้ ดังไตอะแกรมเวลาในรูปที่ 3.14 [51]



รูปที่ 3.14 ไตอะแกรมเวลาของสัญญาณควบคุมการ DMA

2) การถ่ายโอนข้อมูลโดยใช้วิธี I/O transfer เป็นการส่งข้อมูลโดยการอ่านพอร์ตอ่าน 1 ซึ่งเป็นพอร์ตที่ใช้อ่านข้อมูลตรวจจับ PD รูปที่ 3.16 แสดงไตอะแกรมเวลาของวิธี I/O transfer

3.3.4.4 การกำจัดเบ้าความถี่แรงดันทดสอบ

การกำจัดเบ้า (bounce) ที่เกิดขึ้นเนื่องจากในขณะที่แรงดันทดสอบอยู่ในช่วงผ่านศูนย์ โดยเมื่อสัญญาณเริ่มเปลี่ยนสถานะครั้งแรกที่มุมเฟสศูนย์องศา วงจรนับจะรีเซ็ตเริ่มนับหน่วยเวลาจนถึงมุมเฟสที่ 180 องศาจึงจะหยุดนับ หลังจากนั้นจะอ่านค่าแรงดันทดสอบเพื่อรอหาจุดผ่านศูนย์ครั้งต่อไป การทำงานจะเป็นเช่นนี้เหมือนกันทุกคาบ จึงไม่เกิดเบ้าที่ขึ้นที่บริเวณรอบๆจุดผ่านศูนย์

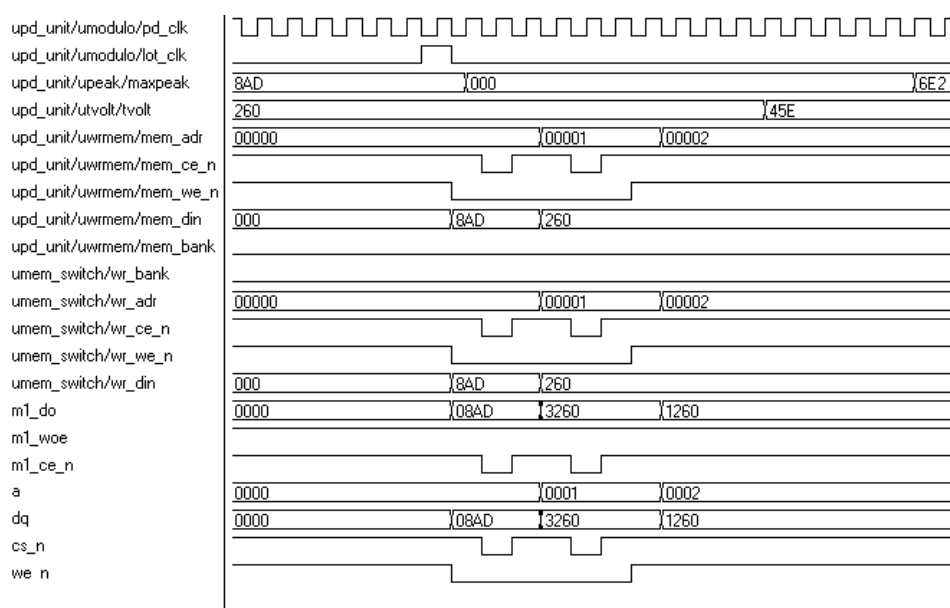
3.3.4.5 ส่วนรับข้อมูลตรวจจับ PD

ส่วนรับข้อมูลตรวจจับ PD ทำหน้าที่รับข้อมูลตรวจจับ PD จาก ADC1 ด้วยอัตราชัก ตัวอย่าง 20 ล้านตัวอย่างต่อวินาที ข้อมูลที่ตรวจจับได้จะมีทั้งค่ายอดของ PD และค่าแรงดันทดสอบ นอกจากนี้เรายังสามารถจัดเรียง (rectify) ค่ายอดให้แสดงค่าสมบูรณ์ของสัญญาณได้โดยการส่งสัญญาณควบคุมไปยังวงจรตรวจจับค่ายอดภายในวงจรรับข้อมูลตรวจจับ PD

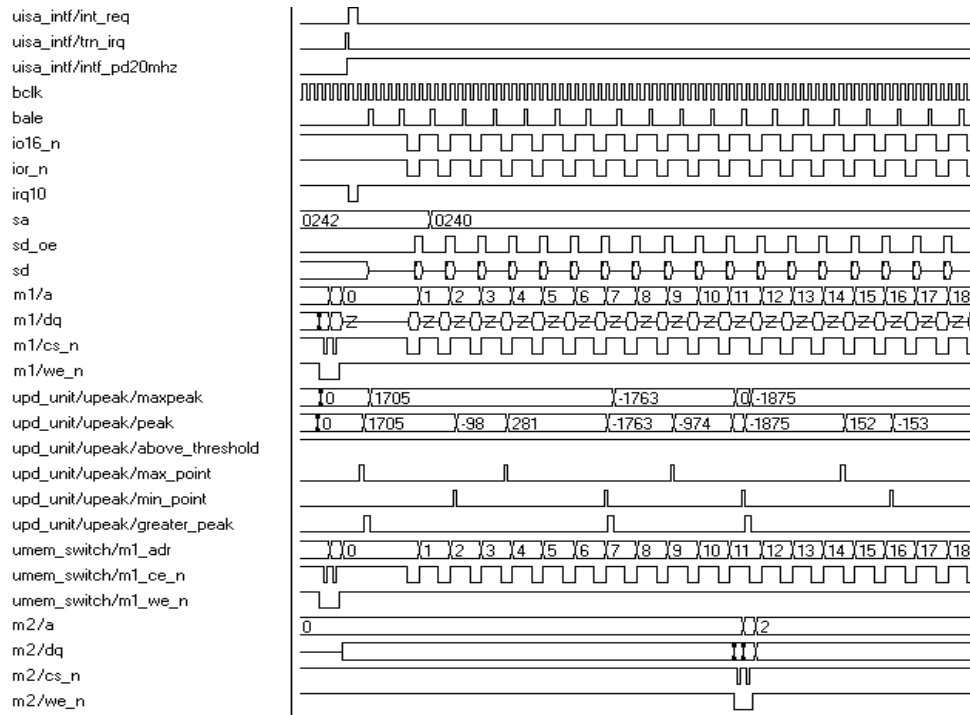
1) การทำงานของวงจรส่วนรับข้อมูลตรวจจับ PD ในการรับข้อมูลตรวจจับ PD จะมีการกำหนดค่าเริ่มต้นให้กับวงจรก่อนคือ RegPDTHold [11:0] เป็นค่าเทรชโฮลด์ใช้เปรียบเทียบระดับสัญญาณที่มีค่าสูงกว่าเทรชโฮลด์ให้ผ่านไปได้ และค่า PDLTime[11:0] เป็นค่าช่วง lock-out time ในการตรวจจับหาค่ายอดสูงสุด เมื่อวงจรเริ่มทำงานจะมีสัญญาณ CYCLE_signal เป็นสัญญาณซิงโครไนซ์สำหรับรับข้อมูลตรวจจับ PD ในแต่ละไซเคิล และจะมีการสร้างสัญญาณไปควบคุมการเขียนหน่วยความ

จำผ่านวงจร MEM_SWITCH เมื่อสัญญาณ M1_WE_N เป็น 0 สัญญาณ M1_CE_N จะสั่งให้บัซซ์ข้อมูล M1_DO[15:0] เชื่อมกับหน่วยความจำ ปิดบัซซ์ข้อมูลของหน่วยความจำไม่ให้เชื่อมต่อกับบัซ SD [15:0] และสั่งให้หน่วยความจำทำงานในโหมดเขียน เริ่มที่วงจรตรวจจับค่ายอด PD จะรับข้อมูลจาก ADC1[11:0] เพื่อตรวจจับหาค่ายอดของสัญญาณ เมื่อตรวจจับได้ค่ายอด วงจรจะส่งสัญญาณจะสั่งให้บัฟเฟอร์ PEAK (Peak Buffer) เก็บค่ายอดในแต่ละ lock-out time ค่ายอดสูงสุดจะเก็บในบัฟเฟอร์ MAXPEAK และส่งสัญญาณไปยังวงจรสัญญาณควบคุมการเขียนหน่วยความจำ WRMEM_CTRL ให้เขียนข้อมูลในบัฟเฟอร์ส่งไปยังหน่วยความจำ 2 ค่า โดยแอดเดรสแรกจะเป็นแอดเดรสคู่ส่งออกไปที่ M1_ADR[17:0] พร้อมกับส่งค่ายอดใน MAXPEAK ออกไปที่ M1_DO [15:0] ไชเคิลที่สองจะเป็นแอดเดรสคู่ส่งออกไปที่ M1_ADR[17:0] พร้อมกับส่งค่าแรงดันทดสอบที่เก็บในบัฟเฟอร์ TVOLT ออกไปที่ M1_DO[15:0] โดยมีสัญญาณ M1_CE_N จำนวนสองไชเคิลไปสั่งให้หน่วยความจำ M1 เขียนค่ายอดและแรงดันทดสอบลงในหน่วยความจำ ดังไดอะแกรมเวลาในรูปที่ 3.15[51]

ในขณะที่มีการเขียนค่ายอดลงในหน่วยความจำชุดหนึ่ง ก็จะมีการอ่านข้อมูลจากหน่วยความจำอีกชุดหนึ่งเพื่อส่งไปยังคอมพิวเตอร์ โดยวงจร DMA_CTRL จะมีการสร้างสัญญาณไปควบคุมการอ่านหน่วยความจำผ่านวงจร MEM_SWITCH เพื่อเปิดบัซซ์ข้อมูลจากหน่วยความจำให้เชื่อมต่อกับบัซ SD [15:0] โดยรอให้สัญญาณ M2_CE_N แยกทีฟ และสัญญาณ M2_WE_N จะไปควบคุมให้หน่วยความจำทำงานในโหมดอ่าน เริ่มจากสัญญาณ DMA_REQ จะแยกทีฟเป็น 1 ส่งไปยังส่วนควบคุมการขอ I/O หรือ DMA เมื่อวงจรได้รับสัญญาณตอบสนองจากคอมพิวเตอร์แล้วจะทำหน้าที่สร้างสัญญาณอ่านข้อมูลส่งไปยัง วงจร MEM_SWITCH นับแอดเดรสออกมาที่ M2_ADR[17:0] (แอดเดรสจะนับขึ้นเริ่มจากแอดเดรสศูนย์จนถึงแอดเดรสสุดท้ายของข้อมูลที่เก็บอยู่ในหน่วยความจำ) พร้อมกับส่งสัญญาณ M2_CE_N อ่านข้อมูลจากหน่วยความจำ M2 สัญญาณ เปิดให้บัซซ์ข้อมูลจากหน่วยความจำเชื่อมต่อกับบัซ SD[15:0] ข้อมูลจากหน่วยความจำจะอ่านเข้าสู่คอมพิวเตอร์ ดังไดอะแกรมเวลาในรูปที่ 3.16[51]



รูปที่ 3.15 แสดงเวลารับข้อมูลตรวจจับ PD เข้าหน่วยความจำ



รูปที่ 3.16 แสดงเวลาเริ่มส่งข้อมูลตรวจจับ PD เข้าเครื่องคอมพิวเตอร์

2) ส่วนตรวจจับค่ายอด PD ทำหน้าที่ตรวจจับค่ายอด (Peak) PD แล้วส่งข้อมูลไปเก็บพักไว้ในบัฟเฟอร์รอส่งไปยังหน่วยความจำ หลังจากปรับข้อมูล PD ด้วยค่าออฟเซตแล้ว ข้อมูลที่ได้จะเก็บลงในบัฟเฟอร์แบบ FIFO เพื่อเก็บค่า PD จำนวน 3 ตำแหน่ง การเปรียบเทียบค่ายอดจะนำค่าทั้ง 3 ไปพิจารณาดังนี้

```
greater_peak      <= '1' when (ABS_PEAK > ABS_MAXPEAK) else '0';
above_threshold   <= '0' when (ABS_PEAK < PDADC_THOLD) else '1';
max_point         <= '1' when (YN_2 < YN_1) and (YN_1 > YN) else '0';
min_point         <= '1' when (YN_2 > YN_1) and (YN_1 < YN) else '0';
```

.....

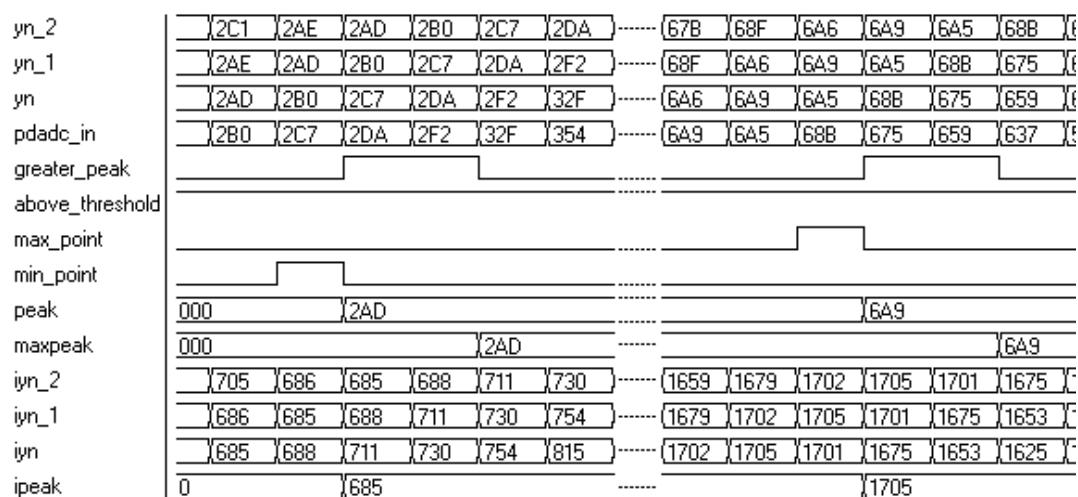
```
if ((max_point = '1') or (min_point = '1')) then
```

```
    PEAK <= YN_1;
```

```
else
```

.....

โดยจะถือว่าตำแหน่ง Y_{n-1} เป็นค่ายอดก็ต่อเมื่อ Y_{n-1} เป็นจุดสูงสุดหรือจุดต่ำสุดเมื่อเทียบกับ Y_n และ Y_{n-2} ส่วนค่ายอดสูงสุดพิจารณาจากสัญญาณ greater_peak และ above_threshold โดยเมื่อค่าสัมบูรณ์ของบัฟเฟอร์ PEAK มีค่าสูงกว่าค่าสัมบูรณ์ของบัฟเฟอร์ MAXPEAK ที่มีอยู่เดิมและมีค่ามากกว่าค่าเทรชโฮลด์ที่กำหนด ในช่วงเวลาแต่ละ lock-out time วงจรนำค่ายอดที่สูงสุดเก็บในบัฟเฟอร์ MAXPEK ลงในหน่วยความจำ จากนั้นวงจรจะตรวจหาค่ายอดถัดไปและเริ่มจับเวลาอีกครั้งเพื่อตรวจหาค่ายอดสูงสุดใน lock-out time ใหม่ ดังไดอะแกรมเวลาในรูปที่ 3.17



รูปที่ 3.17 ไตอะแกรมเวลาวงจรตรวจจับค่ายอด PD

3.4 ดีไวส์ไดรเวอร์

ดีไวส์ไดรเวอร์คือซอฟต์แวร์ที่ทำหน้าที่เป็น device controller ของฮาร์ดแวร์ และสามารถเชื่อมต่อ กับโปรแกรมประยุกต์ได้ ในงานวิจัยนี้พัฒนาโปรแกรมประยุกต์บนระบบปฏิบัติการ (Operating system) วินโดวส์ 98

3.4.1 ส่วนประกอบของระบบปฏิบัติการวินโดวส์ 98

ระบบปฏิบัติการวินโดวส์ 98 ประกอบไปด้วยส่วนของโปรแกรมที่ทำหน้าที่ต่างๆ สำหรับส่วนที่มีความเกี่ยวข้องกับการพัฒนาดีไวส์ไดรเวอร์สำหรับงานวิจัยโดยตรง มีรายละเอียดดังนี้

1) VMM (Virtual machine manager) จะทำงานอยู่ในระดับล่างสุดของวินโดวส์ 98 ซึ่งเป็นส่วนที่ทำงานใน protected mode ของ CPU ตระกูล Intel ตั้งแต่รุ่น 386 ขึ้นไป[52] ทำหน้าที่ดูแลจัดการ Virtual machine (VM) ทั้งหมดที่ทำงานอยู่ภายใต้วินโดวส์ 98

2) VxDs (Virtual devices) เป็นโปรแกรมแบบ 32 บิต ที่ทำงานจัดการทรัพยากรของระบบ ได้แก่ อุปกรณ์ฮาร์ดแวร์ หรือโปรแกรมประยุกต์ต่างๆ เพื่อให้โปรแกรมทั้งหมดสามารถใช้งานทรัพยากรของระบบร่วมกันได้ VxD ทำงานประสานกับส่วนของ VMM และส่วนอื่นในการจัดการสัญญาณอินเทอร์รัพต์และการกระทำอินพุตเอาต์พุตสำหรับโปรแกรมประยุกต์หนึ่งๆ โดย ไม่ให้มีผลกระทบต่อโปรแกรมประยุกต์อื่นๆ VxD เป็นส่วนหนึ่งของ VMM ซึ่งมีสิทธิพิเศษในการทำงานที่เหนือกว่าโปรแกรมประยุกต์ที่ทำงานอยู่ในระบบ VxD code และ data นั้นทำงานใน Ring 0, 32 bit flat memory model ในการทำงานนี้ VxD จะสามารถเข้าถึงแอดเดรส ณ ตำแหน่งใด ๆ ก็ได้ภายใน 4 จิกะไบต์ โดยไม่ต้องเปลี่ยนค่าของ segment register เหมือนอย่างโปรแกรมแบบ 16 บิต (ใน protected mode นั้น segment register จะมีหน้าที่อื่นและเรียกว่า selector) เนื่องจาก VxD ทำงานอยู่ในระดับของ Kernel ในระบบปฏิบัติการ ซึ่งมีสิทธิในการใช้งาน privileged instruction ของ CPU ได้ ดังนั้น VxD จึงสามารถเข้าถึงส่วนต่าง ๆ ของ CPU และระบบได้ วินโดวส์ใช้ VxD สำหรับทำหน้าที่ virtualize ทรัพยากรของระบบ เช่น อุปกรณ์ฮาร์ดแวร์ หรือ การขออินเทอร์รัพต์ เป็นต้น (การทำ virtualize คือการทำให้

โปรแกรมประยุกต์เสมือนกับเป็นเจ้าของทรัพยากรนั้นๆแต่เพียงผู้เดียว เช่น โปรแกรมประยุกต์ที่พัฒนาขึ้นนี้สามารถทำงานกับ IRQ 5, I/O Port 280h ได้โดยตรงและไม่มีผลกระทบต่อโปรแกรมอื่นที่ใช้งานอุปกรณ์เดียวกันอยู่ และในทางกลับกันก็เป็นจริงด้วย) โดยสรุป VxD นั้นมีคุณสมบัติหลายอย่างที่เหมาะสมกับการพัฒนาส่วนของซอฟต์แวร์ที่ทำหน้าที่เป็น device controller ของการ์ด PD ดังนี้

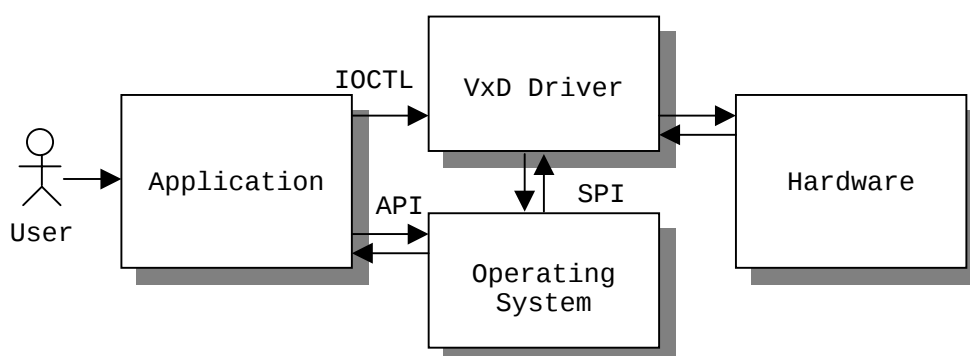
(1) ความเร็วและการเข้าถึงส่วนต่างๆของระบบ จะเหนือกว่าและไม่มีข้อจำกัดเหมือนกับโปรแกรมประยุกต์ ความเร็วเหนือกว่าการใช้งานไดรเวอร์ที่พัฒนาบน MS-DOS เนื่องจากไม่ต้องมีการทำ Context switching ซึ่งเป็นลักษณะที่เกิดขึ้นในการทำงานแบบ Multitasking

(2) สามารถเชื่อมต่อกับโปรแกรมประยุกต์ 32 บิตบนวินโดวส์ได้ โดยผ่านอินเตอร์เฟสแบบ device I/O control

นอกจากทั้งสองส่วนที่ได้กล่าวมาแล้ว ระบบปฏิบัติการวินโดวส์98 ยังมีส่วนประกอบที่สำคัญอื่นๆ เช่น Read-only memory (ROM) basic input and output system (BIOS), Install-able device drivers and terminate-and-stay-resident (TSR) programs, 16- and 32-bit Windows dynamic-link libraries (DLLs), Microsoft MS-DOS-based applications, 16- and 32-bit Windows-based applications เป็นต้น

3.4.2 หลักการสร้าง Device Controller

ในการสร้าง (implement) PD.VxD ซึ่งเป็นโปรแกรมที่ทำหน้าที่เป็น device controller นั้น ได้ใช้ซอฟต์แวร์ VtoolsD ของบริษัท Vireo Software, Inc. (ปัจจุบันเป็นของ Compuware Co., Ltd.) เป็นเครื่องมือ โดยที่ PD.VxD นั้นสามารถทำงานได้ทั้งระบบวินโดวส์95 และวินโดวส์ 98 แม้จะพัฒนาบนวินโดวส์95 ทั้งนี้เนื่องจากวินโดวส์98 ได้ทำ backward compatability ในส่วนของ VxD ไว้ด้วย สำหรับ VxD ที่พัฒนาขึ้นนี้โปรแกรมประยุกต์จะติดต่อ VxD โดยใช้ IOCTL ดังในรูปที่ 3.18 โดยที่ API (Application programming interface) เป็นฟังก์ชันในการเรียกใช้บริการต่าง ๆ ของระบบปฏิบัติการ ส่วน SPI (System programming interface) เป็นฟังก์ชันในการเรียกใช้ VxD ที่สามารถใช้ได้โดย Kernel เท่านั้น ซึ่งเป็นจุดที่แตกต่างระหว่างการทำโปรแกรมประยุกต์ติดต่อกับระบบปฏิบัติการ กับการที่ไดรเวอร์ไดรเวอร์แบบ VxD ติดต่อกับระบบปฏิบัติการ



รูปที่ 3.18 โมเดลของ VxD ที่พัฒนาขึ้น

โปรแกรม VxD มีลักษณะเป็น Event driven โดยตัวโปรแกรม VxD จะได้รับเมสเสจ (message) ต่าง ๆ จากตัวระบบ เสมือนว่ารับรู้เหตุการณ์ต่างๆ ที่เกิดขึ้นในระบบ ฟังก์ชันการทำงานใน PD.VxD สำหรับเมสเสจต่างๆ จะเรียกใช้ตามที่ได้กำหนดไว้ เมื่อ VxD ได้รับเมสเสจเช่น Device Create ขณะที่สร้าง device ขึ้นมา หรือเมื่อเกิดฮาร์ดแวร์อินเตอร์รัพต์ VMM ก็จะมีบันทึกไว้ว่ามีอินเตอร์รัพต์เกิดขึ้นแล้ว โดยเก็บสถานะทุกอย่างที่จำเป็นไว้ ในขั้นนี้เรียกว่า first-level interrupt handler รอจนกระทั่งสามารถส่งเมสเสจเหล่านี้ไปยังส่วนที่จะทำการทำงานของอินเตอร์รัพต์ ซึ่งเรียกว่า second-level interrupt handler จาก VMM ผ่านเข้ามายัง VxDs ในระบบทุกตัวเรียงตามลำดับในลิสต์ (list) แม้ VMM จะไม่สามารถตอบสนองเมสเสจได้ทันทีก็ตาม แต่ VxD ก็เป็นวิธีที่สามารถควบคุมและจัดการฮาร์ดแวร์ได้เร็วที่สุดสำหรับระบบปฏิบัติการวินโดวส์98[53]

3.4.3 การออกแบบดีไวซ์ไดรเวอร์

ในการออกแบบโปรแกรม PD.VxD สำหรับใช้ในงานวิจัยนี้ จะประกอบด้วยส่วนของ PD Detection, Capture และ PD Analysis ซึ่ง PD.VxD จะทำหน้าที่สำคัญ 3 ส่วน คือ

- 1) การจัดการ virtualize อินเตอร์รัพต์ และ อินพุตเอาต์พุตพอร์ต จะเรียกใช้บริการของ VPICD (Virtual programmable interrupt controller device) ซึ่งเป็น VxD ตัวหนึ่งของวินโดวส์ ด้วยการเรียกใช้ฟังก์ชัน VPICD_Virtualize_IRQ ร่วมกับฟังก์ชัน VPICD_Physically_Mask ,VPICD_Physically_Unmask และ VPICD_Force_Default_Behavior ในการจัดการเกี่ยวกับการ virtualize, mask & unmask IRQ และ ยกเลิกการ virtualize

- 2) การจัดการ memory buffer เนื่องจากเราใช้ส่วนของพื้นที่หน่วยความจำส่วนที่แชร์ร่วมกันใน Win32 application ทุกตัว ร่วมกับ System VM ของระบบซึ่งเป็นที่ที่ VxD ของเราทำงานอยู่ ทำให้ไม่จำเป็นต้องทำการสำเนาข้อมูลจากส่วนของ VxD ไปสู่ส่วนของโปรแกรมประยุกต์ พื้นที่หน่วยความจำส่วนนี้เป็นส่วนของ Virtual address space ซึ่งจำเป็นต้องจะมีการแมปจาก buffer ที่จองพื้นที่ไว้ไปสู่พื้นที่ที่ใช้งานร่วมกัน เราสามารถทำการ lock และ commit ลงสู่ Physical memory โดยใช้ฟังก์ชัน LinPageLock รูปที่ 3.19 แสดงพื้นที่ของ memory ส่วนที่ใช้งานสำหรับ buffer ซึ่งจะแมปเข้าไปในส่วน of shared system region ในการส่งงานถ่ายโอนข้อมูลจากฮาร์ดแวร์จะใช้ลักษณะของ Program I/O

- 3) การจัดการติดต่อกับโปรแกรมประยุกต์แบ่งเป็น 2 แบบคือ

- (1) จากโปรแกรมประยุกต์ไปยัง VxD โดยผ่าน Device I/O Control Interface ซึ่ง Win32 application สามารถเรียกใช้ Win32 API ที่มีชื่อว่า DeviceIoControl ได้โดยตรง หลังจากที่ได้สร้าง Handle สำหรับการติดต่อกับ VxD มาแล้วจาก API ที่มีชื่อว่า CreateFile

- (2) จาก VxD ไปยังโปรแกรมประยุกต์โดยใช้ undocumented service ของวินโดวส์ ลักษณะที่ PD.VxD ทำโดยให้โปรแกรมประยุกต์สร้าง Event ขึ้นมาโดยใช้ Win32 API ที่มีชื่อว่า CreateEvent แล้วทำการแปลง Handle ที่ได้ให้อยู่ในรูป Ring 0 Event Handle ซึ่ง VxD สามารถเรียกใช้ได้โดยใช้ undocumented API ที่มีชื่อว่า OpenVxDHandle ซึ่งอยู่ในไฟล์ kernel32.dll จากนั้นจึงส่ง Handle นี้ไปยัง VxD โดยใช้ DeviceIoControl เมื่อ VxD ต้องการจะติดต่อกับ โปรแกรมประยุกต์

VxD จะใช้ Ring 0 Event Handle ที่ได้ และฟังก์ชัน VWIN_SetWin32Event เพื่อทำ Event signalling ให้กับโปรแกรมประยุกต์

Shared system region	
Shared application region	C0000000h
	80000000h
Private application region	
	00400000h
(Unused)	
	0010FFF0h
V86 region	0h

System memory map of Windows 95 virtual address space

รูปที่ 3.19 พื้นที่ของ memory ส่วนที่ใช้งานสำหรับ buffer

3.4.4 Device I/O Control Interface ของดีไวส์ไดรเวอร์

ค่าต่อไปนี้เป็น Device I/O Control Interface ของดีไวส์ไดรเวอร์ PD.VxD ส่วนที่ application สามารถเรียกใช้ได้

DIOC_DISABLEPD	ใช้สำหรับปิดวงจรการทำงานของการ์ด
DIOC_RESETGSR	ใช้สำหรับรีเซ็ต Xilinx
PD_ANALYSIS	ใช้สำหรับการทำงานในโหมด PD Analysis
PD_OFFLINE	ใช้สำหรับการทำงานในโหมด PD Offline
READ_PD_REALTIME	ใช้สำหรับการอ่านข้อมูลของ PD Analysis
READ_PD_REALTIME_DATA_TAKEN	ใช้สำหรับการแจ้ง (notify) VxD ว่าการอ่านข้อมูล PD Analysis เรียบร้อย
READ_PD_REALTIME_END	ใช้สำหรับการสั่งจบขั้นตอนการทำงานกับ PD Analysis
SETPARAM	ใช้สำหรับการเซตค่าต่าง ๆ ของการ์ด

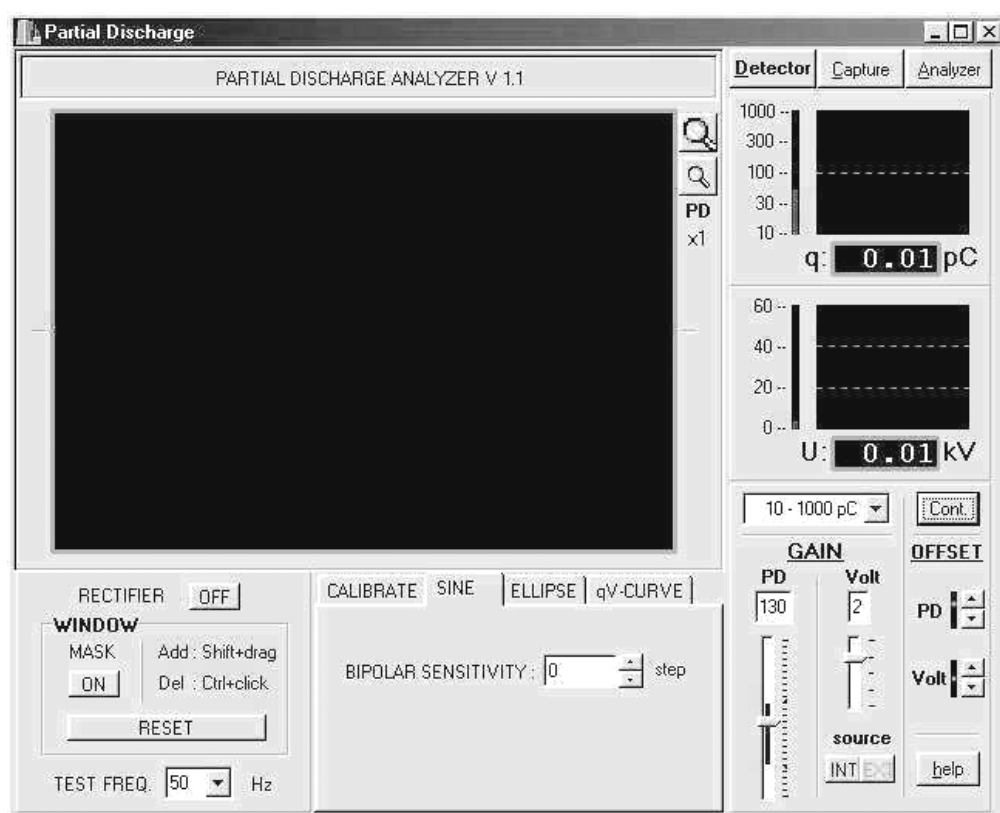
โครงสร้างข้อมูลที่ใช้ในการติดต่อกับ PD.VxD นั้น มีรายละเอียดแสดงไว้ในภาคผนวก

3.5 ซอฟต์แวร์สำหรับเครื่องวิเคราะห์ดิสชาร์จบางส่วน

ซอฟต์แวร์ที่พัฒนาขึ้นเพื่อใช้กับเครื่องวิเคราะห์ดิสชาร์จบางส่วนประกอบด้วย 3 ภาคหลัก คือ ภาคตรวจจับสัญญาณ PD ภาคแสดงรูปคลื่นสัญญาณ และภาควิเคราะห์ PD ซอฟต์แวร์ทั้ง 3 ภาคนี้ พัฒนาขึ้นด้วยภาษา C++ โดยใช้คอมไพเลอร์ (Compiler) Borland C++ Builder เวอร์ชัน 4.0 ของบริษัท Inprise Corporation ทำงานภายใต้ระบบปฏิบัติการวินโดวส์ 98 (Windows98) โดยจะแสดงผลบนจอภาพสี SVGA การควบคุมการทำงานและการส่งผ่านข้อมูลกับวงจรฮาร์ดแวร์จะติดต่อผ่านทางบัส ISA โดยใช้สัญญาณอินพุตเอาต์พุตพอร์ต และสัญญาณอินเทอร์รัพต์

3.5.1 ภาคตรวจจับสัญญาณดิสชาร์จบางส่วน

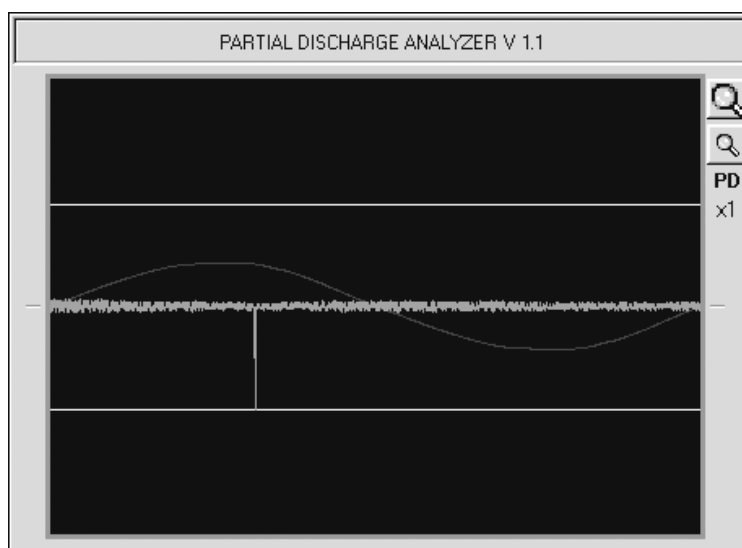
ภาคตรวจจับสัญญาณ PD ประกอบด้วยฟอร์ม (form) 1 ฟอร์ม ทำหน้าที่ตรวจจับสัญญาณ PD มีส่วนแสดงผลประกอบด้วยกรอบแสดงภาพสัญญาณ และปุ่มปรับเพื่อควบคุมการทำงานดังรูปที่ 3.20 ฟอร์มนี้ทำหน้าที่เป็น ฟอร์มหลักในการควบคุมการทำงานของเครื่องในการเรียกใช้ฟอร์มอื่นๆ ต่อไป และควบคุมการทำงานของฟังก์ชันต่างๆในการตรวจจับสัญญาณ PD



รูปที่ 3.20 ส่วนแสดงผลของภาคตรวจจับสัญญาณ PD

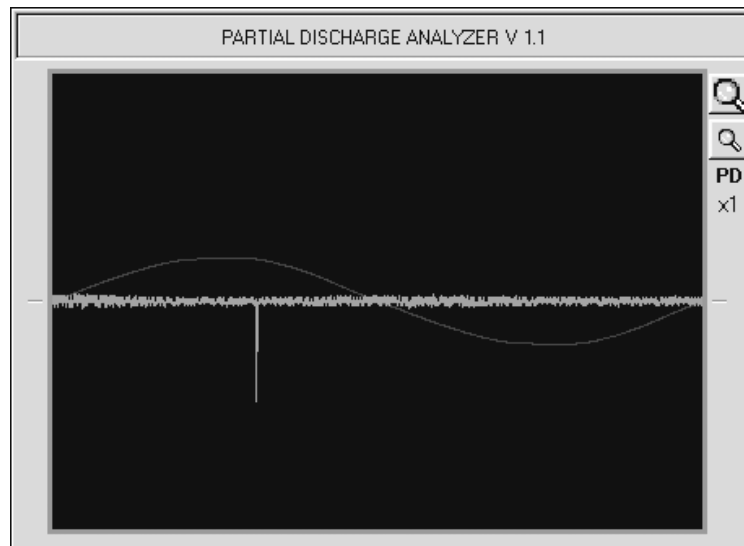
รายละเอียดของฟังก์ชันต่างๆในการตรวจจับ PD มีดังต่อไปนี้

1) การปรับเทียบ เป็นฟังก์ชันโดยปริยาย (default) ของภาคตรวจจับสัญญาณ PD สามารถเรียกใช้โดยการเลือก page ที่ชื่อ "CALIBRATE" ในส่วน Page control การทำงานเริ่มจากเลือกแหล่งจ่ายแรงดันเป็น INT หรือ EXT ซึ่งหมายถึงแหล่งจ่ายแรงดันกระแสลับแบบภายในหรือแบบภายนอกตามลำดับ ปรับค่าประจุปรับเทียบ (Calibration charge) ตามค่าประจุที่ป้อนคร่อมวัสดุทดสอบขณะทำการปรับเทียบ และปรับระดับเส้นแสดงความสูงของสัญญาณให้เท่ากับความสูงของสัญญาณปรับเทียบ โปรแกรมจะทำการคำนวณแฟกเตอร์ตัวคูณที่ใช้แปลงค่าดิจิทัลของสัญญาณ PD เป็นค่าประจุที่ใช้ปรับเทียบหน่วยเป็นพิโคคูลอมป์ การปรับขนาดของสัญญาณให้เหมาะสมกับการแสดงผลทำได้โดยปรับแถบเลื่อนแสดงอัตราขยาย โดยคอมพิวเตอร์จะสั่งการไปยังวงจรขยายในส่วนฮาร์ดแวร์ให้เพิ่มหรือลดอัตราขยายตามที่ต้องการ การกรองสัญญาณ รบกวนที่มีระดับต่ำกว่าค่าเทรชโฮลด์ทำได้โดยการปรับค่า Bipolar sensitivity threshold ส่วนการกำจัดสัญญาณรบกวนที่เข้าจังหวะกับแรงดันทำได้โดยการลากเมาส์ (mouse) พร้อมกับกดคีย์พิเศษประกอบกันเพื่อสร้างแถบ "หน้าต่างเวลา" (time window) ซึ่งมีรายละเอียดในหัวข้อ 2.4.2 การลดสัญญาณรบกวน ลักษณะของส่วนแสดงผลหลักแสดงในรูปที่ 3.21



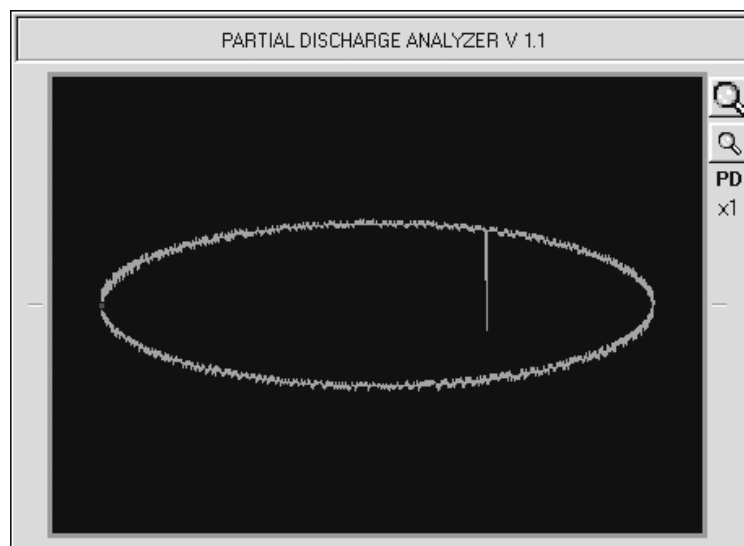
รูปที่ 3.21 ลักษณะของส่วนแสดงผลหลักของฟังก์ชันการปรับเทียบ

2) การแสดงผลสัญญาณบนฐานเวลาแบบเชิงเส้น (linear time base) เรียกใช้ฟังก์ชันนี้โดยการเลือก Page ที่ชื่อ "SINE" การทำงานของฟังก์ชันนี้คือ จะแสดงสัญญาณ PD และแรงดันทดสอบในแต่ละคาบบนฐานเวลาแบบเชิงเส้นในกรอบแสดงภาพหลัก แสดงค่าประจุที่ปรากฏและค่าแรงดันทดสอบค่าปัจจุบันเป็นตัวเลข และแสดงค่า 100 ค่าล่าสุดในแผนภูมิ (chart) ของกรอบแสดงภาพรองทั้งสองกรอบ ลักษณะของส่วนแสดงผลหลักแสดงในรูปที่ 3.22



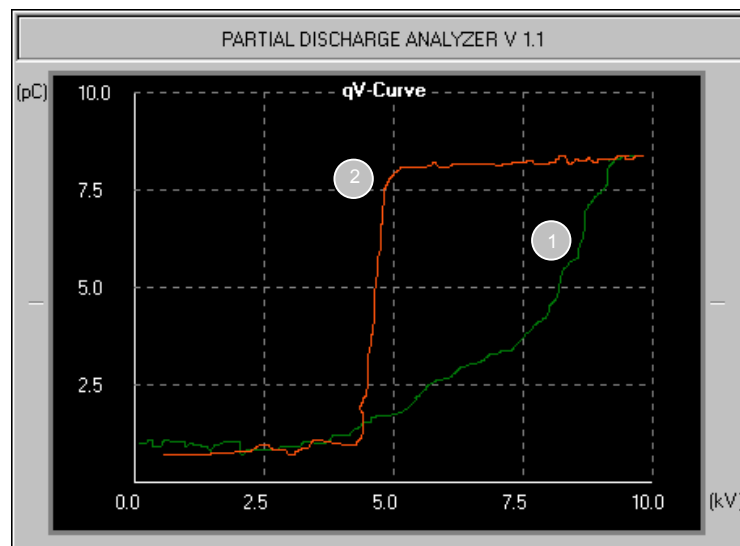
รูปที่ 3.22 ลักษณะของส่วนแสดงผลหลักของการแสดงผลบนฐานเวลาแบบเชิงเส้น

3) การแสดงผลสัญญาณบนฐานเวลารูปวงรี (elliptical time base) เรียกใช้ฟังก์ชันนี้โดยการเลือก Page ที่ชื่อ "ELLIPSE" การทำงานของฟังก์ชันนี้คือ จะแสดงสัญญาณ PD บนฐานเวลารูปวงรีในกรอบแสดงภาพหลัก แสดงค่าประจุที่ปรากฏและค่าแรงดันทดสอบค่าปัจจุบันเป็นตัวเลข และแสดงค่า 100 ค่าล่าสุดเป็นแผนภูมิ (chart) ในกรอบแสดงภาพรองทั้งสองกรอบในลักษณะเช่นเดียวกันกับฐานเวลาแบบเชิงเส้น สามารถหมุนวงรีเพื่อสังเกตสัญญาณบริเวณรอบๆจุดผ่านศูนย์ให้ชัดเจนโดยการเปลี่ยนค่ามุมในช่อง Rotation ลักษณะของส่วนแสดงผลหลักแสดงในรูปที่ 3.23



รูปที่ 3.23 ลักษณะของส่วนแสดงผลหลักของการแสดงผลบนฐานเวลารูปวงรี

4) การแสดงผลความสัมพันธ์ระหว่างค่า PD กับแรงดัน (q-V curve) เรียกใช้ฟังก์ชันนี้โดยเลือก page ที่ชื่อ "qV-CURVE" ในการใช้งานฟังก์ชันนี้ผู้ทดสอบจะทำการปรับระดับแรงดันทดสอบขึ้นและลง เพื่อบันทึกค่าพิกัดระหว่างประจุที่ปรากฏ (pC) กับแรงดันทดสอบ (kV) ไว้ใช้ในการแสดงผลในกรอบแสดงภาพหลัก เส้นสีเขียว (1) และสีแดง (2) แสดงถึงการเพิ่มและลดแรงดันทดสอบตามลำดับ ผู้ทดสอบสามารถกำหนดระยะเวลาทดสอบและจำนวนจุดพิกัดได้โดยการเลือกค่าที่ต้องการใน Combo box ลักษณะของส่วนแสดงผลหลักแสดงในรูปที่ 3.24



รูปที่ 3.24 ลักษณะของส่วนแสดงผลหลักของการแสดงผล q-V curve

5) การแสดงค่าประจุ q ของ PD เนื่องจาก q เป็นค่าประจุของ PD ในแต่ละคาบของแรงดันทดสอบที่ใช้ในการแสดงผลขนาดของ PD และนำไปคำนวณพิกัดใน q-V Curve ค่าประจุนี้ได้มาจากการนำค่ายอดสูงสุดของ PD ในแต่ละคาบของแรงดันทดสอบมาคำนวณและพิจารณาตามเงื่อนไขดังนี้

$$q_n = \begin{cases} q_m & \text{if } q_m > q_{n-1}e^{-1/f} \\ q_{n-1}e^{-1/f} & \text{if } q_m < q_{n-1}e^{-1/f} \end{cases} \quad (3.6)$$

โดยที่ q_m คือ ค่ายอดสูงสุดของ PD ณ คาบแรงดันทดสอบล่าสุด

q_n คือ ค่าประจุของ PD ณ คาบแรงดันทดสอบปัจจุบัน

q_{n-1} คือ ค่ายอดของ PD ณ คาบแรงดันทดสอบที่ผ่านมา

f คือ ความถี่ของแรงดันทดสอบ

6) การแสดงค่าแรงดันทดสอบ U โปรแกรมสามารถแสดงค่าแรงดันทดสอบจากข้อมูลดิจิทัลที่รับมาจาก ADC2 และแพ็คเกจตัวคูณ ซึ่งคำนวณได้จากอัตราการลดทอนแรงดันจากภาคแรงสูง อัตราขยายสัญญาณก่อนเข้าสู่ ADC2 ค่าแรงดันเต็มสเกลและความละเอียดของ ADC2 ดังนั้น สมมติให้อัตรา

ขยายเป็น 1 และให้ค่าดิจิทัลที่ ADC2 แปลงได้เป็น 1 ชั้น เนื่องจากค่าเต็มสเกลคือ $2^{12} = 4096$ ชั้น พิสัยของ ADC2 คือ ± 3 โวลต์ หรือ 6 โวลต์จากยอดถึงยอด และอัตราการลดทอนแรงดันทดสอบเป็น 40,000 เท่า ดังนั้น ค่าแรงดันทดสอบคือ $(40000 / 1) \times (6 / 4096) = 58.6$ โวลต์ แสดงว่าแพ็คเกจอร์ตัวคูณของการแปลงค่าดิจิทัลเป็นแรงดันทดสอบเมื่ออัตราขยายเป็น 1 คือ 58.6 โวลต์ต่อชั้น สำหรับแพ็คเกจอร์ตัวคูณและค่าแรงดันทดสอบสูงสุดที่อัตราขยายต่างๆแสดงในตารางที่ 3.3

ตารางที่ 3.3 แพ็คเกจอร์ตัวคูณและแรงดันทดสอบสูงสุดที่อัตราขยายต่างๆ

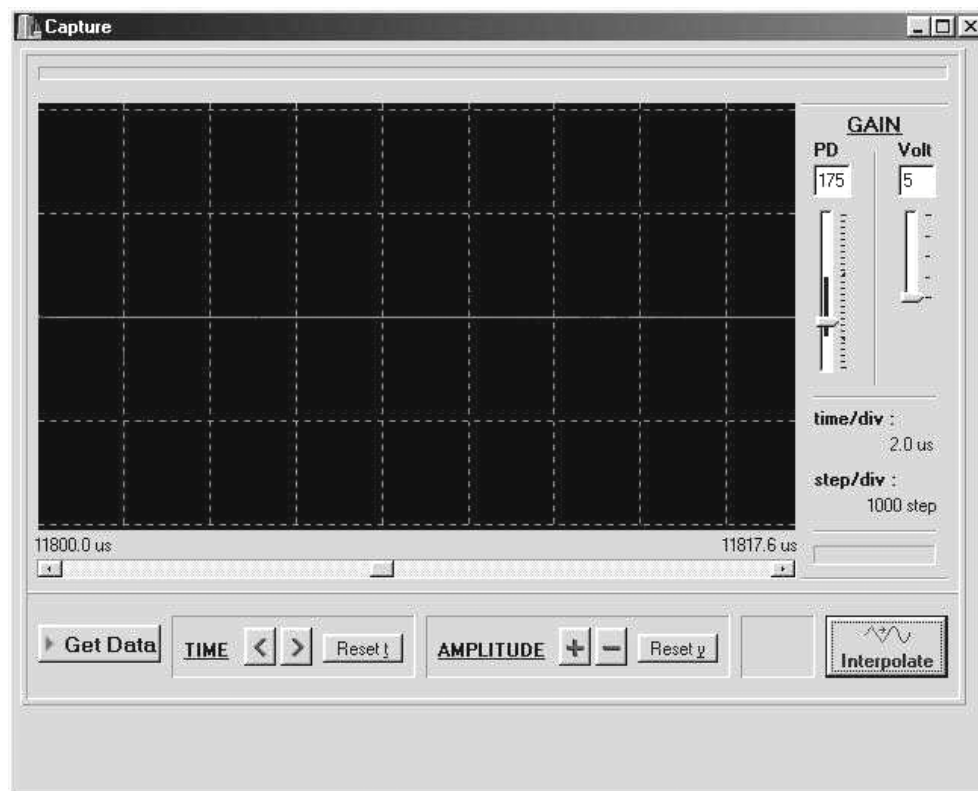
อัตราขยาย (เท่า)	1	2	4	8	16
แพ็คเกจอร์ตัวคูณ (V / step)	58.6	29.3	14.7	7.33	3.66
แรงดันทดสอบสูงสุด (kV _{rms})	84.9	42.4	21.2	10.6	5.30

3.5.2 ภาคแสดงรูปสัญญาณดิจิตอลบางส่วน

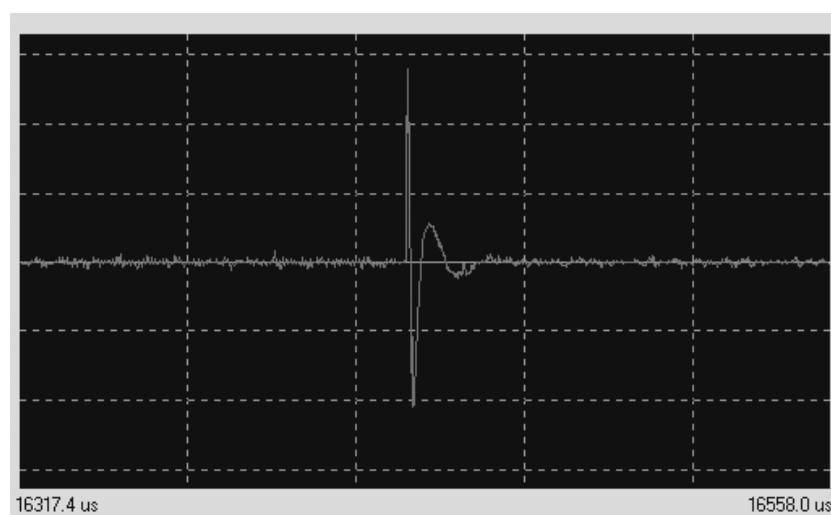
ภาคแสดงรูปสัญญาณ PD ประกอบด้วยฟอร์ม 1 ฟอร์มที่ทำหน้าที่แสดงรูปสัญญาณ PD มีส่วนแสดงผลประกอบด้วย กรอบแสดงภาพสัญญาณ PD ที่ได้จากการชักตัวอย่างด้วยอัตรา 5 ล้านตัวอย่างต่อวินาที และปุ่มปรับค่าเพื่อควบคุมการทำงานดังรูปที่ 3.25 ฟอร์มนี้สามารถเรียกใช้งานโดยการกดปุ่ม "Capture" ที่อยู่บนฟอร์มหลัก โดยรายละเอียดของฟังก์ชันต่างๆมีดังต่อไปนี้

1) การสั่งการตรวจจับและบันทึกรูปคลื่น โดยการกดปุ่ม "Get Data" โปรแกรมส่งคำสั่งผ่านดีไวซ์ไตรเวอร์ไปยังฮาร์ดแวร์ให้เริ่มทำการชักตัวอย่างข้อมูล หลังจากฮาร์ดแวร์บันทึกข้อมูลจนครบแล้วจะส่งสัญญาณอินเตอร์รัพต์มายังดีไวซ์ไตรเวอร์ซึ่งจะนำข้อมูลที่ได้ออกไปเก็บไว้ที่หน่วยความจำในคอมพิวเตอร์ เพื่อให้โปรแกรมมาอ่านค่าของข้อมูลไปแสดงผล ดังรูปที่ 3.26

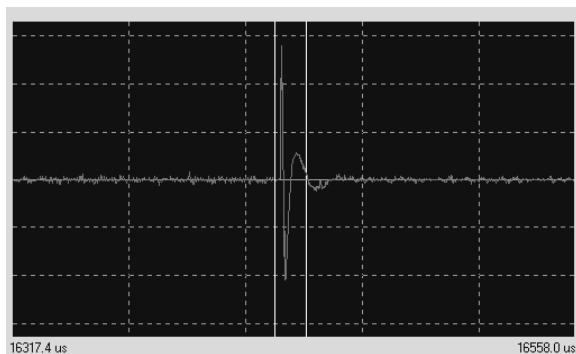
2) การขยายภาพในแกนเวลา ทำได้โดยคลิกเมาส์ในกรอบแสดงภาพที่ตำแหน่งเริ่มต้นของบริเวณที่ต้องการขยาย แล้วลากเมาส์ไปปล่อย ณ ตำแหน่งสิ้นสุด โปรแกรมจะทำการขยายภาพในบริเวณที่เลือกให้เต็มความกว้างของกรอบ ดังรูปที่ 3.27



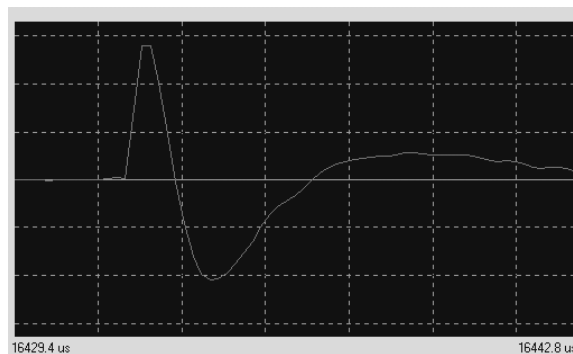
รูปที่ 3.25 ส่วนแสดงผลของภาคแสดงรูปสัญญาณ PD



รูปที่ 3.26 การแสดงรูปสัญญาณ PD ที่บันทึกได้



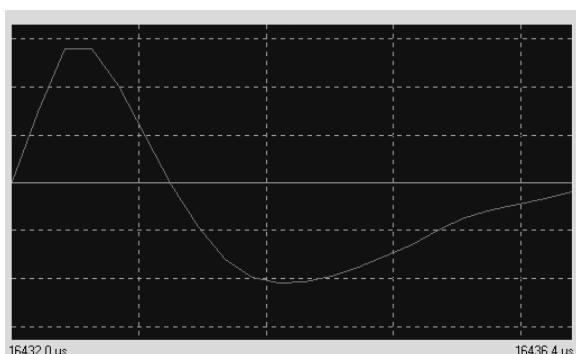
ก) ก่อนขยาย



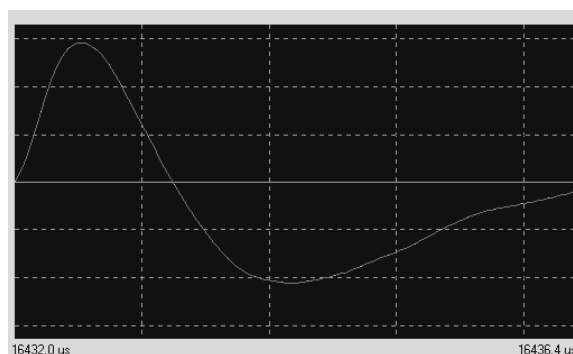
ข) หลังขยาย

รูปที่ 3.27 การขยายภาพในแกนเวลา

3) การอินเตอร์โพลेट โดยการกดปุ่ม"Interpolate" โปรแกรมจะทำการคำนวณข้อมูลที่จะนำมาแทรกเพื่อให้เห็นภาพสัญญาณเสมือนว่าใช้อัตราซีกตัวอย่างสูงกว่าเดิม 8 เท่า ดังแสดงในรูปที่ 3.28 รายละเอียดการคำนวณมีในหัวข้อ 3.2.3 ในเรื่อง เทคนิคการอินเตอร์โพลेट



ก) ก่อนทำการอินเตอร์โพลेट



ข) หลังจากทำการอินเตอร์โพลेट

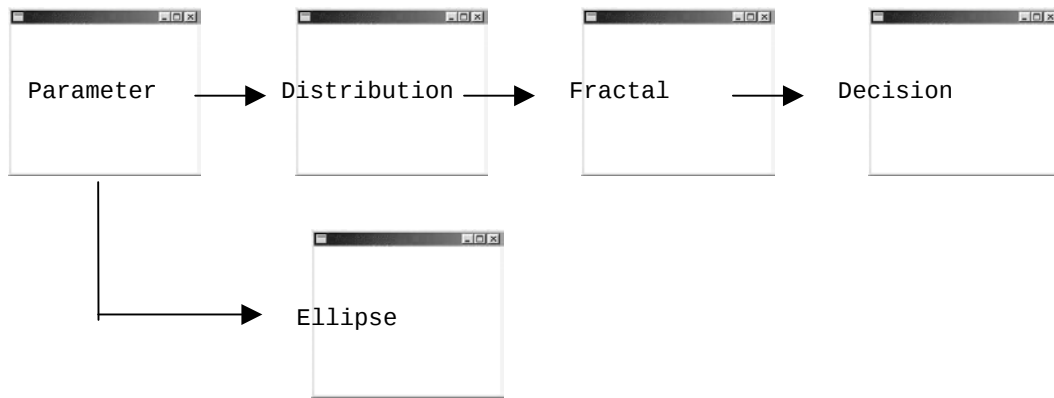
รูปที่ 3.28 การอินเตอร์โพลेट

3.5.3 ภาควิเคราะห์ดีสซาร์จบางส่วน

ซอฟต์แวร์ที่ทำหน้าที่ควบคุมการทำงานและวิเคราะห์สัญญาณ PD มีส่วนแสดงผลประกอบด้วยฟอร์มทั้งหมด 5 ฟอร์ม แต่ละฟอร์มจะมีกรอบแสดงภาพและปุ่มปรับค่าสำหรับควบคุมการทำงาน โดยมีลำดับของการเรียกใช้ฟอร์มต่างๆดังรูปที่ 3.29

3.5.3.1 ฟอร์มตั้งค่าการบันทึกสัญญาณ PD

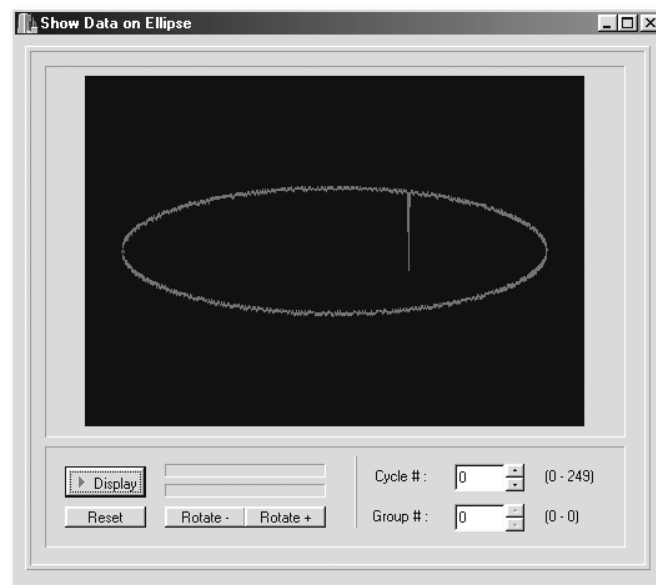
ฟอร์ม Parameter นี้จะแสดงเป็นฟอร์มแรกเมื่อกดปุ่ม"Analyzer" ที่อยู่บนฟอร์มหลัก ดังรูปที่ 3.30 โดยมีรายละเอียดของฟังก์ชันต่างๆ ดังต่อไปนี้



รูปที่ 3.29 ลำดับของการเรียกใช้ฟอร์มต่างๆในการวิเคราะห์ PD

รูปที่ 3.30 ส่วนแสดงผลของฟอร์มตั้งค่าการบันทึกสัญญาณ PD

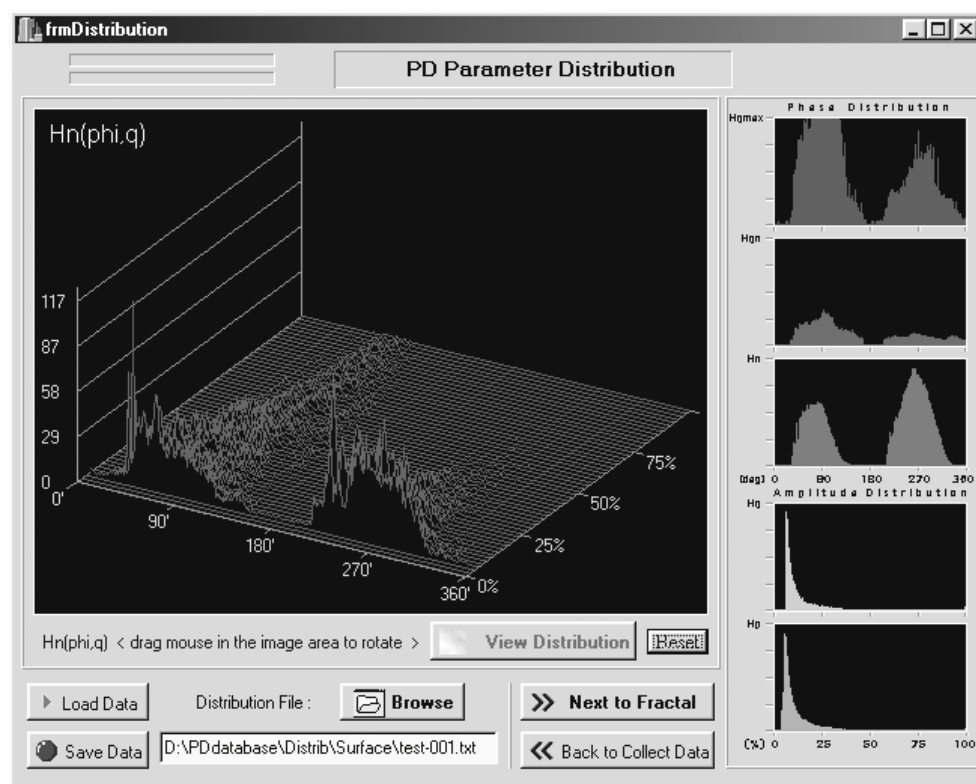
- 1) การตั้งค่าระยะเวลาบันทึกข้อมูลและจำนวนระเบียบ (record) ของข้อมูล โดยเลือกค่าที่ต้องการจาก Combo box โปรแกรมจะคำนวณระยะเวลาทั้งหมดและแสดงค่าในหน่วยวินาที
- 2) การเริ่มบันทึกข้อมูล โดยการกดปุ่ม"Start" โปรแกรมจะแสดงเวลาแบบนับถอยหลังจนเสร็จสิ้นกระบวนการบันทึกข้อมูล
- 3) การแสดงผลข้อมูลที่บันทึกได้ จะแสดงบนฐานเวลารูปวงรีในฟอร์ม"Ellipse" ซึ่งเป็นฟอร์มย่อยของฟอร์ม Parameter การหมุนวงรีทำได้โดยการกดปุ่ม"Rotate+" และ"Rotate-" ดังแสดงในรูปที่ 3.31



รูปที่ 3.31 ฟอรัมแสดงผลข้อมูลที่บันทึกได้บนฐานเวลารูปวงรี

3.5.3.2 ฟอรัมแสดงการกระจายของข้อมูล PD

ฟอรัมการกระจาย (Distribution) นี้จะแสดงเป็นลำดับต่อมาเมื่อกดปุ่ม "Next to Distribution" ซึ่งอยู่บนฟอรัม Parameter ดังรูปที่ 3.32 โดยมีรายละเอียดของฟังก์ชันต่างๆ ดังต่อไปนี้



รูปที่ 3.32 ส่วนแสดงผลของฟอรัมแสดงการกระจายของข้อมูล PD

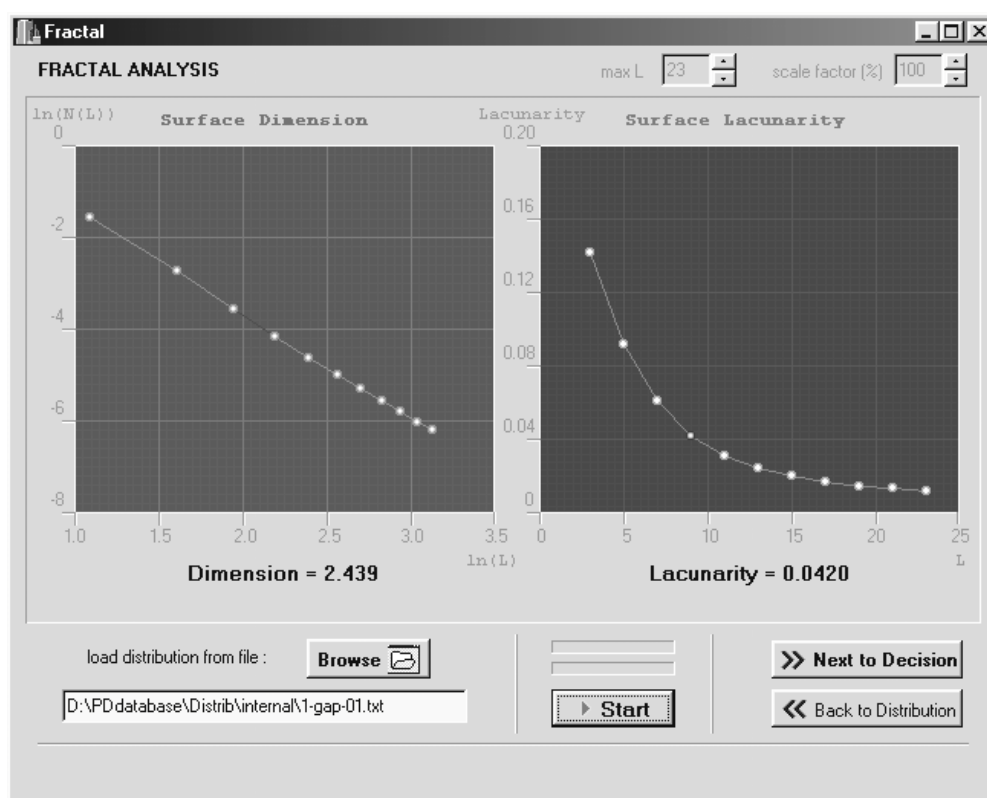
1) การโหลดข้อมูลการกระจายของ PD โดยการกดปุ่ม "Load Data" โปรแกรมจะโหลดข้อมูลสัญญาณ PD จากไฟล์ pddata.anl ที่บันทึกไว้มาแจกแจงตามขนาดประจุและมุมเฟสที่เกิด PD และเก็บข้อมูลการกระจายที่คำนวณได้ไว้ในหน่วยความจำ

2) การบันทึกข้อมูลการกระจายของ PD โดยการกดปุ่ม "Save Data" โปรแกรมจะบันทึกข้อมูลการกระจายที่อยู่ในหน่วยความจำลงสู่ไฟล์ข้อมูลการกระจายของ PD

3) การแสดงผลการกระจายของ PD โดยการกดปุ่ม "View Distribution" โปรแกรมจะนำข้อมูลไปแสดงผลในกรอบแสดงภาพหลัก และกรอบแสดงภาพรองอีก 5 กรอบ โดยในกรอบหลักจะแสดงการกระจายแบบ 3 มิติ ส่วนกรอบรองจะแสดงการกระจายแบบ 2 มิติ ซึ่งมีรายละเอียดการคำนวณในหัวข้อ 2.6.1.1 ในเรื่อง การกระจาย $H_n(\phi, q)$

3.5.3.3 ฟอรัมแสดงคุณลักษณะแฟร็กทัล

ฟอรัม Fractal นี้จะแสดงต่อจากฟอรัม Distribution เมื่อกดปุ่ม "Next to Fractal" ซึ่งอยู่บนฟอรัม Distribution ดังรูปที่ 3.33 ฟังก์ชันของฟอรัมนี้คือคำนวณค่าคุณลักษณะแฟร็กทัลจากข้อมูลการกระจายของ PD โดยมีรายละเอียดการคำนวณในหัวข้อ 2.6.2 การคำนวณคุณลักษณะจากรูปแบบที่ได้

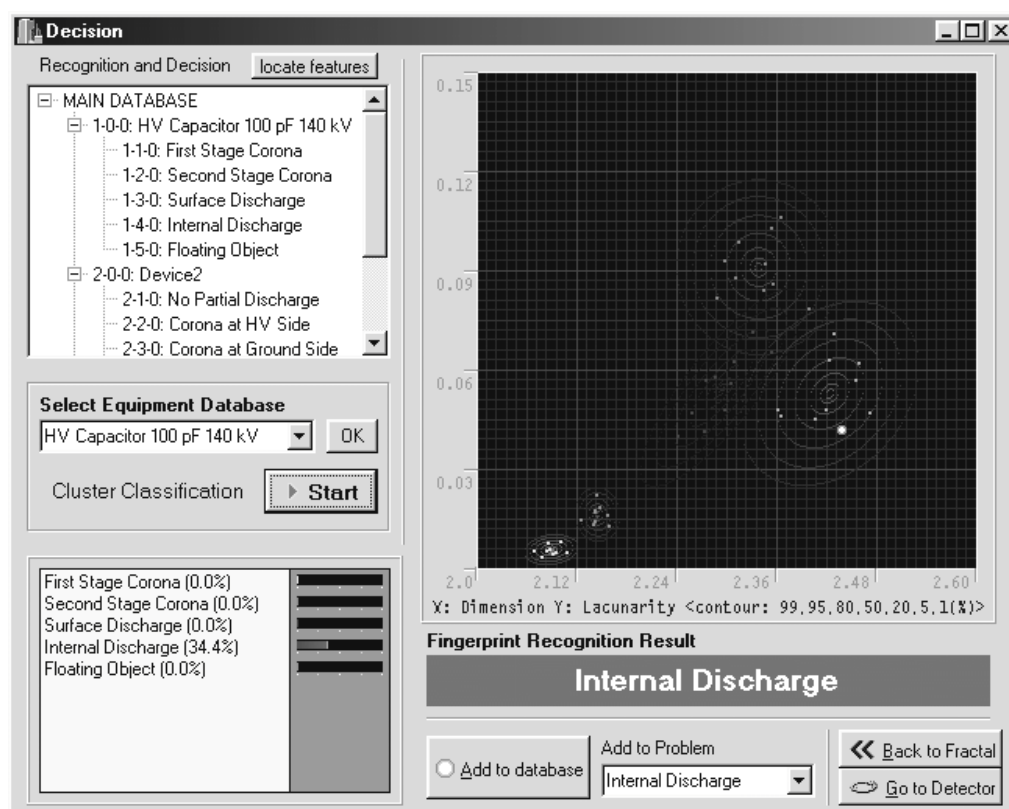


รูปที่ 3.33 ส่วนแสดงผลของฟอรัมแสดงคุณลักษณะแฟร็กทัล

3.5.3.4 ฟอรัมการจำแนกประเภทของ PD

ฟอรัม Decision นี้จะแสดงต่อจากฟอรัม Fractal เมื่อกดปุ่ม"Next to Decision" ซึ่งอยู่บนฟอรัม Fractal ดังรูปที่ 3.34 ฟังก์ชันของฟอรัมนี้คือ

- 1) การแสดงฐานข้อมูลของสาเหตุการเกิด PD ในอุปกรณ์ไฟฟ้าต่างๆใน Tree view
- 2) การคำนวณค่าเปอร์เซ็นต์ไทม์ของข้อมูลที่นำมาจำแนกสาเหตุ โดยมีรายละเอียดการคำนวณในหัวข้อ 2.6.4 การจำแนกประเภท
- 3) การแสดงผลการจำแนกเป็นค่าเปอร์เซ็นต์ไทม์ของข้อมูล เมื่อคิดเทียบกับกลุ่มข้อมูลที่เป็นของสาเหตุต่างๆที่มีในฐานข้อมูล
- 4) การระบุสาเหตุ โดยดูจากค่าเปอร์เซ็นต์ไทม์ที่สูงสุดเป็นเกณฑ์ กรณีเปอร์เซ็นต์ไทม์ที่คำนวณได้สำหรับทุกกลุ่มข้อมูลต่ำกว่าค่าที่กำหนดไว้คือ 10 เปอร์เซ็นต์ หรือเปอร์เซ็นต์ไทม์ที่สูงสุดสองอันดับแรกมีค่าใกล้เคียงกันมาก (ต่างกันน้อยกว่า 10 เปอร์เซ็นต์) โปรแกรมจะแสดงข้อความเตือนเพื่อให้ผู้ทดสอบพิจารณาข้อมูลอื่นประกอบการตัดสินใจด้วย



รูปที่ 3.34 ส่วนแสดงผลของฟอรัมการจำแนกประเภทของ PD

บทที่ 4

การทดสอบและประเมินผล

การทดสอบลักษณะคุณสมบัติต่างๆเพื่อให้มั่นใจได้ว่า เครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างขึ้นนี้มีความถูกต้องและเชื่อถือได้ โดยทำการทดสอบคุณสมบัติของภาคตรวจจับ PD และภาควิเคราะห์ PD

4.1 การทดสอบคุณสมบัติของภาคตรวจจับดีสชาร์จบางส่วน

การทดสอบคุณสมบัติของภาคตรวจจับ PD แบ่งเป็น 2 ส่วน คือ คุณสมบัติส่วนที่กำหนดไว้ในมาตรฐาน IEC และคุณสมบัติเรื่องความไวซึ่งขึ้นอยู่กับเทคนิคในการออกแบบระบบวัด

4.1.1 การทดสอบตามขั้นตอนของ IEC

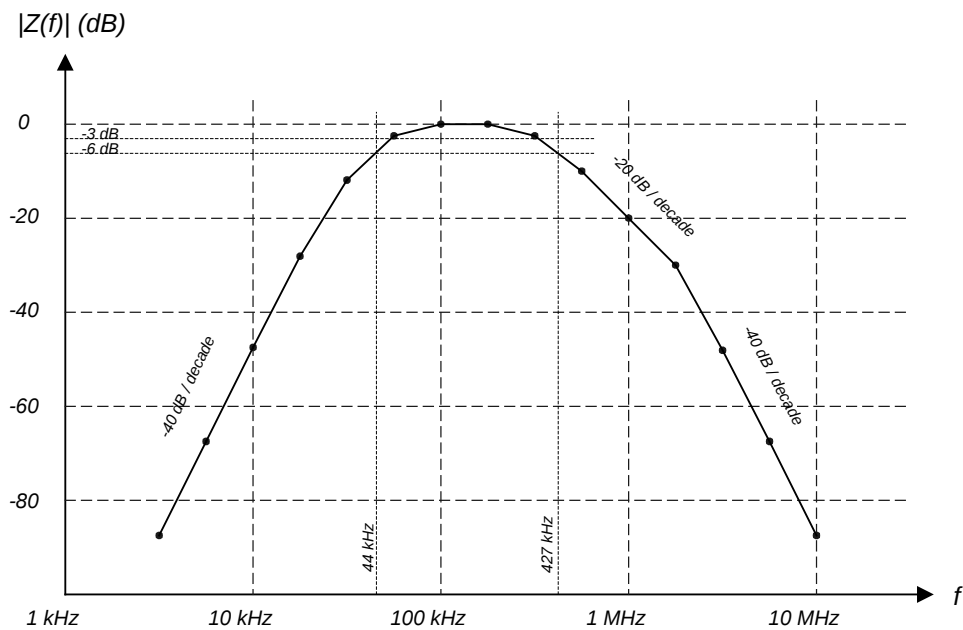
รายละเอียดเกี่ยวกับคุณสมบัติของภาคตรวจจับ PD ตามขั้นตอนของ IEC ได้อธิบายในหัวข้อ 2.5 คุณสมบัติของเครื่องตรวจจับดีสชาร์จบางส่วน แล้ว ส่วนผลการทดสอบมีดังนี้

1) การแสดงผลค่าประจุที่ปรากฏ ผลการตอบสนองของระบบวัดที่มีต่อพัลส์ของ PD ที่มีระยะห่างระหว่างพัลส์เท่ากันที่ป้อนด้วย Pulse repetition frequency, N ค่าที่ระบบวัดอ่านได้ (Reading, R) โดยปรับพิสัยและอัตราขยายให้อ่านค่าได้เต็มสเกลหรือ 100 เปอร์เซ็นต์ เมื่อ $N = 100$ ดังแสดงในตารางที่ 4.1

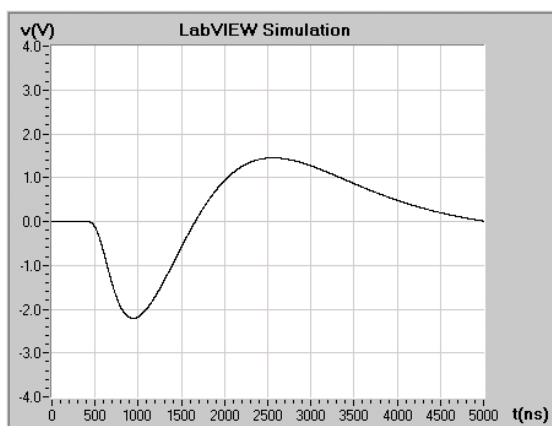
ตารางที่ 4.1 การตอบสนองของระบบวัดที่ออกแบบ

N (1/s)	1	2	5	10	50	≥ 100
R (%)	36.8	60.7	81.9	90.5	98.0	99.0

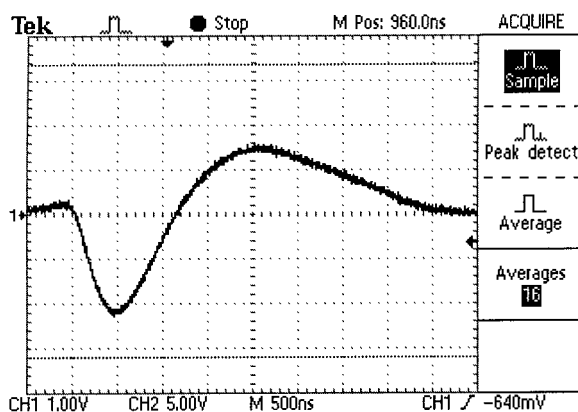
2) ช่วงความถี่จำกัดและแบนด์วิดท์ ผลการทดสอบได้ $f_1 = 44$ กิโลเฮิรตซ์ และ $f_2 = 427$ กิโลเฮิรตซ์ ดังนั้นแบนด์วิดท์ $\Delta f = 427 - 44 = 383$ กิโลเฮิรตซ์ เอาต์พุตของเครื่องวัด PD เป็นแบบ α -response ซึ่งผลตอบสนองทางความถี่ (frequency response) แสดงในรูปที่ 4.1 และรูปสัญญาณเอาต์พุตแสดงในรูปที่ 4.2



รูปที่ 4.1 ผลตอบสนองทางความถี่ของระบบวัด PD



ก) คำนวณโดยโปรแกรม LabVIEW



ข) ผลการวัดด้วยออสซิลโลสโคปแบบดิจิทัล

รูปที่ 4.2 รูปสัญญาณเอาต์พุตของภาคตรวจจับ PD

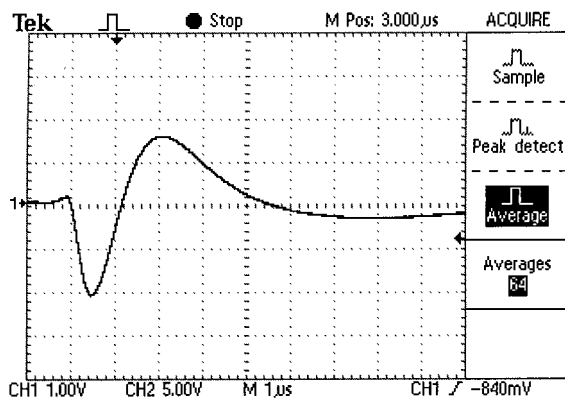
3) ความเป็นเชิงเส้นของระบบวัด พบว่าสเกลแฟกเตอร์มีค่าความผิดพลาดจากค่าเฉลี่ย 0.4 เปอร์เซ็นต์ ผลการทดสอบแสดงใน ตารางที่ 4.2 ดังนี้

ตารางที่ 4.2 ความเป็นเชิงเส้นของ k สำหรับเครื่องที่ออกแบบ

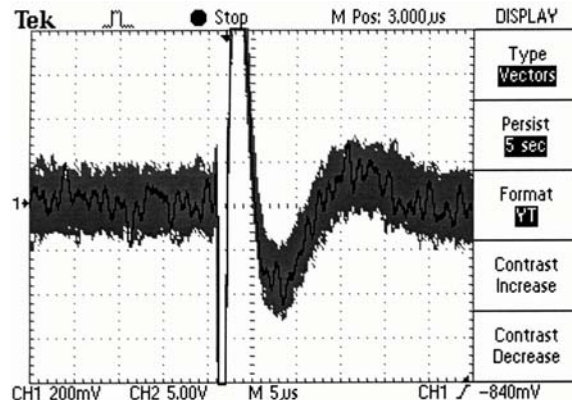
q (pC)	10	20	50	Mean k = 1.003	Max Variation = 0.4 %
K	1.007	1.000	1.002		

4.1.2 ความไวของเครื่องวัด PD

เนื่องจากมาตรฐานกำหนดให้ความไวของระบบวัด PD มีค่าเท่ากับสองเท่าของสัญญาณรบกวนสูงสุดโดยที่ไม่คิดสัญญาณรบกวนจากภายนอก จากการทดสอบจะได้รูปสัญญาณดังตัวอย่างในรูปที่ 4.3 ซึ่งเป็นกรณีที่ C_a และ C_k มีค่า 1 นาโนฟารัดเท่ากัน และป้อนประจุขนาด 2 พิโคคูลอมป์ จะคำนวณความไวได้ดังนี้ เนื่องจากความสูงของ PD และค่ายอดของสัญญาณรบกวนเท่ากับ 2.1 โวลต์ และ 170 มิลลิโวลต์ ตามลำดับ ความไวที่ได้ในกรณีนี้จึงมีค่าเท่ากับ $(2 \times (2 \times 170 / 2100))$ ซึ่งมีค่า 0.324 พิโคคูลอมป์ สำหรับความไวกรณีทั่วไปทดสอบมีค่าอื่นๆแสดงในรูปที่ 4.4

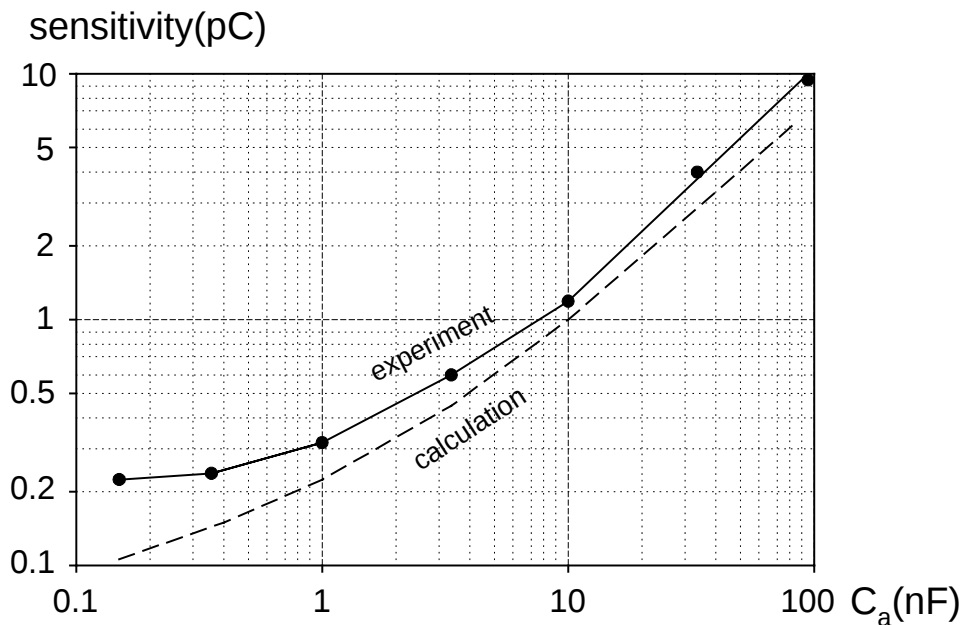


ก) รูปสัญญาณ PD ที่ผ่านการกรองสัญญาณรบกวนแล้ว เพื่อสังเกตความสูงของ PD



ข) ส่วนขยายของรูปสัญญาณก่อนการกรองสัญญาณรบกวนออก เพื่อสังเกตระดับสัญญาณรบกวน

รูปที่ 4.3 รูปสัญญาณกรณีที่ C_a และ C_k มีค่า 1 นาโนฟารัดเท่ากัน



รูปที่ 4.4 ความไวของเครื่องวัด PD สำหรับวัสดุทดสอบทั่วไป

จากกราฟจะพบว่า ค่าความไวที่คำนวณได้จากผลการทดลองต่ำกว่าค่าความไวที่ออกแบบไว้เล็กน้อย ดังรูปที่ 4.4 สาเหตุที่เป็นเช่นนี้เนื่องจากการทำการวัดในห้องทดลองปกติโดยไม่มีการชิลด์สัญญาณรบกวน สัญญาณจากภายนอกทั้งที่เป็นสนามไฟฟ้าและสนามแม่เหล็กจึงเกิดการคาบเกี่ยว (coupling) กับระนาบกราวด์ (ground plane) ลายวงจร (trace) รวมทั้งที่ตัวอุปกรณ์อิเล็กทรอนิกส์บนแผ่นวงจรพิมพ์ ซึ่งส่งผลกระทบต่อนสัญญาณที่วัดได้ อย่างไรก็ตามในการวิจัยได้ออกแบบวงจรตามหลักความเข้ากันได้ทางสนามแม่เหล็กไฟฟ้า (Electromagnetic compatibility, EMC) [54] เพื่อให้สัญญาณรบกวนมีผลต่อความไวของระบบวัดน้อยที่สุด

4.2 การทดสอบจริง

การทดสอบจริงโดยใช้เครื่องตรวจจับ PD ที่ออกแบบสร้าง ตรวจจับ PD ในตัวเก็บประจุแรงสูง โดยใช้วงจรทดสอบแบบวิธีตรง ดังแสดงในรูปที่ 4.5

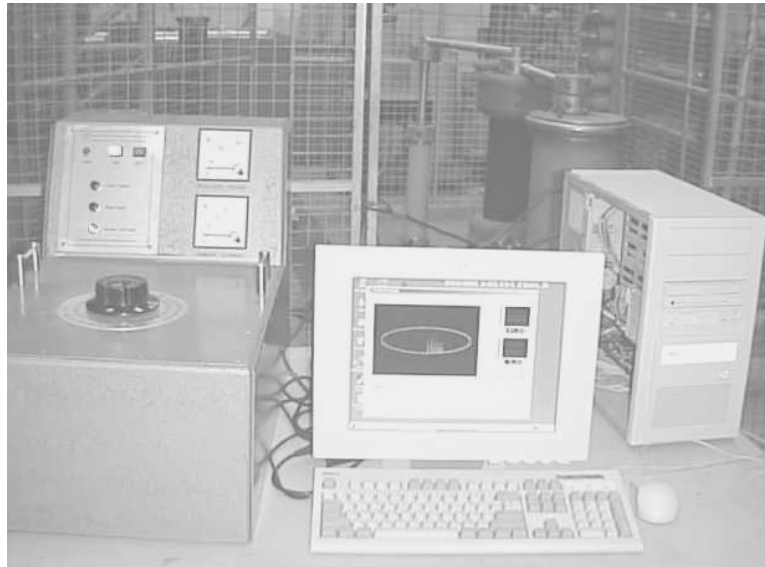


รูปที่ 4.5 วงจรที่ใช้ในการทดสอบตัวเก็บประจุแรงสูง

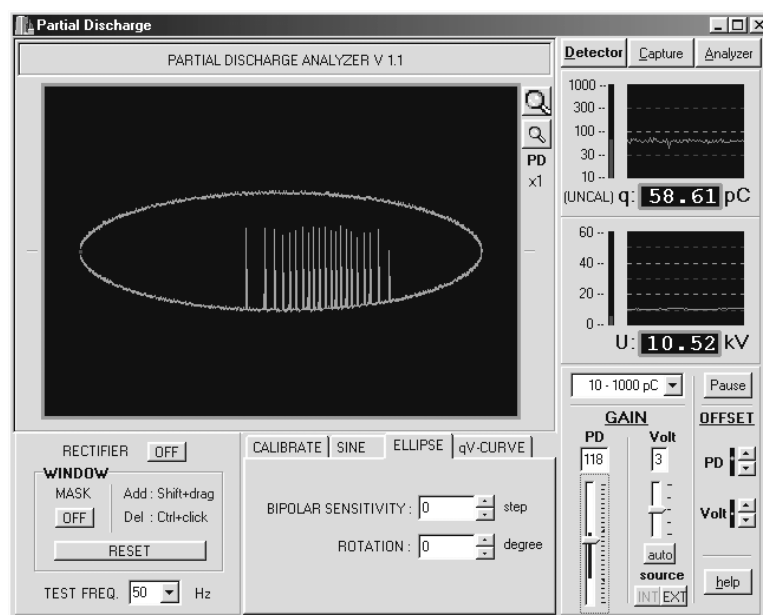
- 1) ตัวเก็บประจุแรงสูง C_a 100 pF
- 2) ตัวเก็บประจุคัปปลิง C_k 1 nF
- 3) อุปกรณ์รับสัญญาณ CD
- 4) หม้อแปลงทดสอบ 100 kV 5 kVA
- 5) หม้อแปลงขดลวดแยก (Isolating transformer)

หลังจากทำการเปรียบเทียบแล้วพบว่าเครื่องวิเคราะห์หีสสารจบบางส่วนอ่านค่าสัญญาณรบกวนพื้นฐานได้ 0.24 พิโคคูลอมป์ แสดงว่าความไวในการวัด PD ขณะนั้นคือ 0.48 พิโคคูลอมป์ เมื่อป้อนแรงดันเข้าวงจรทดสอบเริ่มจากแรงดันเป็นศูนย์และเพิ่มแรงดันขึ้นเรื่อยๆจนกระทั่งถึง 70 กิโลโวลต์ ซึ่งเป็นค่าแรงดันพิกัดของเครื่องที่ออกแบบสร้าง พบว่าไม่เกิด PD จึงทำการจำลองจุดบกพร่องแบบ

โคโรนาโดยใช้หลอดขนาดเล็กยึดกับขั้วแรงสูงของวัสดุทดสอบ ให้ปลายแหลมยื่นออกมาจากขั้วแรงสูงประมาณ 30 เซนติเมตร แล้วป้อนแรงดันเข้าวงจรทดสอบอีกครั้ง พบว่าที่แรงดันประมาณ 11 กิโลโวลต์ เกิด PD เนื่องจากจุดบกพร่องแบบโคโรนาประมาณ 60 พิโคคูลอมป์ จึงทำการบันทึกและเก็บผลการวิเคราะห์ไว้ ดังรูปที่ 4.6 และ 4.7

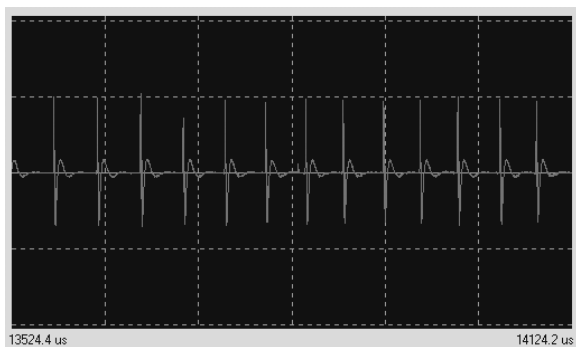


ก) การตรวจจับ PD โดยใช้เครื่องที่ออกแบบสร้าง



ข) ผลการตรวจจับ PD

รูปที่ 4.6 การตรวจจับ PD ที่เกิดในตัวเก็บประจุแรงสูง



ก) ลักษณะของการเกิด PD



ข) การขยายเพื่อสังเกตสัญญาณ

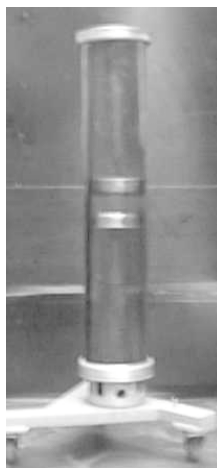
รูปที่ 4.7 รูปสัญญาณ PD ที่เกิดจากโคโรนาที่ตัวเก็บประจุแรงสูง

ในการจำลองจุดบกพร่องแบบต่างๆ จะใช้วิธีการต่างๆดังนี้

- 1) โคโรนาดีสชาร์จ จำลองโดยใช้ลวดขนาดเล็กยึดติดกับขั้วอุปกรณ์ ดังที่กล่าวมาแล้ว ดังแสดงในรูปที่ 4.8 ก)
- 2) ดิสชาร์จภายใน จำลองโดยการสร้างโพรงอากาศในพลาสติกใสที่วางซ้อนกัน 4 แผ่นแล้วยึดติดกันให้แน่นก่อนนำไปจุ่มน้ำมันหม้อแปลงเพื่อไม่ให้เกิด PD ที่บริเวณอื่น โดยวางอยู่ระหว่างอิเล็กโตรดระนาบ ดังแสดงในรูปที่ 4.8 ข)
- 3) ดิสชาร์จตามผิว จำลองโดยทำให้ผิวของวัสดุทดสอบเกิดความเปราะเปื้อนบริเวณผิวรอบๆ ขั้วอุปกรณ์ เพื่อให้เกิดความเครียดสนามไฟฟ้าตามผิวสูงกว่าค่าวิกฤตได้ง่ายขึ้น นอกจากนั้นกรณีที่โลหะในบริเวณทดสอบที่ไม่ได้ต่อลงกราวด์จะเกิดการดีสชาร์จขึ้นที่โลหะนั้นได้ ซึ่งจะทำให้เกิดสัญญาณที่สามารถตรวจจับได้โดยระบบวัด PD ดังที่ได้แสดงไว้แล้วในบทที่ 2 รูปที่ 2.13 สามารถจำลองได้โดยการปลดรั้วโลหะที่กั้นบริเวณทดสอบออกบางส่วนไม่ให้ต่อลงกราวด์



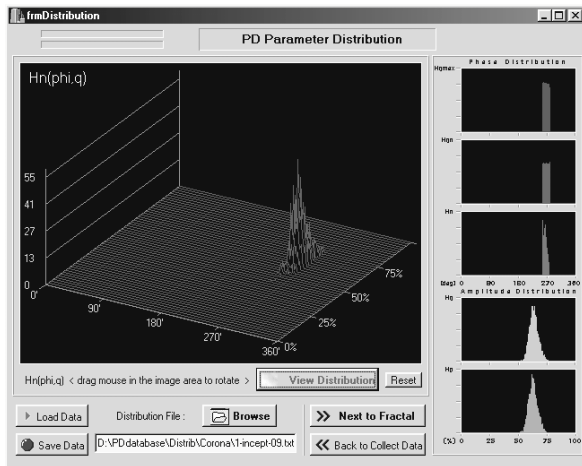
ก)



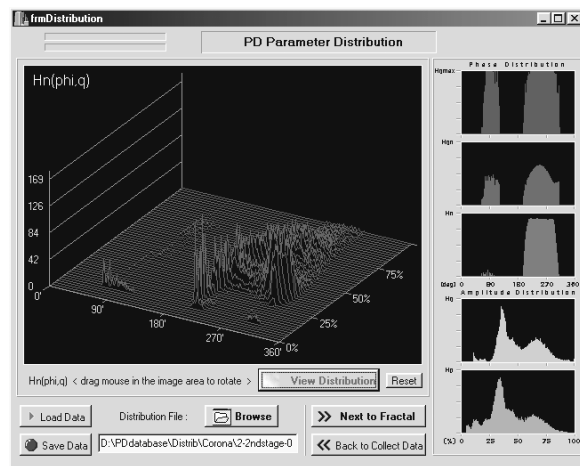
ข)

รูปที่ 4.8 การจำลองจุดบกพร่องในวัสดุทดสอบ ก)โคโรนา ข)ดิสชาร์จภายใน

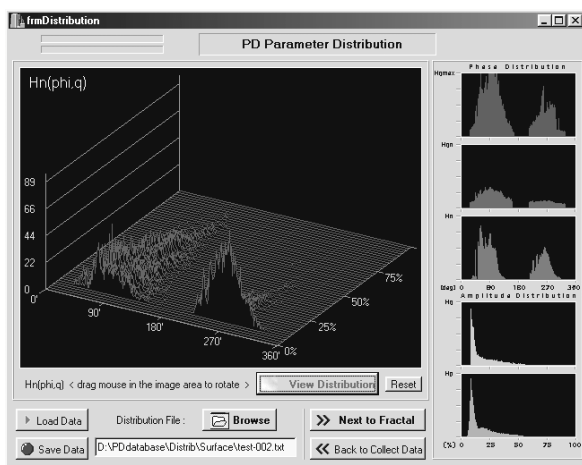
จากนั้นได้ทำการทดสอบวัสดุทดสอบที่ได้สร้างจุดบกพร่องจำลอง เพื่อนำผลการตรวจจับมาคำนวณการกระจาย และค่าคุณลักษณะแฟร็กทัลเพื่อเก็บเป็นฐานข้อมูลสำหรับการวิเคราะห์ดีซิสชาร์จบางส่วน โดยการกระจายที่ได้จากสาเหตุต่างๆแสดงในรูปที่ 4.9



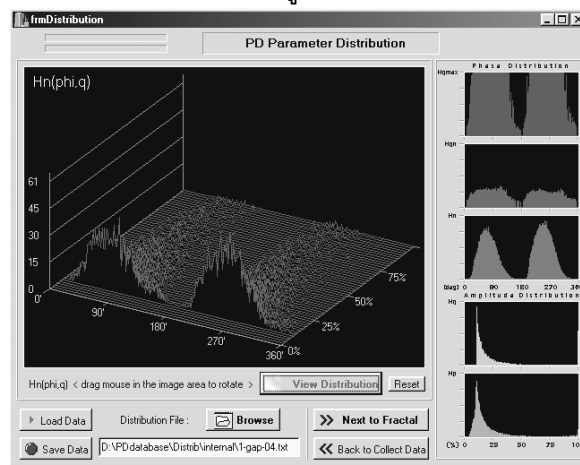
ก) โครนาที่แรงดันเริ่มต้น (Inception voltage)



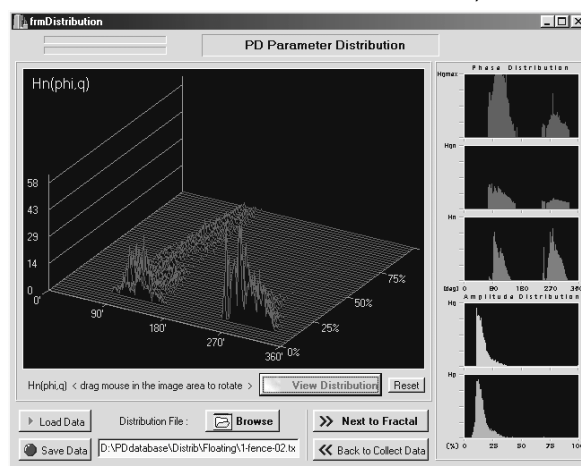
ข) โครนาที่แรงดันสูงกว่าแรงดันเริ่มต้นมาก



ค) ดีซิสชาร์จตามผิว



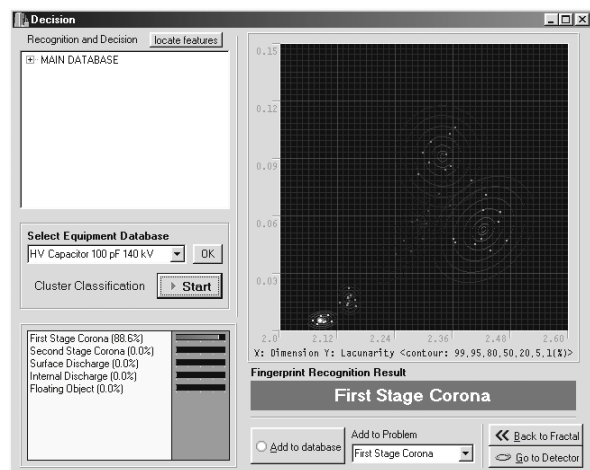
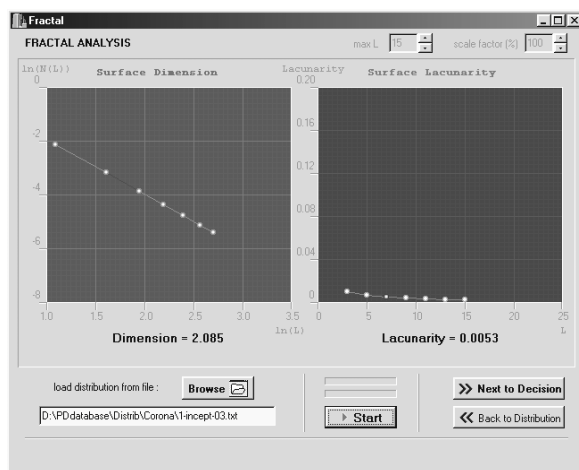
ง) ดีซิสชาร์จภายใน



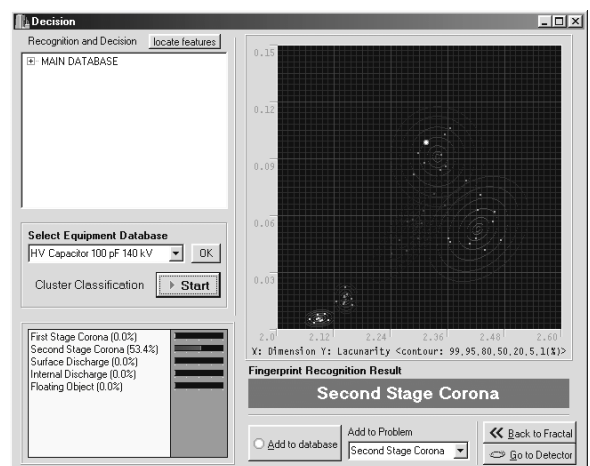
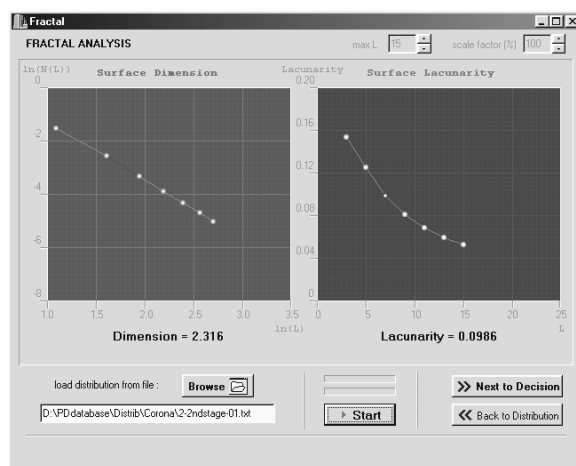
จ) โลหะไม่ได้ต่อลงกราวด์

รูปที่ 4.9 ลักษณะการกระจายของข้อมูล PD ที่เกิดจากสาเหตุต่างๆ

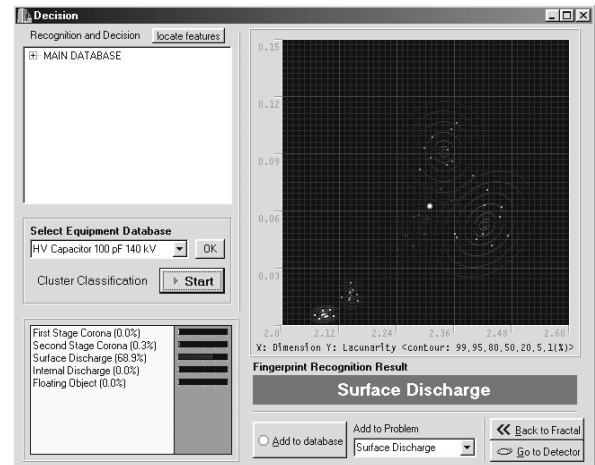
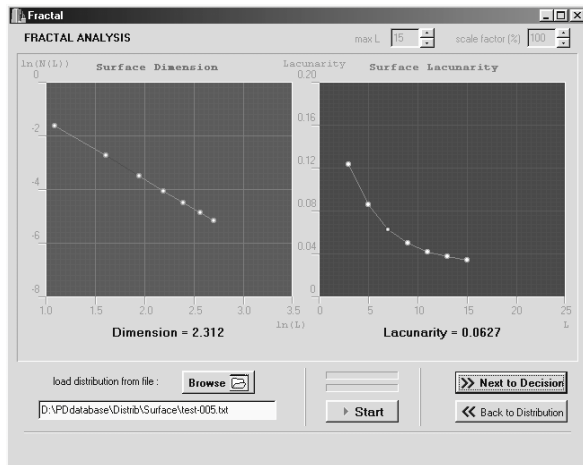
หลังจากเก็บข้อมูลการกระจายและคำนวณค่าคุณลักษณะแฟร็กทัลแล้ว ก็จะทำการบันทึกข้อมูล โดยแบ่งตามสาเหตุของการเกิด PD ไว้ในฐานข้อมูล ต่อจากนั้นจะทำการทดสอบความสามารถในการ จำแนกสาเหตุการเกิด PD ของซอฟต์แวร์ที่พัฒนาขึ้น โดยการทดสอบวัสดุทดสอบที่มีจุดบกพร่องที่ทราบ แน่ชัด และเก็บผลมาคำนวณการกระจายและค่าคุณลักษณะแฟร็กทัล จากนั้นทำการคำนวณเปอร์เซ็นต์ไธล์ ของข้อมูลตัวที่นำมาจำแนกสาเหตุเทียบกับกลุ่มข้อมูลที่เกิดจากสาเหตุเดียวกันในฐานข้อมูล จากการ ทดสอบกับจุดบกพร่องแบบต่างๆ ได้ผลดังรูปที่ 4.10



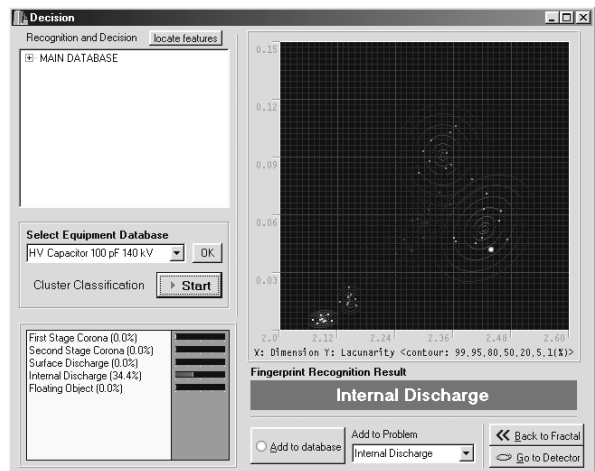
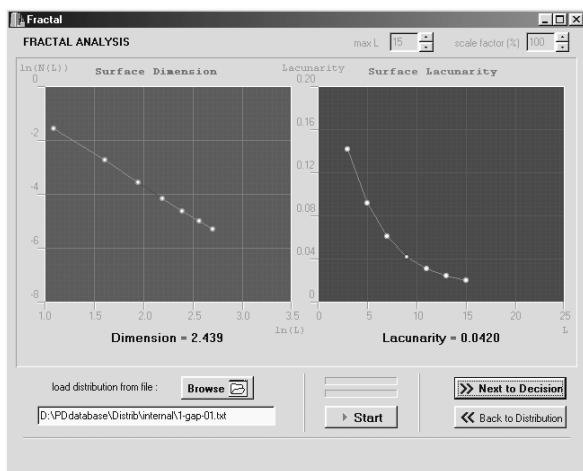
ก) จุดบกพร่องแบบโคโรนา (ที่แรงดันเริ่มต้น)



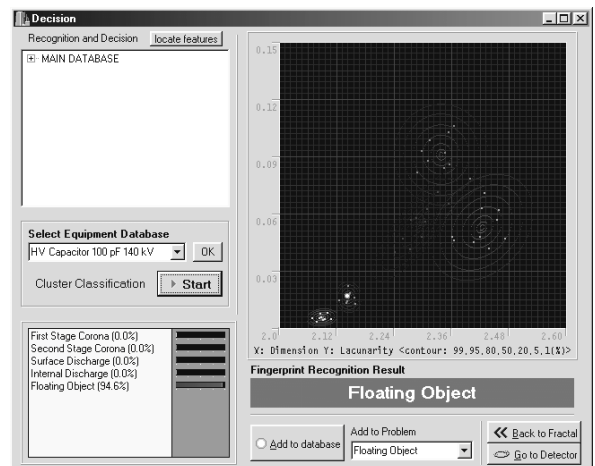
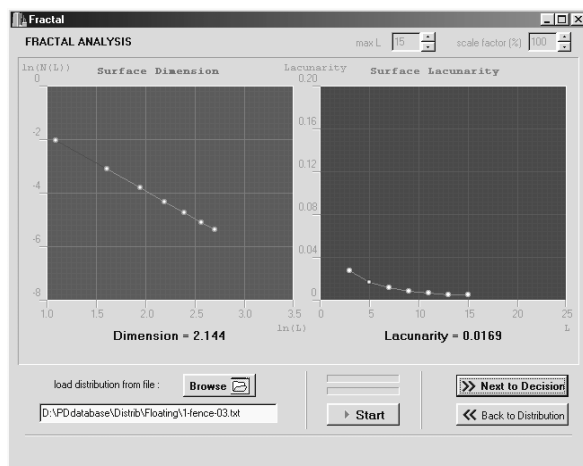
ข) จุดบกพร่องแบบโคโรนา (ที่แรงดันสูงกว่าแรงดันเริ่มต้นมาก)



ค) จุดบกพร่องแบบดีสชาร์จตามผิว



ง) จุดบกพร่องแบบดีสชาร์จภายใน



จ) โลหะในบริเวณทดสอบไม่ได้ต่อลงกราวด์

รูปที่ 4.10 ผลการวิเคราะห์ PD ที่เกิดจากสาเหตุต่างๆ

4.3 การประเมินผล

ในการประเมินผลเครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างนั้น ได้ทำการทดสอบคุณสมบัติทั้งส่วนที่เป็นข้อกำหนดตามมาตรฐาน และส่วนที่เป็นการนำไปใช้งานจริง แล้วนำข้อมูลที่ได้มาประเมินผลการทำงานของภาคตรวจจับ PD และภาควิเคราะห์ PD

4.3.1 การประเมินผลภาคตรวจจับดีสชาร์จบางส่วน

จากการพิจารณาผลการทดสอบตามขั้นตอน IEC เปรียบเทียบกับข้อกำหนดที่กล่าวไว้ในหัวข้อ 2.5 คุณสมบัติของเครื่องตรวจจับดีสชาร์จบางส่วน จะเห็นได้ว่า คุณสมบัติต่างๆของภาคตรวจจับ PD อันได้แก่ ช่วงความถี่จำกัด แบนวิดท์ ความเป็นเชิงเส้น เวลาแยกชุดของพัลส์และการแสดงผลค่าประจุที่ปรากฏ มีค่าอยู่ในช่วงที่มาตรฐาน IEC 60270 ยอมรับ ดังนั้นภาคตรวจจับ PD ของเครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างจึงมีคุณสมบัติตามที่มาตรฐาน IEC กำหนดไว้ทุกประการ

จากการพิจารณาค่าความไวที่คำนวณได้จากผลการทดลองเปรียบเทียบกับค่าที่ออกแบบไว้ จะพบว่าค่าความไวที่คำนวณได้มีค่าต่ำกว่าค่าความไวที่ออกแบบไว้เล็กน้อย สาเหตุที่เป็นเช่นนี้เนื่องจากการทำการวัดในห้องทดลองปกติโดยไม่มีการชิลด์สัญญาณรบกวน สัญญาณจากภายนอกทั้งที่เป็นสนามไฟฟ้าและสนามแม่เหล็กจึงเกิดการคาบเกี่ยว(Coupling) กับระนาบกราวด์ (ground plane) ลายวงจร (trace) รวมทั้งที่ตัวอุปกรณ์อิเล็กทรอนิกส์บนแผ่นวงจรพิมพ์ซึ่งส่งผลรบกวนต่อสัญญาณที่วัดได้ อย่างไรก็ตาม ในการวิจัยได้ออกแบบวงจรตามหลักความเข้ากันได้ทางสนามแม่เหล็กไฟฟ้า เพื่อให้สัญญาณรบกวนมีผลต่อความไวของระบบวัดน้อยที่สุด

4.3.2 การประเมินผลภาควิเคราะห์ดีสชาร์จบางส่วน

จากผลการนำเครื่องวิเคราะห์ดีสชาร์จบางส่วนมาทำการทดสอบจริงโดยใช้ตรวจวัด PD และวิเคราะห์ PD จะเห็นได้ว่าเครื่องสามารถทำงานได้อย่างถูกต้องตามที่ออกแบบไว้ตั้งแต่เริ่มป้อนแรงดันทดสอบจนถึงค่าแรงดันพิคกิ้งของเครื่อง โดยมีความไวเพียงพอต่อการทดสอบอุปกรณ์ไฟฟ้าแรงสูงทั่วไป เนื่องจากสามารถลดทอนสัญญาณรบกวนจากภายนอกได้มากการแสดงผลการตรวจจับ PD เมื่อทดสอบจุดบกพร่องจำลองแบบต่างๆ มีรูปแบบที่สังเกตได้บนฐานเวลารูปวงรีสอดคล้องกับรูปแบบของสัญญาณ PD ที่แสดงไว้ในงานวิจัยของ CIGRE [21] (ผลการวินิจฉัยสาเหตุของการเกิด PD โดยอัตโนมัติด้วยเครื่องวิเคราะห์ดีสชาร์จบางส่วนที่ออกแบบสร้างแสดงให้เห็นว่า อัลกอริทึม(algorithm) ต่างๆ ที่เลือกใช้ในระบบการรู้จำและจำแนกสาเหตุของการเกิด PD อันได้แก่ การเก็บข้อมูลการกระจายในแบบ $H_n(\phi, q)$ เพื่อนำมาคำนวณค่าคุณลักษณะแฟรกทัล และการใช้ Center score ในการจำแนกสาเหตุที่ทำให้เกิด PD นั้นสามารถจำแนกสาเหตุต่างๆได้จริง และมีความถูกต้องของการวินิจฉัยอยู่ในระดับที่น่าพอใจ

บทที่ 5

สรุปและข้อเสนอแนะ

5.1 สรุปผลงาน

งานวิจัยนี้ได้พัฒนาออกแบบสร้างเครื่องวิเคราะห์ดีสชาร์จบางส่วน มีคุณสมบัติได้ตามมาตรฐาน IEC60270 (1998) ซึ่งสามารถสรุปผลงานที่สำคัญได้ดังนี้

- 1) อิมพีแดนซ์ถ่ายโอน (Transfer Impedance) $Z(f)$ มีคุณสมบัติดังนี้

$$\begin{aligned}f_1 &= 40 \text{ kHz} \\f_2 &= 420 \text{ kHz} \\\Delta f &= 380 \text{ kHz}\end{aligned}$$

- 2) อุปกรณ์รับสัญญาณ(CD) มีคุณสมบัติดังนี้

$$\begin{aligned}\text{กระแสอินพุตสูงสุด, } i_{l(max)} &= 1 \text{ A}_{rms} \\ \text{อินพุตอิมพีแดนซ์ ช่วง Pass-band} &= 75 \Omega\end{aligned}$$

- 3) ความไว (Sensitivity = q_{min})

$$q_{min} \leq 1.0 \text{ pC ที่ } C_k = C_a = 1 \text{ nF}$$

- 4) เวลาแยกชุด T_r

$$\text{ที่ } C_k = 1 \text{ nF, } T_r = 4.5 \mu s$$

- 5) หน้าต่างเวลา สามารถปรับมุมและความกว้างตามความต้องการของผู้ใช้

- 6) แรงดันทดสอบสูงสุดที่วัดได้ $U_{t(max)}$

$$\text{ที่ } C_k = 1 \text{ nF, } U_{t(max)} = 70 \text{ kV}_{rms}$$

- 7) การแสดงผลทางจอภาพ แสดงผลได้ทางจอภาพของเครื่องคอมพิวเตอร์ (PC)

- 8) การแสดงผลทางเครื่องบันทึก หรือ q-V Curve สามารถทำได้โดยการพิมพ์ออกทางเครื่องพิมพ์จากเครื่องคอมพิวเตอร์ได้โดยตรง

- 9) แหล่งจ่ายไฟฟ้า 220 V_{rms} ($\pm 10\%$), 50 Hz

เครื่องวิเคราะห์ PD ในอุปกรณ์ไฟฟ้าแรงดันสูงนี้มีลักษณะเด่นคือ เป็นเครื่องวัดแบบที่ใช้เครื่องคอมพิวเตอร์(PC)เป็นฐาน ใช้ตัวเก็บประจุคัปปลิงขนาดเล็ก (1 nF ก็ให้ความไวในการวัดเพียงพอแล้ว) และใช้ตัวเก็บประจุคัปปลิงเป็นภาคแรงดันสูงของโวลเตจดีไวเดอร์ไปในตัว จึงทำให้ได้เครื่องวัดที่มีประสิทธิภาพสูงโดยการนำเอาความสามารถของ PC มาใช้และราคาถูก โดยเครื่องวัดที่ออกแบบนี้จะเป็นไปตามมาตรฐาน IEC 60270 (1998) การออกแบบเครื่องวัดเน้นการใช้งานที่ง่าย ทำให้มีความสะดวกในการติดตั้งและทดสอบได้ทั้งในห้องปฏิบัติการและโรงงานอุตสาหกรรม เป็นผลสำเร็จจากการพัฒนาเทคโนโลยีขึ้นมาตามลำดับ

5.2 ปัญหาและข้อเสนอแนะ

แต่อย่างไรก็ตาม เครื่องวัดนี้ยังมีจุดที่ต้องปรับปรุงคือ ความไวของเครื่องวัดจะดีกว่านี้อีกเท่าตัว ถ้าสามารถแก้ไขปัญหาสัญญาณรบกวนที่แผ่วงจรพิมพ์ที่มาจากภาคดิจิทัลได้ และควรเพิ่มความสามารถของเครื่องวัดให้สามารถวัด Instantaneous Test voltage และการทำ Pattern recognition เพื่อใช้ในการวิเคราะห์ปัญหาที่เกิดขึ้นในระบบจนวนได้ เพื่อนำไปสู่การแก้ไขปัญหาและออกแบบระบบจนวนให้เหมาะสมยิ่งขึ้น

การสร้างทีมวิจัย

โครงการวิจัยเรื่อง “เครื่องวิเคราะห์ดีสซาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน” ดำเนินการวิจัยโดยคณะวิจัยดังต่อไปนี้

- 1) รองศาสตราจารย์ ดร. สำรวัย สังข์สะอาด คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เป็นหัวหน้าโครงการ และให้คำปรึกษาเกี่ยวกับอุปกรณ์ไฟฟ้าแรงสูง
- 2) นายณรงค์ ทองฉิม คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เป็นนักวิจัยรุ่นใหม่ และเป็นผู้วิจัยหลักในโครงการนี้
- 3) นายรัฐภูมิ วุฒิจำนงค์ นิสิตปริญญาโท คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ผู้ช่วยวิจัยที่ทำการศึกษาวิจัยเรื่องนี้เป็นวิทยานิพนธ์ ปริญญาโท ผลของการสอบวิทยานิพนธ์ได้ดีมาก เมื่อเดือนมีนาคม 2543
- 4) อาจารย์วรุฒม์ ทวีทรัพย์ ภาควิชาคอมพิวเตอร์ คณะวิทยาศาสตร์ มหาวิทยาลัยมหิดล ผู้ช่วยวิจัย ด้านการพัฒนาดีไวซ์ไมโครเวเวอร์
- 5) นายธนพร ทองเผือก บริษัทไมโครอิเล็กทรอนิกส์เทคโนโลยี (ประเทศไทย) จำกัด ผู้ช่วยวิจัย ด้านพัฒนางจรดิจิทัลใน FPGA
- 6) นายเอกชัย ดันติกนกพร ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ผู้ช่วยวิจัยด้านซอฟต์แวร์

เอกสารอ้างอิง

- [1] Kreuger, E. H., Discharge Detection in High Voltage Equipment, pp. 7-85, Butterworth & Co., Ltd., London, 2nd ed., 1989
- [2] คมสัน เพ็ชรรักษ์, สำรวย สังข์สะอาด, “การศึกษาการเกิดดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า 8 สถาบันอุดมศึกษา ครั้งที่ 7, หน้า ก-70 – ก-78, สถาบันเทคโนโลยีพระจอมเกล้า วทยาเขตธนบุรี, 2527.
- [3] IEC 60270 (1988) , Partial Discharge Measurements.
- [4] Krivda, A., “Automated Recognition of Partial Discharges” IEEE Transactions on Dielectrics and Electrical Insulation Vol.2 No.5 , Oct 1995.
- [5] ณรงค์ ทองนิม, “เครื่องตรวจจับดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูง”, วิทยานิพนธ์มหาบัณฑิต, ภาควิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย, 2533.
- [6] Kuffel ,E. and Zaengl ,W. S. High Voltage Engineering : Fundamental ,pp.433-461., Pergamon Press Ltd. ,Oxford ,1st ed. ,1984
- [7] Gallagher, T. J., Pearmain, A., J., High Voltage: Measurement, Testing and Design, John Wiley and Sons. 1st ed., 1983.
- [8] Kelen, A., “Trends in PD Diagnostics: When New Options Proliferate, so do Old and New Problems”, IEEE Transactions on Dielectrics and Electrical Insulation Vol.2 No.4 , Oct 1995.
- [9] นุชากร ภูมิวัฒน์, “การวัดแรงดันคลื่นรบกวนวิทยุที่เกิดจากอุปกรณ์ไฟฟ้าแรงสูง”, วิทยานิพนธ์มหาบัณฑิต, ภาควิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย, 2525.
- [10] ณรงค์ ทองนิม, สันติ ยอดเพชร และ รัฐภูมิ วุฒิจำนงค์. “รายงานผลการวิจัยเรื่องระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วนในสายเคเบิลไฟฟ้าแรงดันสูง”, คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, ตุลาคม 2541.
- [11] Tongchim, N., Yodpetch, S., Vudhichamnong, R. and Sangkasaad, S., “Design and Construction of a PC-based PD Detector and Locator for HV Cables using FPGA”, Proceedings of the 10th International Symposium on High-voltage Engineering (ISH99), London, UK, Vol.5, 1999.
- [12] สำรวย สังข์สะอาด, วิศวกรรมไฟฟ้าแรงสูง, จุฬาลงกรณ์มหาวิทยาลัย, กรุงเทพมหานคร, 2528.
- [13] Boggs ,S. A. and Stone, G. C. ,“Fundamental Limitation in the Measurement of Corona and Partial Discharge” Trans. IEEE EI-17(1982). , pp. 143-150.
- [14] Kreuger ,F. H. ,Wezelenburg ,M. G. ,Weimer ,A.G. and Sonneveld ,W.A. “Error in the Location of Partial Discharges in High Voltage Solid Dielectric Cable”IEEE EI-6(1983)

- [15] Osvath , P. , “Prespective of Partial Discharge Detection and Location” , IEEE-Thailand Section Seminar , Chulalongkorn University , 1988
- [16] Mole , G. , “Three-Phase Coupling Unit for Partial Discharge Test on Cables”Power Engineering Journal(1987) ,pp. 311-315.
- [17] IEC Standard Publ. No.885-2, Electrical Test Methods for Cable. Part2: Partial Discharge Tests.
- [18] IEC Standard Publ. No.270 (1981), Partial Discharge Measurements.
- [19] IEC Standard Publ. No 885-3 (1988), Test Methods for Partial Discharge Measurements
- [20] Mashikian, M. S., Palmieri, F., Bansai, R. and Northrop, R. B. “Location of Partial Discharges in Shielded Cables in the Presence of High Noise.” Trans. IEEE EI-27 (1992), pp.37-43.
- [21] Working Group 21.03 Cigre, “Recognition of Discharges”, Electra, Vol. 11, pp. 61-98, 1969.
- [22] Okamoto, T. and Tanaka, T., “Novel Partial Discharge Measurement: Computer-aided Measurement Systems”, IEEE Transactions on Dielectrics and Electrical Insulation Vol.21, pp. 1015-1019, 1986.
- [23] Kranz, H. G. and Krump, R., “Partial Discharge Diagnosis Using Statistical Optimization on a PC-based System” IEEE Transactions on Dielectrics and Electrical Insulation Vol.27, pp. 93-98, 1992.
- [24] Gulski, E., ”Discharge Pattern Recognition in High Voltage Equipment”, IEE Proceedings on Science, Measurement and Technology, Vol. 142, pp.51-61, 1995.
- [25] Geetha, H. N., Srinivas, M. B. and Ramu, T. S., “Pulse-count Distribution as a Possible Diagnostic Tool for Assessing the Level of Degradation of Rotating Machine Insulation” IEEE Transactions on Dielectrics and Electrical Insulation Vol.25, pp. 747-756.1990.
- [26] Kranz, H. G., “Diagnosis of Partial Discharge Using Neural Networks and Minimum Distance Classifiers” IEEE Transactions on Dielectrics and Electrical Insulation Vol.28, pp. 1016-1024, 1993.
- [27] Campbell, S. R., Stone, G. S. and Sedding S. G., ”Application of Pulse Width Analysis to Partial Discharge Detection”, IEEE International Symposium on Electrical Insulation, Baltimore, USA, pp. 345-348, 1992.
- [28] R. J. Van Brunt, “Importance of Unravelling Memory Propagation Effects in Interpreting Data on Partial Discharge Statistics” IEEE Transactions on Dielectrics and Electrical Insulation Vol.28, pp. 905-916, 1993.

- [29] Kim Y. J. and Nelson, J. K., "Assessment of Deterioration in Epoxy/mica Machine Insulation, IEEE Transactions on Dielectrics and Electrical Insulation Vol. 27 ,pp. 1026-1039, 1992.
- [30] Hoof, M. and R. Patsch., "Pulse-sequence Analysis: A New Method for Investigating the Physics of PD-induced Aging" IEE Proceedings on Science, Measurement and Technology, Vol. 142, pp. 95-101, 1995.
- [31] Fromm, U., PD and Breakdown Testing of High Voltage dc Equipment, Delft University Press, 1995.
- [32] Sellar A. G., Farish, O. and Peterson, M. M., "UHF Detection of Leader Discharge in SF₆", IEEE Transactions on Dielectrics and Electrical Insulation Vol. 2 ,pp. 143-154, 1995.
- [33] Emery, F. T. and Harrold, R. T., "Radio Frequency Response of a Large Turbine-generator Stator Winding", IEEE Transactions on Energy Conversion, Vol. 1 ,pp. 172-179, 1986.
- [34] Sellar A. G., Farish, O. and Hampton, R. F., "Assessing the Risk of Failure due to Particle Contamination of GIS using the UHF Technique", IEEE Transactions on Dielectrics and Electrical Insulation Vol. 1 ,pp. 323-331, 1994.
- [35] Lundgaard, L. E., Tangen, G., Skyberg, B. and Faugstad, K., "Acoustic Diagnosis of GIS; Field Experience and Development of Expert System", IEEE Transaction of Power Delivery, Vol. 7, pp. 287-294, 1992.
- [36] Harrold, R. T., "Acoustical Technology Applications in Electrical Insulation and Dielectrics", IEEE Transactions on Dielectrics and Electrical Insulation Vol. 20 , pp. 3-19, 1985.
- [37] Bamji, S. S., Bulinski, A. T. and Densley, R. J., "Degradation of Polymeric Insulation due to Photoemission Caused by High Electric Fields", IEEE Transactions on Dielectrics and Electrical Insulation Vol. 24, pp. 91-98, 1989.
- [38] Tou, J. T., Gonzales, R. C., Pattern Recognition Principles, Addison-wesley, 1974.
- [39] Mohahir, P. S., Pattern Recognition Transform, Research Studies Press, 1992.
- [40] Masroua, A. A., Bartnikas, R. and Salama, M. M. A., "Nural Network System using the Multi-layer Perceptron Technique for the Recognition of PD Pulse Shape due to Cavities and Electrical Trees", IEEE Transaction on Power Delivery, Vol. 10, pp. 92-96, 1995.
- [41] Satish, L. and Zaengl, W. S., "Can Fractal be used for Recognizing 3-D Partial Discharge Patterns?", IEEE Transaction of Dielectrics and Electrical Insulation, Vol. 2, pp. 352-359, 1995.
- [42] Chen S. S., Keller J. M. and Crownover, R. M., "On the calculation of Fractal Features from Images", IEEE Transaction on Pattern Analysis and Machine Intelligence, Vol. 15, No. 10, pp. 1087-1090, 1993.

- [43] Hauschild, W. and Mosch, W., Statistical Techniques for High-voltage Engineering, Peter Peregrinus Ltd., UK, 1992.
- [44] Evans, C., Haimov, S., Moore, R. K. and Hesany, V., "Determination of Ocean Environmental Parameters from a Ka-band Scatterometer", OCEANS '93. Engineering in Harmony with Ocean. Proceedings, Vol. 2, pp. II/1-II/4, 1993
- [45] Hwang, C. L. and Yoon, K., Multiple Attribute Decision Making, Springer Verlag, 1981.
- [46] National Instrument Corporation, LabVIEW User Manual, 1996.
- [47] Lam, H., Analog and Digital Filter Design and Realization, p. 252 , Prentice-Hall Inc., 1979.
- [48] National Semiconductor Corporation, Data Book: Data Acquisition Linear Devices, 1989.
- [49] Orfanidis, S., Introduction to Signal Processing, pp. 652-657, Prentice-Hall Inc., 1996.
- [50] Perry D. L., VHDL: Second Edition, pp. 1-14, McGraw-Hill, Inc., Singapore, 1994.
- [51] Shanley T. and Anderson D., ISA System Architecture, Mindshare, Inc., 3rd ed., 1995.
- [52] Lewin-Berlin, S., "Windows Device Driver Architecture", Vireo White Paper, Vireo Software Inc., 1997.
- [53] Heubaum, K., "Windows™95 Interrupt Latency", Vireo White Paper, Sterling Information Group., 1995.
- [54] Heerama, M. D., Designing for Electromagnetic Compatibility, John Wiley & Sons, 1996.

ภาคผนวก ก

การคำนวณสัญญาณรบกวน

การคำนวณสัญญาณรบกวนรวมที่อินพุตของวงจรขยาย (ปรี่แอมพลิไฟเออร์) โดยใช้ฮอปแอมป์ ซึ่งการคำนวณสามารถทำได้ดังนี้

$$e_{ni (total)} = [e_{ni}^2 + (i_{ni} R_{eq}^+)^2 + (i_{ni} R_{eq}^-)^2 + (e_{nt}^+)^2 + (e_{nt}^-)^2]^{1/2} \quad (ก.1)$$

$$(e_{nt}^\pm)^2 = 4KTR_{eq}^\pm \quad (ก.2)$$

$$V_{n (rms)} = e_{ni (total)} B_{eq}^{1/2} \quad (ก.3)$$

เมื่อ e_{ni} คือ แรงดันรบกวนที่อินพุตของฮอปแอมป์

i_{ni} คือ กระแสรบกวนที่อินพุตของฮอปแอมป์

R_{eq}^+ คือ ความต้านทานสมมูลที่อินพุตของฮอปแอมป์ด้านไม่กลับขั้ว

R_{eq}^- คือ ความต้านทานสมมูลที่อินพุตของฮอปแอมป์ด้านกลับขั้ว

B_{eq} คือ แบนด์วิดท์สมมูลที่พิจารณาหรือ Power bandwidth

K คือ ค่าคงตัวโบลต์ซมันน์ = 1.38×10^{-23} Joules / K

T คือ อุณหภูมิสัมบูรณ์ (K) ปกติจะคิดที่ $T = 300$ K

ตัวอย่างการคำนวณสัญญาณรบกวนในบทที่ 3 ของไอซีเบอร์ AD829 ของบริษัท ANALOG DEVICES กำหนดให้ $e_{ni} = 2\text{nv} / \sqrt{\text{Hz}}$ และ $i_{ni} = 1.5\text{pA} / \sqrt{\text{Hz}}$ และจากวงจรสมมูลรูปที่ 3.2ข) สามารถประมาณได้ว่า $R_{eq}^+ \approx 310 \Omega$, $R_{eq}^- \approx 27 \Omega$, $B_{eq} \approx 1.3\text{B}$ และ $T = (273+70)^\circ \text{C}$ แทนค่าในสมการ ก.1) และ ก.2) จะได้ $V_{n (rms)} = 2.1\mu\text{V}_{(rms)}$

ภาคผนวก ข

การออกแบบหม้อแปลงแบบแถบกว้าง

การออกแบบหม้อแปลงแบบแถบกว้างจะต้องคำนึงถึงแบนด์วิดท์และโหลด ขณะที่ใช้งาน การคำนวณสำหรับงานวิจัยนี้จะจำลองหม้อแปลงแบบแถบกว้างด้วยตัวกรองความถี่กลางอันดับที่ 1 ชนิด Butterworth การคำนวณทำได้ดังนี้ [25]

$$L_{1p} = F_L \mu_o N_p \lambda (d + d_{cu} / 3) / W_L \quad (ข.1)$$

เมื่อ F คือ Correction factor

μ_o คือ $4\pi \times 10^{-7}$ H / m

λ คือ เส้นรอบรูปเฉลี่ยระหว่างของขดลวดปฐมภูมิกับทุติยภูมิ

W_L คือ ความกว้างรวมของขดลวดต่อชั้น

d คือ ระยะห่างระหว่างขดลวดปฐมภูมิกับทุติยภูมิ

d_{cu} คือ ความหนารวมขดลวดของปฐมภูมิกับทุติยภูมิ

ผลงานที่ได้รับการตีพิมพ์และเสนอในที่ประชุมวิชาการ

ผลงานที่ได้รับการตีพิมพ์ในวารสารและนำเสนอในที่ประชุมวิชาการ มีดังนี้

ผลงานที่ได้รับการตีพิมพ์ในวารสารระดับชาติ

1. ณรงค์ ทองฉิม, สันติ ยอดเพชร, รัฐภูมิ วุฒิจำนงค์, สำรวย สังข์สะอาด, “การพัฒนาออกแบบสร้างระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วน ในสายเคเบิลแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน”, วารสารวิศวกรรมสาร เล่มที่ 12 ธันวาคม 2541 หน้า 136-140 และ เล่มที่ 2 กุมภาพันธ์ 2542 หน้า 57-62
2. เกวริน วิเศษจินดาวัฒน์, สำรวย สังข์สะอาด, ณรงค์ ทองฉิม และสุวิทย์ นาคพิระยุทธ, “โปรแกรมการรู้จำรูปแบบของการเกิดดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้นิวรอลเน็ตเวิร์กร่วมกับเซนเซอร์อัลกอริทึม” วิศวกรรมสาร ฉบับวิจัยและพัฒนา ปีที่ 13 ฉบับที่ 4 พ.ศ. 2545, หน้า 31-39

ผลงานที่ได้นำเสนอในที่ประชุมวิชาการต่างประเทศ

3. Narong Tongchim, Santi Yodpetch, Rattapoom Vudhichamnong, Samruay Sangkasaad, “Design and Construction of a PC Based PD Detector and Locator for HV Cables Using FPGA”, 11th ISH-99, International Symposium on High-Voltage Engineering, Conference Publ. No 467 Vol. 5 Stakis Metropole Hotel, London 22-27 Aug. 1999 pp. 5.260.263
4. Rattapoom Vudhichamnong, Tanaporn Thongphuak, Warut Taweesub, Ekachai Tuntikanokporn, Narong Thongchim, and Samruay Sangkasaad, “Design and Construction of a PC-based Partial Discharge Analyzer using FPGA”, 2000 TENCON Proceeding, Vol. II Kuala Lumpur, Malaysia, 24-27th September, 2000, pp. II 609-614

ผลงานที่ได้นำเสนอในที่ประชุมวิชาการระดับชาติ

5. รัฐภูมิ วุฒิจำนงค์, ธนพร ทองเผือก, วรุณม ทวีทรัพย์, เอกชัย ตันติกนกพร, ณรงค์ ทองฉิม และ สำรวย สังข์สะอาด “การออกแบบสร้างเครื่องตรวจจับดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22 (EECON-22) ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษตรศาสตร์ 2-3 ธันวาคม 2542, PW057: หน้า 705-708
6. ณรงค์ ทองฉิม, สันติ ยอดเพชร, รัฐภูมิ วุฒิจำนงค์ และสำรวย สังข์สะอาด “การออกแบบสร้างเครื่องตรวจหาตำแหน่งดีสชาร์จบางส่วนในเคเบิลแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23 (EECON-23) ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเชียงใหม่ 23-24 พฤศจิกายน 2543, A01 : หน้า 1-4

7. ณรงค์ ทองนิม, รัฐภูมิ วุฒิจำนงค์, สำรวย สังข์สะอาด และสันติ ยอดเพชร, “การพัฒนาออกแบบสร้างระบบตรวจหาตำแหน่งที่เกิดดีสชาร์จบางส่วนในสายเคเบิลแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน”, Proceeding of the CEPT Seminar on Electrical Power Engineering in 2000, คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 24-26 November 1999, Vol. I, EMC-10 : หน้า 1-14
8. รัฐภูมิ วุฒิจำนงค์, ธนพร ทองเผือก, วรุตม์ ทวีทรัพย์, เอกชัย ตันติกนกพร, ณรงค์ ทองนิม และ สำรวย สังข์สะอาด, “การออกแบบสร้างเครื่องตรวจจับดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงโดยใช้คอมพิวเตอร์เป็นฐาน”, Proceeding of the CEPT Seminar on Electrical Power Engineering in 2000, คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 24 - 26 November 1999, Vol. I, EMC-11 : หน้า 1-6
9. รัฐภูมิ วุฒิจำนงค์, ณรงค์ ทองนิม, เกวริน วิเศษจินดาวัฒน์ และ สำรวย สังข์สะอาด “เครื่องวิเคราะห์ดีสชาร์จบางส่วนในอุปกรณ์ไฟฟ้าแรงสูงที่ใช้คอมพิวเตอร์เป็น”, Proceeding of Seminar on High Voltage Engineering and EMC, คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 21-22 พฤศจิกายน 2543 หน้า HVE-4 หน้า 1-11